

Cuデュアルダマシンプロセスにおける 電解複合CMPの基礎的研究（第2報）

Study of Electro-Chemical Mechanical Polishing for Copper Damascene Process (2nd report)

藤田 隆¹, 土肥 俊郎², 小林 拓¹

Takashi Fujita¹, Toshiro Doy², Hiromu Kobayashi¹

¹株式会社 東京精密

Tokyo Seimitsu Co.Ltd

²埼玉大学 教育学部

Faculty of Education, Saitama University

Abstract

Electro-CMP(Electro-Chemical Mechanical Polishing) was studied to reduce surface damage on copper and low-K dielectric for copper damascene process. It is indispensable to understand both copper surface oxidation and copper removal mechanism for accurate removal rate control. This study deals with the observation results of the polished copper surface by XPS (X-ray Photoelectron Spectroscopy) and AES(Auger Electron Spectroscopy). In particular, copper samples are measured immediately after polishing to estimate surface oxidation precisely. In addition, the depth profile of oxygen penetration into copper surface was evaluated to measure copper oxide layer thickness. As a result, the surface dipped in slurry for 30 min was oxidized 20 Å in depth. The formation of CuO on copper surface in Electro-CMP was less than that of conventional CMP. The oxygen penetration in Electro-CMP was 10 Å in depth, less than 15 Å in conventional CMP.

Key word: Electro-CMP, CMP, Cu, XPS, surface oxide, polishing mechanism

1. 研究の背景と目的

半導体デバイスの配線は、微細化が進行するとともに、多層化が進行している。2002年度に発行されたITRS (International Technology Roadmap for Semiconductor) による予測では、半導体デバイスの配線構造はCu(銅)配線が主流とされ、Cu配線を前提とした性能要求が作成されている。Table. 1にITRSの配線部分における性能要求の一部を示す。Cu配線は、CMP(Chemical Mechanical Polishing)

を使用することが前提とされるため、CMPによって生じる問題であるディッシングやエロージョンの許容値なども記載されている。

配線の微細化が進行すると、今までに重要視されていなかった問題点がクローズアップされてくる。Cu配線の場合、配線抵抗Rが低下して処理速度は向上する一方で、配線間隔が密になると配線間相互の容量Cが増大する。配線間容量Cの増大は、信号遅延をもたらす、処理速度の低下をまねく¹。配線間隔を変えずに、配線間容量を低くするためには、配線間の絶縁膜に低誘電率であるLow-K材料を使用することが必須となる。次世代のCu配線ではLow-K材料と組み合わせて形成されることが前提

〒192-0032 東京都八王子市石川町 2968-2
電話:0426-42-0467, FAX:0426-42-0467
E-mail: fujitata@accrettech.jp

Table1. MPU 配線技術に対する要求

(2002 年度 ITRS より抜粋)

Year of Production	2001	2002	2003	2004	2005	2006	2007
DRAM 1/2 Pitch(mm)	130	115	100	90	80	70	65
MPU/ASIC 1/2 Pitch(mm)	150	130	107	90	80	70	65
MPU Printed Gate Length(mm)	90	75	65	53	45	40	35
Number of metal levels	8	8	8	9	10	10	10
Total interconnect length(m/cm ²)	4086	4843	5788	6879	9068	10022	11169
Local wiring pitch(nm)	350	295	245	210	185	170	150
Local wiring A/R(for Cu)	1.6	1.6	1.6	1.7	1.7	1.7	1.7
Interconnect RC delay 1mm line(ps)	86	121	176	198	256	303	342
Line length where τ =RC delay(μ m)	137	106	80	70	57	50	44
Cu thinning at minimum pitch due to erosion(nm) 10% height, 50% areal density, 500 μ m square array	28	24	20	18	16	14	13
Cu thinning of maximum width global wiring due to dishing and erosion(nm), 10% x height, 80% areal density	225	190	168	193	176	158	172
Conductor effective resistivity($\mu\Omega\cdot\text{cm}$) Cu intermediate wiring	2.2	2.2	2.2	2.2	2.2	2.2	2.2
Interlevel metal insulator(minimum expected) -effective dielectric constant(κ)	3.0-3.6	3.0-3.6	3.0-3.6	2.6-3.1	2.6-3.1	2.6-3.1	2.3-2.7
Interlevel metal insulator(minimum expected) -bulk dielectric constant(κ)	<2.7	<2.7	<2.7	<2.4	<2.4	<2.4	<2.1

とされており Cu/Low-K プロセスとして一つのプロセスカテゴリーを形成している。また、ITRS にも、RC-delay として信号遅延に関する規定も新たに付与されている。

CMP プロセスにおいて、Low-K 材料の採用²は安定した歩留まり確保をより一層厳しいものにする。一般的に絶縁膜は、誘電率が低下するにしたがって、機械的強度も低下する³。CMP による除去加工は、砥粒による機械的なせん断力を伴うものであるから、苛酷な加工条件を採用した場合、Low-K 材の剥離(Delamination)を引き起こす場合がある⁴。そのため、現在 Cu/Low-K における CMP では、低圧研磨など Low-K 材にダメージを与えないプロセスレシピが必要とされている⁵。

一方、従来の CMP とは異なり、Low-K 材表面にダメージを与えない新しい CMP も開発されてきている。本研究で行っている Cu 配線の電解複合 CMP は、この新しい CMP の一つである⁶。電解複合 CMP を含めて、メタル系材料の CMP を安定して再現良く行うためには、加工メカニズムの把握が重要である。通常、Cu などのメタル系材料を使用する場合は、表面を酸化により改質して脆化させ、これを砥粒により除去する^{7,8}。表面酸化の度合いは、加工除去能率に大きな影響を及ぼすため、表面酸化を促す酸化剤の濃度は重要である。また、スラリーの pH も、メタル表面の電位が変化することによって表面の酸

化度合いに大きな影響を及ぼすため、厳密な管理が必要になる。このようなことから、除去対象膜の表面電位を加工中に測定することの重要性も報告されている⁹。

本研究では、次世代の配線工程で主流となる Cu/Low-K において、表面に与えるダメージが極めて小さく穏やかに加工を行う電解複合 CMP を開発する。安定した加工レートや加工の均一性を確保することを目的に、加工時のウェハの表面状態を把握することを試みる。また、分析して得た表面状態から加工メカニズムを検討する。

2. 電解複合 CMP の特徴

電解複合 CMP は、従来の CMP による除去に加えて電解溶出による除去を並行して行う。従来 CMP におけるスラリーの化学的に表面を改質する作用と機械的に表面を引き掻き除去する作用に、新たに電気化学的に溶出除去する作用が加わる。これにより、総加工量に対する機械的除去作用が相対的に低減し、より一層化学的に穏やかに Cu 表面を除去することが可能となる。これにより、表面の粗さが低減する他、加工変質層の形成も低減する。また、Low-K 材料は電気化学的な除去は進行しない。そのため、加工終了時点では大幅に加工レートが減少することが見込まれ、加工終点の検出精度も向上することが期待される。

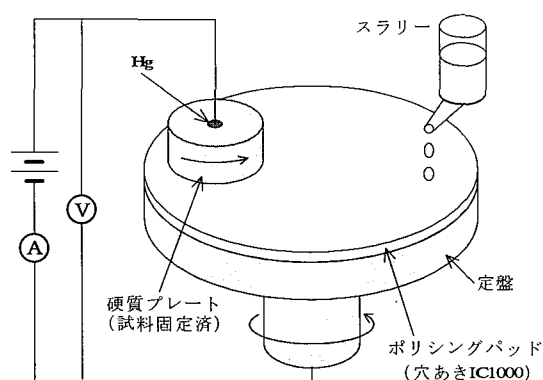


Fig1. 実験装置模式図

3. 実験装置と実験方法

Fig. 1 に、電解複合 CMP の実験装置の模式図を示す。Fig. 2 に実験装置の外観写真を示す。Fig. 3 に試料構成と加工模式図を示す。加工試料は Cu バルク試料を使用した。試料は、硬質プレート(SUS)に導電性ワックスで固定した。硬質プレートから水銀で電極を取り、もう一方は、加工定盤から電極をとる。加工定盤には貫通穴を有するパッドを貼り付け、電解質であるスラリーを満たした上に Cu 試料を対向させて加工を行う。加工定盤と Cu バルク試料の間に電位差を生じ、Cu 試料側を陽極にして通電すると、Cu 表面が電解溶出により化学的に除去されていく。これを従来の CMP と同時に行うことで、加工レートの向上を図るとともに、表面の平滑性を向上させることが可能となる。加工スラリー並びに加工パッドともに汎用的に使用されているものを使用した。電圧を印加せずに実験した場合は、従来の CMP に対応する。

4. 電解複合 CMP の加工レートと表面性状

電解複合 CMP では、従来 CMP の化学的な作用と機械的な除去作用に加えて、新たに電気化学的な作用が付与される。安定した電解複合 CMP を実現するためには、まず第一段階として、従来の CMP による加工レートに加えて、電解溶出による加工レートをそれぞれ個別に把握することが重要となる。次に、それらが複合された場合の加工メカニズムを明らかにして、総合的な定量把握を行って始めて安定した加工が実現される。このような考えに基づいて、まず電解複合 CMP と従来 CMP の加工レート

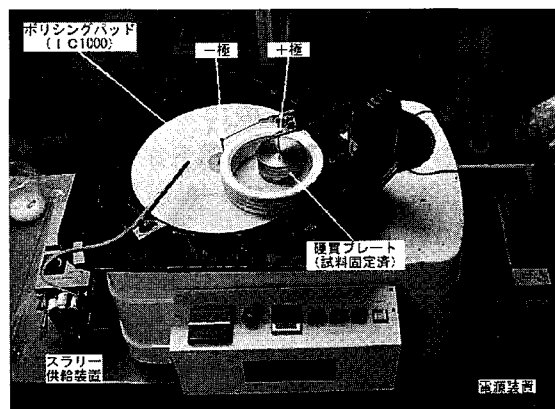


Fig2. 試作した電解複合 CMP 装置外観写真

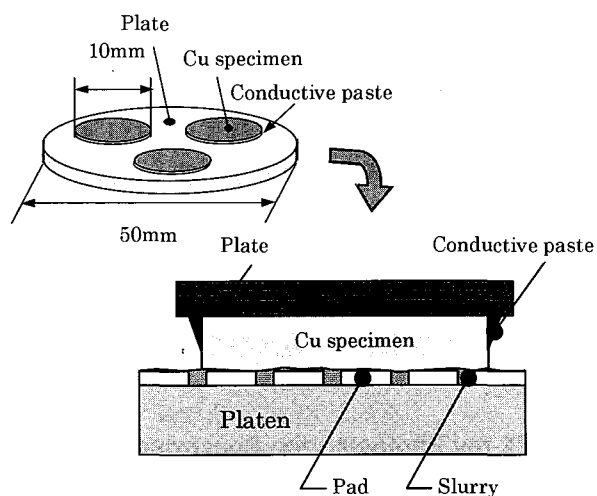


Fig3. 試料構成と加工模式図

Table2. 実験条件

試料	純度 99.99%Cu 片 (φ 10mm)
装置	小型リング式加工装置 (定盤径 φ 340mm)
スラリー	iCue5001(Cabot 社) 酸化剤 H ₂ O ₂ (5%添加)
パッド	IC1000 パーフォレートタイプ φ 340mm
加工圧力	500g/cm ²
加工時間	30min
回転数	30rpm
通電量	0.09mA
(I)電解溶出加工	パッド上にスラリーを供給し、回転させずに通電
(II)CMP	通電せずに上記条件
(III)電解複合 CMP	上記条件

および電解溶出による加工レートを比較して評価した。Fig. 3 に、電解複合 CMP とそれを構成する個別要素の加工レートの比較を示す。Table. 3 に、評価し

た各作用と実験条件を示す。Fig. 3 より、電解複合 CMP の加工レートは、従来 CMP に対して、18nm/min 大きく、電解溶出と比較しても、55nm/min 大きい。しかし、電解複合 CMP の加工レートは、従来 CMP の加工レートと電解溶出の加工レートとの単純和より 104nm/min も小さい。これは、電解複合 CMP は、従来 CMP に電解溶出加工が単純に付加されたものではないことを示しており、加工メカニズムが大きく異なることを示唆している。

Fig. 5 に、Fig. 4 に対応した加工後表面の顕微鏡観察結果を示す。電解複合 CMP では、電解溶出加工や従来の CMP と比較して平滑な表面になる。これは、従来の CMP と比較して、砥粒による機械的な除去作用が軽減され、化学的に加工が進行したためと考えられる。電解溶出だけによる加工では、表面の機械的なダメージはない。しかし、欠陥部分が選択的に溶出し、面内の加工制御性が維持されないことにより、表面が荒れると考えられる。以上により、加工表面性状の結果からも電解複合 CMP の優位性を確認した。

5. XPS(X-ray Photoelectron Spectroscopy) による Cu 表面状態の評価

CuCMP においては、Cu 表面状態は加工レートに大きな影響を及ぼす。特に Cu 表面は酸化しやすく、酸化によって表面が脆化する。脆性層の形成は、砥粒による機械的な除去を促進するため、従来の CMP では、過酸化水素(H_2O_2)などの酸化剤により Cu 表面を酸化させて加工を行っている。本研究の電解複合 CMP においても、電解溶出が起こる臨界電位は、表面の酸化度合いなど表面性状に大きく依存すると考えられる。Fig. 4 に示す結果も、電解複合 CMP は、単に従来 CMP に電解溶出加工が組み合わされたものではないことを示していることから、加工速度を制御・管理する上では、Cu 表面状態の把握は必要不可欠である。このようなことから、安定した電解複合 CMP を行うためには、Cu 表面状態を厳密に把握することが必要と考え、XPS による表面分析により加工後の酸化の度合いを評価することを試みた。前報においても、Cu 表面の酸化の評価を行ったが、加工処理後、試料の測定までの間、長時間にわたり大

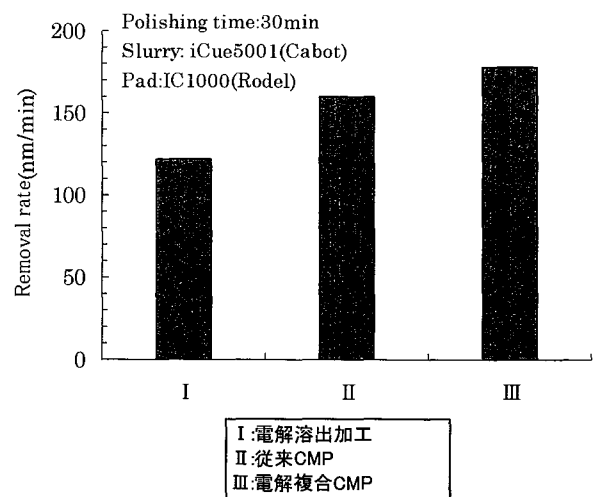


Fig. 4 電解複合 CMP とそれに含まれる各作用の加工レート比較

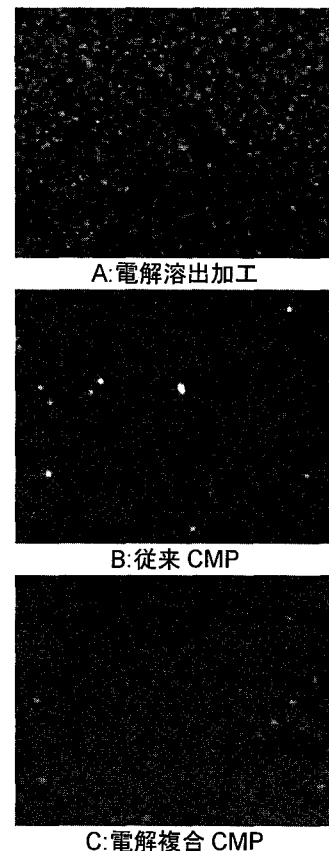


Fig. 5 加工後表面の顕微鏡観察結果(倍率 x100)

気暴露状態で保存していたため、すべての試料表面が自然酸化し、十分な対比結果を得ることができなかった。今回は、試料処理後、すぐに測定することにより、試料表面の自然酸化を防いで評価を行った。Table. 3 に実験試料を示す。それぞれの実験試料は、リファレンスを含めて、硝酸にて表面をエッチング

Table.3 実験試料

実験試料	
A	リファレンス(前処理のみ)
B	スラリーに浸漬(30 分間)
C	従来 CMP
D	電解複合 CMP
加工条件、スラリーは Table.2 と同様	
(前処理方法)	
Cu 試料を 10%硝酸(HNO ₃)で 5min 浸漬	
純水リンス後窒素ブローして作製	
リファレンスは 3min 以内に真空引き	

Table.4 XPS 測定条件

分析条件	
使用装置	Physical Electronics 社製 XPS5700
X 線源	モノクロ AlK α (1486.6eV)200W
測定領域	800 μ m 径
検出角	45° (試料法線に対して)
スパッタ条件	
イオン種:	Ar ⁺
加速電圧	1KV
ラスター面積	4x4mm ²
レート	2.4 $\text{\AA}/\text{min}$ (SiO ₂ 換算)

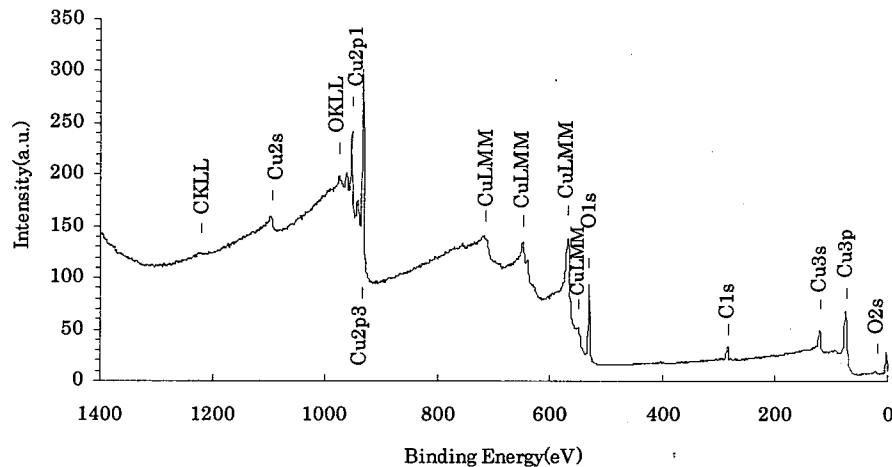


Fig.6 CMP 後 Cu 表面の XPS ワイドスキャンスペクトル

した後に、それぞれの処理を行っている。Table.4 に、XPS 測定条件を示す。

Fig. 6 に、CuCMP 後表面に測定した XPS のワイドスキャンスペクトルを示す。Cu の酸化状態を評価するには、932eV 近傍の Cu2p スペクトル、および 530eV 近傍の O1s スペクトルか、567eV 付近の CuLMM オージェ電子スペクトルの評価が適している。Fig. 7 に、XPS により測定した試料表面の Cu2p スペクトル付近の比較結果を示す。それぞれのピークは 932.6eV で規格化して示した。Cu(2p_{3/2})と酸化第一銅(Cu₂O)はピーク位置がほぼ重なるため、切り分けは難しい。酸化第二銅(CuO)は、これらとピーク位置がずれるため、相互に比較することができる。まず、リファレンス A では、CuO はほとんどみられない。それに対して、スラリーに 30 分間浸漬した B では、CuO の形成が顕著である。特に今回、酸化剤として過酸化水素 H₂O₂ を 5% 混入しているため、スラリー中で Cu の表面酸化が極度に進行したものと考えられる。従来の CMP を行った C は、スラリーに浸漬しただけのサンプル B と比較して、CuO の形

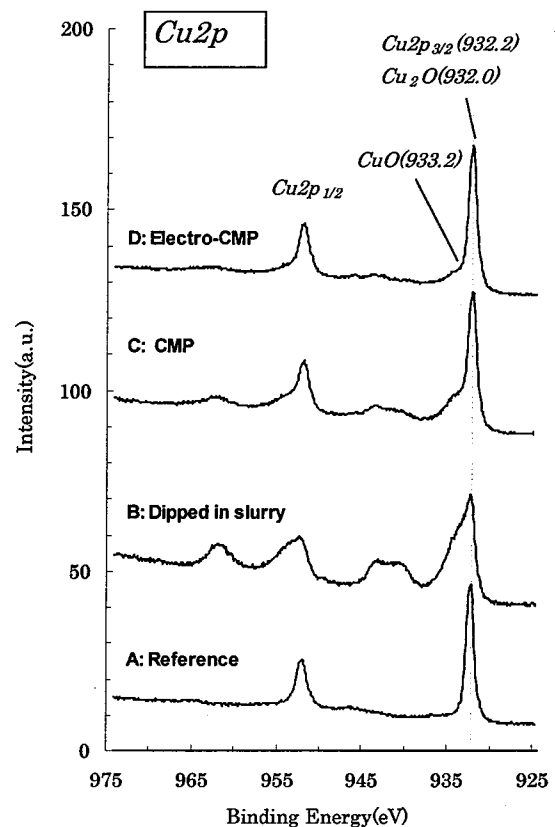


Fig.7 Cu 表面の XPS(Cu2p)スペクトルの比較

成は明らかに小さい。これは、CMP では、Cu の酸化膜が形成されつつも、その都度、加工によって除去されているからである。電解複合 CMP を行った D は、従来 CMP の C と比較して、CuO の形成は更に小さくなる。電解複合 CMP では、従来の CMP と比較して、表面を酸化して除去するのではなく、表面が電解溶出により、Cu がそのままの状態で除去される割合が高まったと考えられる。

6. オージェ電子分光(AES: Auger Electron Spectroscopy)による Cu 表面状態の評価

XPS による Cu2p_{3/2} のピーク(932.3eV)は、Cu₂O のピークとほぼ重なるため、Cu₂O の形成を判別することは難しい。そこで、CuLMM のオージェ遷移過程で評価することにした。Fig. 8 に、先と同一の試料について、Cu 表面の CuLMM のオージェ電子スペクトルを示す。CuLMM のスペクトルでは、Cu は 567.6eV 近傍にピークがあるのに対し、Cu₂O は、569.4eV 近傍にピークがあり、相対的に増減を評価することが可能になる。リファレンスの A では、酸化膜の形成も確認されるものの Cu のピークが最も大きく、次に Cu₂O のピークが確認される。スラリーにディップした B では、リファレンスの A と比較して、表面が酸化することにより、CuO が多く形成されている。また、電解複合 CMP の D は、従来 CMP の C と比較して Cu₂O や CuO の形成が少ないことがわかる。このように、オージェ電子分光も、電解複合 CMP は、従来 CMP と比較して酸化膜の形成が抑制されることを示している。以上より、電解複合 CMP では、Cu 表面は改質されずにそのままの状態で加工されていると考えられる。

7. 含有元素の深さ方向プロファイル

先に示した 4 つの試料において、深さ方向の元素分布を評価した。アルゴンイオンによるスパッタにより深さ方向の分布測定を行い、SiO₂ のスパッタレートを基に、SiO₂ 換算の深さで算出した。Fig.10 に、Cu 表面における元素分布の深さプロファイルを示す。リファレンスの A とスラリーにディップした B とともに、表面に炭素成分が多い。これは、表面に付着したコンタミネーションの影響と考えられる。含有される酸素量について、リファレンスの A では、表面は 20% 近く酸素が含有されているが、

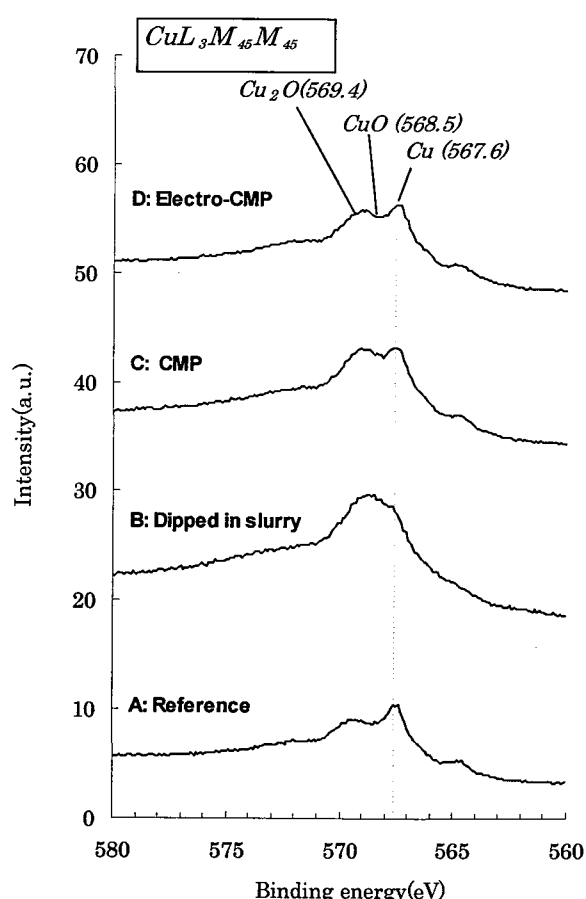


Fig.8 Cu 表面の AES(CuLMM)スペクトルの比較

表面から 7~8Å 入ったところでは、ほとんど酸化されていない。それに対して、スラリーに 30 分間浸漬した B は、表面から約 20~22Å 程度まで酸素がある。スラリー中の酸化剤により、深さ方向に酸化が浸透したことを示している。また、従来 CMP の C においては、酸化膜の深さは 15Å 程度であるが、電解複合 CMP の D では、酸化膜が 10Å 程度である。この結果からも、電解複合 CMP では酸化膜の形成が抑制されていることがわかる。表層の酸化膜形成は、多層配線構造にする際に、層間配線の抵抗増大を生む。表層の酸化膜は、限りなく薄い方がよく、原理的にも電解複合 CMP が、次世代の CuCMP に適しているといえる。

8. まとめ

以下に、本研究のまとめを示す。

(1)電解複合 CMP 装置を試作し、加工特性を評価し

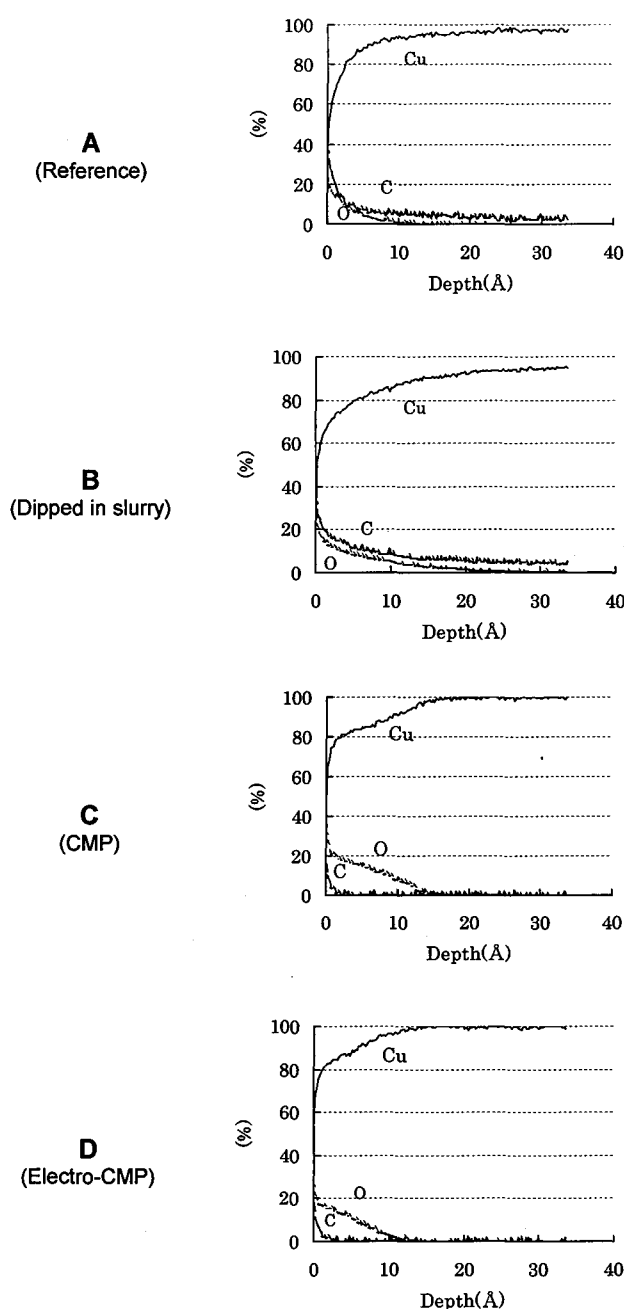


Fig.9 含有元素の深さ方向プロファイル

た。電解複合 CMP の加工レートは、従来 CMP と電解溶出による加工レートの単純な比較して、大きく下回ることを明らかにした。これは、電解複合 CMP は、従来 CMP と加工メカニズムが大きく異なることを示唆する。

- (2)電解複合 CMP の加工メカニズムを検討するため、従来 CMP やスラリーにディップしたサンプルと比較して、処理後の表面を XPS と AES により、評価を行った。

- (3)スラリー内に 30 分間浸漬した Cu サンプルは、表面における酸化膜の形成が顕著である。約 20 Å の深さまで酸素が浸透している。また、XPS による Cu2p ピークから、酸化第二銅 CuO の形成が大きいことを確認した。これにより、従来 CMP ではスラリーにより、表面を酸化して加工除去していることを確認した。

- (4) XPS の Cu2p スペクトルと AES の CuLMM スペクトルの結果から、電解複合 CMP は従来 CMP と比較して CuO ならびに Cu₂O が少ないことを明らかにした。

- (5)深さ方向における酸素の含有量においても、従来 CMP は 15 Å であるのに対し、電解複合 CMP は 10 Å 程度であり、表面の酸化層厚みも薄くなっている。電解複合 CMP は、従来 CMP と比較して、表面酸化を抑制して Cu をそのまま加工していると推察される。

9. 謝辞

本研究を遂行するにあたり、実験に協力して頂きました埼玉大学土肥研究室の畠山恵三郎氏をはじめ関係者の方々に感謝致します。

(参考文献)

- ¹ 例えば、土肥俊郎：詳説半導体 CMP 技術 p.24
- ² Semiconductor International May 2002 p.55
- ³ 例えば、林喜宏 第 25 回プラナリゼーション CMP 委員会研究会資料
- ⁴ F. Zhang et al, Proceedings of CMP-MIC Conference(2000) p.365
- ⁵ Rajiv K. Singh and Seung-Mahn Lee, Proceedings of CMP-MIC Conference (2003)pp.128
- ⁶ 藤田隆, 土肥俊郎, 木下修：埼玉大学地域共同研究センター紀要(第 2 号)p.97
- ⁷ F.Kaufman et al:J.Electrochem.Soc.,183,11 (1991)p.3460
- ⁸ B.C.Lee et al, Proceedings of CMP-MIC Conference(2000)p.48
- ⁹ D.J.Stein et al, J.Electrochem.Soc.,Vol145. (1998)pp.3190