

ジョセフソン素子回路の解析と設計手法に関する研究

1994年9月

埼玉大学大学院理工学研究科（博士後期課程）

（指導教授 森末道忠）

金 杉 昭 徳

要 旨

ジョセフソン素子は、超高速スイッチング、低消費電力、磁界に関する高い感度など電子デバイスとして多くの優れた特性を示す。このため近年、エレクトロニクスの諸分野においてその応用研究が活発に進められている。例えば、超高速コンピュータ、超高感度磁気検出器、低雑音ミリ波受信器などである。

ジョセフソン素子の特徴の一つとして、素子の両端の電圧に比例する周波数の交流電流を発生する現象がある。しかしながら素子の持つ強い非線形性により、振動現象は極めて複雑なものとなっており、現在、十分には解明されていない。

本研究は、ジョセフソン機能デバイスの開発を目的として、ジョセフソン素子回路に生じる非線形振動現象の解析を行い、さらに振動の影響を考慮した配置配線手法を提案したものである。

本論文の第1章では、本研究の背景として、従来の半導体素子に対するジョセフソン素子の優位性、特徴、応用分野、そして解決すべき課題を示し、本研究を行った背景と目的について述べ、さらに本論文の構成と各章の概要についてまとめている。

第2章では、ジョセフソン素子の構造と基本的な特性を示した後、この素子を用いた回路に生じる典型的な非線形振動現象とその解析手法について述べ、最後にその定常振動波形を求める一解析手法として、調波平衡法を基にした手法の提案とその結果について述べる。本章で述べる解析結果は、第2高調波成分が基本調波成分に匹敵するような例においても精度良く解が求まることを示しており、ジョセフソン素子回路に生ずる振動成分の解析手段として有効である。

第3章では、ジョセフソン素子回路に生じる振動姿態全容の解明を目的として行った解析について述べる。まず、自律系の解析手法として、シリンダ状態空間を、位相を一定とした面で切断したポアンカレ写像平面を考え、この平面上の点の接合電圧軸上への写像、および平均電圧によって振動形態を観察する方法を提案し、回路定数と振動姿態の大域的関係を調べている。また、ジョセフソン素子を2つ結合したSQUID回路について、従来報告されていない同期モードについて明らかにしている。さらに、ウェーブレット変換をジョセフソン素子回路に適用し、振動姿態や分岐の様子が明確に判別できることを示し、

その有効性を明らかにしている。

第4章では、ジョセフソン素子回路に生じる各種振動姿態と回路定数の関係の明確化を目的とし、オペアンプを用いたアナログ回路によってジョセフソン素子をシミュレートして、実験を行った結果について述べる。本章では回路設計に有用な、新しい知見および資料を提供している。

さらに第5章では、ジョセフソン素子を用いた微小磁界計測において重要な役割を果たしている弛張振動に焦点を絞り、回路定数との大域的な関係を解析している。その結果、単素子回路では各振動姿態の境界はバイアス電流と負荷側の抵抗の積でほぼ決定され、この値の増加に伴い、弛張振動から単周期振動へ変遷し、その間にカオス振動が存在することを示した。

第6章では、非線形振動による影響を考慮しながら、ジョセフソン素子回路を集積回路として製作するための配置配線手法を提案している。まず回路結線の構造、特に規則性を抽出するための新しい手法について述べる。この手法を用いて、同一の部分回路は同一のマスクパターンで製造することにより、振動姿態の複雑化を低減できる。さらに、非線形振動解析も簡略化でき、またジョセフソン素子回路の高速動作にも寄与できるものと期待される。

続いて第7章では、回路のレイアウトに関する新しい手法を提案している。本手法による配置結果は、従来よく用いられている Min-Cut 配置法に比べ、仮想配線長による評価で約10%~20%の減少が得られ、浮遊インダクタンスを低減し、カオス振動の防止やジョセフソン素子回路の高速化に有効と考えられる。

最後に第8章は、本研究の総括と今後の展望について述べている。

以上本論文は、ジョセフソン素子機能デバイスの開発を目的とし、非線形振動現象の解析からマスクパターン設計に至るまでの一連の研究をまとめたものであり、これらの成果はジョセフソン素子応用システムの開発に大いに貢献できるものと期待される。

目次

要 旨	i
第 1 章 序 論	1
1.1 本研究の背景と目的	1
1.2 本論文の構成	4
1.3 各章の概要	6
第 2 章 ジョセフソン素子回路と非線形振動	11
2.1 序	11
2.2 ジョセフソン素子の構造と特性	12
2.3 非線形振動と解析手法	14
2.3.1 非線形振動	14
2.3.2 定性的解析手法	17
2.3.3 定量的解析手法	20
2.4 定常振動波形の調波平衡法による解析	21
2.4.1 解析手法	21
2.4.2 数値計算法	25
2.4.3 解析結果と検討	27
2.5 結言	32
第 3 章 ジョセフソン素子回路に生じる振動姿態の解析	33
3.1 序	33
3.2 位相平面・周波数スペクトルによる解析	34
3.2.1 単素子自律系回路の解析	34
3.2.2 SQUID 回路における同期モードの解析	42
3.3 ウェーブレット変換による解析	49
3.3.1 ウェーブレット変換の概要	49

3.3.2	ウェーブレット変換による解析結果と検討	50
3.4	結言	60
第4章	アナログシミュレータによる各種振動の発生領域の解析	62
4.1	序	62
4.2	アナログシミュレータの原理	63
4.3	実験結果と検討	66
4.3.1	シミュレータの動作検証	66
4.3.2	振動モードの回路パラメータ依存性	70
4.4	結言	73
第5章	弛張振動の発生領域の解析	75
5.1	序	75
5.2	単素子自律系回路の解析	76
5.3	SQUID 回路の解析	83
5.4	結言	85
第6章	回路結線の解析手法（規則性抽出）	86
6.1	序	86
6.2	手法	87
6.2.1	記号の定義	87
6.2.2	ネット間の類似性の抽出	89
6.2.3	繰り返し部分回路の抽出	91
6.2.4	計算複雑度	92
6.3	計算機実験と検討	93
6.4	結言	97
第7章	回路レイアウト手法	99
7.1	序	99
7.2	手法	100
7.2.1	階層クラスタリング	100
7.2.2	初期配置	101
7.2.3	配置改善	104
7.3	計算機実験と検討	108
7.4	結言	112

目次	v
第8章 結論	113
8.1 本研究の成果	113
8.2 今後の展望と課題	116
謝辞	117
参考文献	119
本研究に関する発表文献	127

第 1 章

序 論

1.1 本研究の背景と目的

今日、電子機器は日常生活のあらゆるところで利用されており、社会に与える恩恵は計り知れないものがある。これらの機器には主として半導体集積回路が使われているが、今後ますます強まるであろう高性能化に対する要求を考えると、その限界が問題になりつつある。特に発熱の問題は深刻であり、集積回路では数多くの素子が消費する電力によって、チップの温度が上昇し、集積度の限界となるからである。このような観点から、将来のデバイスとしては高速で動作し、かつ消費電力の少ない素子が求められる。その有力候補がジョセフソン素子である。

ジョセフソン素子は、1962年に B. D. Josephson が理論的に予言し [1]、翌年ベル研究所の Anderson 等 [2] により実験的に検証された極低温における超伝導トンネル効果を利用した素子である。1970年代には、コンピュータへの応用を目指した研究が、IBM ワトソン研究所において始められ、その後多くの研究機関において盛んに行われたが、1983年、IBM はジョセフソンコンピュータの研究を中止した。しかし、わが国においては通産省の大型プロジェクト「科学技術用高速計算システムの研究開発」[3, 4] を始めとして、ジョセフソン素子の研究は継続され、数々の成果が報告されている。

ジョセフソン素子には次のような特長がある。

1. 超高速スイッチング (< 10 [ps])
2. 低消費電力 (< 0.5 [μ W])
3. 素子の両端の電圧に比例する周波数の交流電流を発生
4. 磁界に敏感に応答

5. 低温動作（～4[K]）

1番目の高速スイッチングという特長は、コンピュータを始めとする高速信号処理の基本である。しかしながら、素子の高速性だけではシステムの高速度は得られない。現在のコンピュータシステムでも、そのマシンサイクルの60～80%程度は信号の伝播による遅延時間が占めていると言う。すなわち、たとえスイッチング時間が0の理想的な素子に置き換えたとしても、そのままではシステムの高速度は2倍にもならないことになる。このことから、信号伝播による遅延時間を小さくすることがシステムの高速度化にとって極めて重要であることが判る [11]。したがって高速コンピュータシステムは必然的に小型でなければならない。ジョセフソンコンピュータシステムの本体（中央処理装置と記憶装置）は1辺がわずかに15[cm]の立方体に収まるとされている [5]。このような実装が可能になるのは、2番目の特長である、消費電力が低く、発熱が小さいためである。これは、出力電圧のレベルが低いことによる。ジョセフソン素子に流れる電流は[mA]、出力電圧は[mV]のオーダーである。半導体素子と比較すると、電流は同程度であるが電圧は3桁低い。その結果、消費電力は半導体回路の約1/1000になる。

図1.1にデジタル素子の性能の目安である電力・遅延特性に関して、現在までに得られているジョセフソン素子の実験データを、他の半導体デバイスと比較して示す [18]。この図からジョセフソン素子の優れた特性が明らかになる。以上述べたように、ジョセフソン素子は将来の高速度システムが考慮しなければならない問題に対する一つの解決策を示している。

3番目の特長は、交流ジョセフソン効果に基づくものである。このときの比例係数は、 483.6×10^{12} [Hz/V]であり、極めて高い周波数である。したがって、マイクロ波・ミリ波への応用も期待されており、電圧制御型発振器、検波器、ミキサー、パラメトリック増幅器等への応用研究が進められている。なお、電圧標準としての応用は既に実用化されており、我が国では1977年1月1日から、標準電池からジョセフソン素子を用いた方式に切り替えられている [6]。

また4番目の特長から、超高感度磁界センサーとしての期待も大きい。すなわち、この素子の分解能は 2×10^{-14} [T]、また応答速度も 6×10^{-6} [T/s]に達するからである。したがって、心磁計や脳波計などへの応用研究が進められている。

最後に5番目の低温動作であることは、低雑音につながっている。

以上のように、ジョセフソン素子はデジタル・アナログ両面ともに極めて優れた特性を持つ魅力的な素子であることが判る。

しかしながら、ジョセフソン素子の持つ強い非線形性により、ジョセフソン素子回路に生じる振動現象は極めて複雑かつ多様なものとなっている。したがって、回路定数と振動現象の関係を詳細に把握することは、ジョセフソン素子を用いたあらゆる回路の設計にお

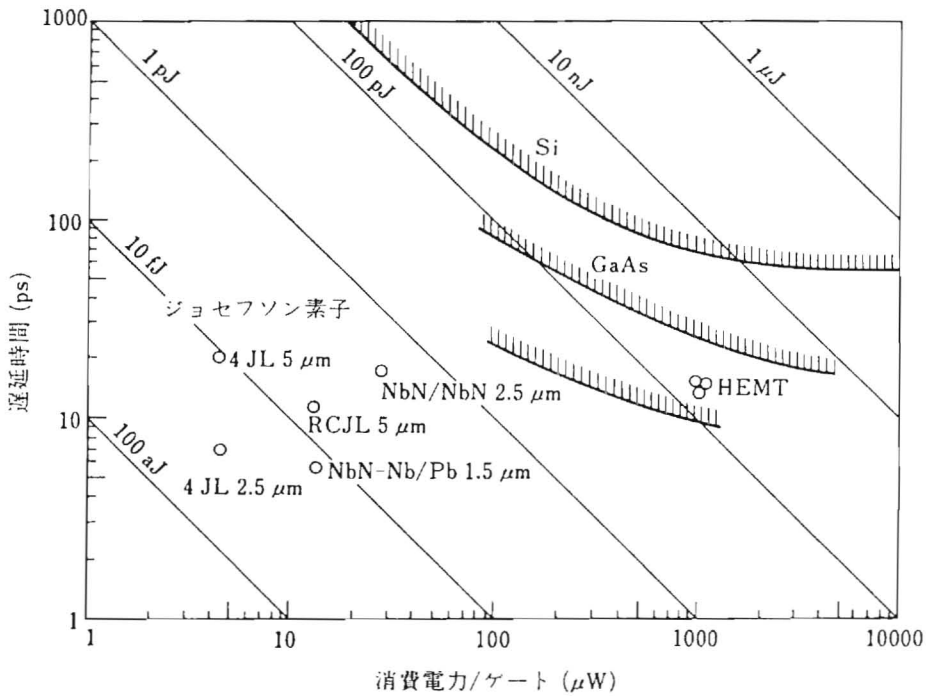


図 1.1 ジョセフソン素子の電力・遅延特性

いて重要である。

また、最適な回路定数が決定できたとしても、それが露光用マスクパターン設計に生かされなければ意味がない。集積回路を製作する段階において、最終的に回路定数を支配するのはマスクパターンだからである。特に素子間を結ぶ配線は必ずインダクタンス成分を持ち、ジョセフソン素子の振動モードに与える影響は少なくない。このような影響を厳密に考慮して設計を行うには、マスクパターンが決定した後に各配線のインダクタンス成分等を抽出して、再度解析を行う必要がある。しかしながら、一般的に有効と考えられる方策としては、(1) 配線長をできるだけ短くすると同時に、(2) 並列に動作する同一の回路ブロックがある場合には、マスクパターンも均一にすることが挙げられる。特に後者は、振動モードが複雑化して予期せぬ異常振動が発生することを防ぐために役立つと考えられる。このようなことから、配置配線に関する設計手法の改善が必要である。

ジョセフソン素子回路を実用化し、より高性能化するためには、回路技術やプロセス技術など多くの面からの研究が不可欠である。本研究は特に回路技術面から、ジョセフソン素子を用いたシステム設計に貢献しようとするものである。すなわち、ジョセフソン素子を用いた回路における最適な回路定数を設定し、それを適切にマスクパターン化し実装するための新しい手法を提供することにより、デバイスの実用化に貢献しようとするもので

ある。

1.2 本論文の構成

本論文の構成を図 1.2 に示す。

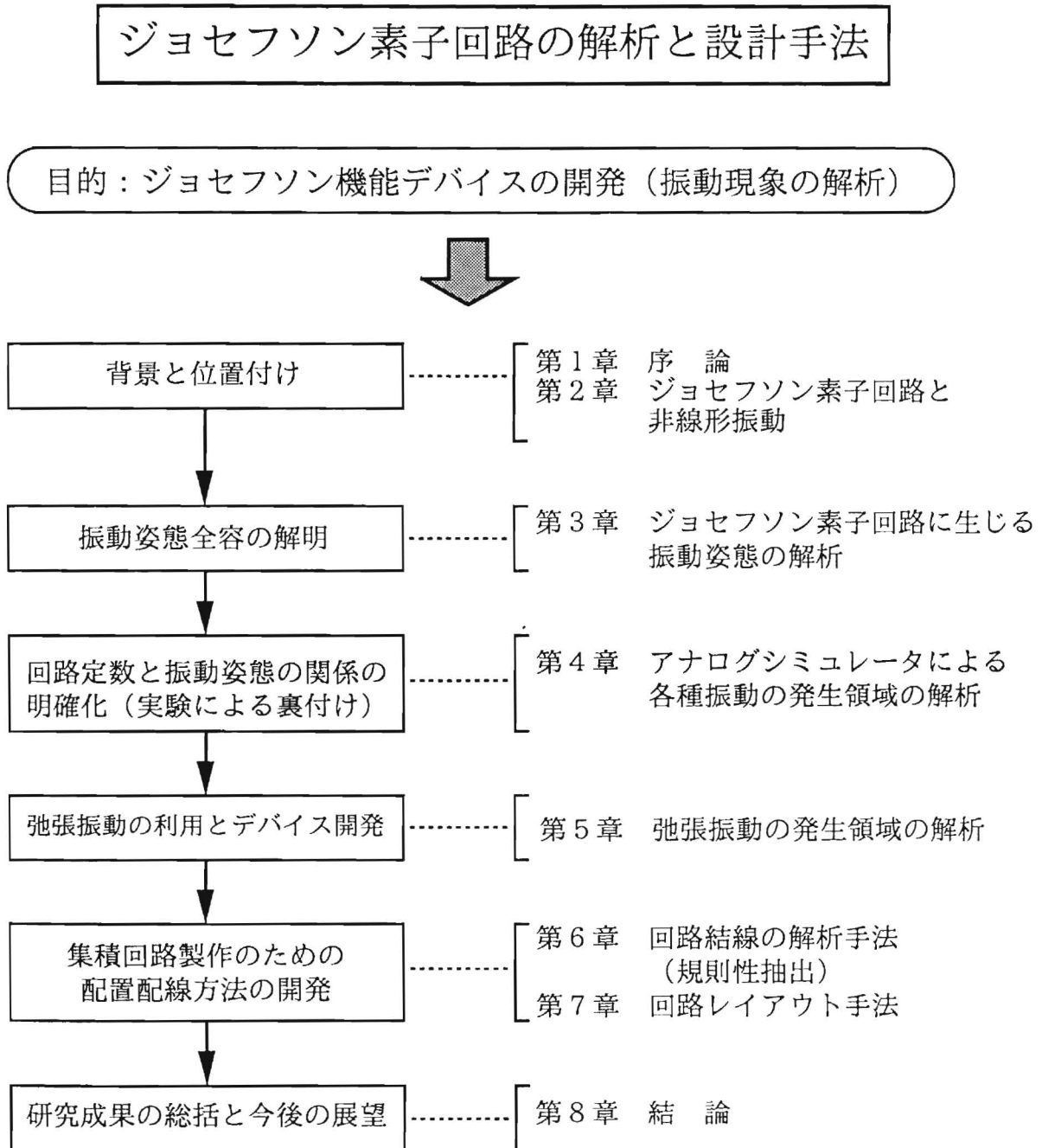


図 1.2 本論文の構成

本研究は、ジョセフソン機能デバイスの開発を目的としている。しかしながら既に述べたように、ジョセフソン素子は電圧状態では常に発振している。これは、マイクロ波・ミリ波応用においては積極的に利用されるが、反面デジタル応用では、なるべく小さく抑える必要がある¹。したがって、いずれの応用においてもジョセフソン素子に生じる振動現象の解明は、避けては通れない根本的な問題となっている。したがって本研究は、この振動現象の解明を主たるテーマとしている。

本論文においては、まず本研究を行った背景と位置付けについて第1章で述べる。

続いて第2章では、まずジョセフソン素子回路に生じる非線形振動現象を解析するための基礎事項を概説し、その定常振動波形を求める基本的手法の提案とその結果について述べる。まず、ジョセフソン素子の構造と基本的な特性を示した後、この素子を用いた回路に生じる典型的な非線形振動現象とその解析手法について述べ、最後にその定常振動波形を求める一解析手法として、調波平衡法を基にした手法の提案とその結果について述べる。

ジョセフソン素子に生じる振動現象の解明の第一歩として、振動姿態全容の解明を行う必要がある。そこで第3章では、振動姿態の解析を行った結果について述べる。特に、従来まとまった解析結果のない自律系や、素子を2つ結合した系の同期の種類について詳しく述べる。また、振動姿態および分岐現象の新しい解析方法として、ウェーブレット変換を適用した結果についても述べる。

振動現象の解析の次のステップとして、ジョセフソン素子回路に生じる各種振動姿態と回路定数の関係の明確化が必要である。そこで第4章では、オペアンプを用いたアナログ回路によってジョセフソン素子をシミュレートして、実験を行った結果について述べる。従来、ジョセフソン素子回路の分岐現象に関して、川上等により解析結果が示されている[70]。これは、対象とする系の不動点とその安定性に関する方程式をニュートン法を用いて解くことにより分岐集合（分岐が生じる回路定数）を求める方法である。しかしながらこの方法では、与えられた回路定数に対する振動姿態を求めることはできない。本論文では、オペアンプを使いジョセフソン素子をシミュレートした回路を用いた実験により、各種振動が生じる回路定数の範囲を求め、検討を行った結果について述べる。

一方、弛張振動を利用したデバイス開発は重要な分野となっている。例えば磁気センサーでは、磁界の変化を周波数の変化として検出するが、ジョセフソン素子に生じる振動周波数は非常に高く（数百 [GHz] 以上）測定が困難なために、周波数を下げるために弛張振動が利用されている。しかしながら、弛張振動に関する詳細な解析結果は報告されていない。本研究では、磁界の影響も考慮した計算機シミュレーションにより、弛張振動の発生領域を解析している。これらの解析結果は第5章において述べている。

¹論理回路として用いる場合、振動成分が大きいと誤動作もしくは動作マージンの低下を招く。

さらに、デバイスは集積回路として製作されることが大半であることを考えれば、配置配線を行う過程においても振動の影響を考慮する必要がある。まず回路結線の構造、特に規則性を抽出するための新しい手法について第6章で述べる。これにより、同一の部分回路がある場合、同じマスクパターンを用いることにより、結合系における振動姿態の複雑化を低減でき、振動現象の解析も簡略化できる。さらに第7章では、浮遊インダクタンスを低減し、カオス振動の防止やジョセフソン素子回路の高速化に有効な回路レイアウト手法について述べる。

最後に、研究成果の総括と今後の展望について、第8章でまとめる。

1.3 各章の概要

本論文は、8章から構成されている。以下、各章ごとにその概要を述べる。

第1章 「序 論」

本研究の背景として、従来の半導体素子に対するジョセフソン素子の優位性、特徴、応用分野、そして解決すべき課題を示し、本研究を行った背景と目的について述べ、さらに本論文の構成と各章の概要についてまとめている。

第2章 「ジョセフソン素子回路と非線形振動」

本章では、まずジョセフソン素子回路に生じる非線形振動現象を解析するための基礎事項を概説し、その定常振動波形を求める基本的手法の提案とその結果について述べる。まず、ジョセフソン素子の構造と基本的な特性を示した後、この素子を用いた回路に生じる典型的な非線形振動現象とその解析手法について述べ、最後にその定常振動波形を求める一解析手法として、調波平衡法を基にした手法の提案とその結果について述べる。調波平衡法は、広範囲に適用でき、任意の高調波成分まで精度よく計算することができる [75, 76, 77, 78]。本章で用いる解析手法は、この方法に基づき、周波数の決定においてジョセフソン素子回路特有の性質を利用している。

従来、報告されていたジョセフソン素子回路の解析結果は、基本調波だけか、もしくは高調波成分が非常に小さい場合に限られていた。しかしながら、ミキサ回路等においては高調波成分が重要な役割を果たしており、振幅の大きな高調波成分を扱う必要のある分野は多い。本章で述べる解析結果は、第2高調波成分が基本調波成分に匹敵するような例においても精度良く解が求まることを示しており、ジョセフソン素子回路に生ずる振動成分の解析手段として有効である [79, 80, 81, 82, 83, 84, 85]。

第3章 「ジョセフソン素子回路に生じる振動姿態の解析」

ジョセフソン素子回路に生じる振動姿態を解明することを目的として行った解析結果について述べる [41, 42, 43, 44, 45, 83, 57, 58]。

従来, ジョセフソン素子回路の非線形振動現象は, 外部から強制的に振動を加えた非自律系について解析されてきた [35, 36, 37, 38, 39, 40]。しかしながら, 自律系については, あまりまとまった解析結果は見受けられない。この一つの理由として, 非自律系においては, 外力の周期を基準として分岐図が容易に作成でき, 回路パラメータと振動姿態の関係を把握できるのに対し, 自律系においては基準となる周期が存在しないことが考えられる。本章では, 自律系の解析手法として, 素子の接合電圧 (y 軸), 位相 (ϕ), 負荷電流 (x 軸) から成るシリンダ状態空間を作り, 位相を一定とした面で切断したポアンカレ写像平面を考え, この平面上の点の接合電圧軸上への写像, および平均電圧によって振動形態を観察する方法を提案し, 回路パラメータと振動姿態の大域的関係を示した。また負荷インダクタンスの変化にともない, 平均電圧と周期が不連続的に変化し, さらにその積もステップ状に変化することを解析およびシミュレーションによって示した。

次にジョセフソン素子を2つ結合したSQUID回路について, 両素子の振動姿態および位相関係について検討した。シミュレーションの結果, 次の3つの振動姿態に分類されることを示した。

1. 同一波形同期振動姿態
2. 同期振動姿態
 - (i) 両素子の接合電圧波形の主要な周波数成分が一致する姿態
 - (ii) 両素子の接合電圧波形の主要な周波数成分が異なる姿態
3. カオス振動姿態

次に, これらの解析手法を補う手法として, ウェーブレット変換による解析について述べる。ウェーブレット変換は, フーリエ解析における三角関数の代わりに時間的(空間的)に局所化した関数を使用することによって, 時刻に関しても分解能を持たせたものである。これを用いることにより, 信号波形を時間一周波数平面上に展開することができ, 時間領域と周波数領域から詳細に信号を観察できる。一方, 従来用いられている解析手法は, 時間領域, 周波数領域, もしくは位相的な情報のいずれか一つしか与えない。そこで本章ではジョセフソン素子回路に生じる振動の解析にウェーブレット変換が有力と考え, 解析した結果についても述べる。ここではまず, 基本調波振動, 分数調波振動, カオス振動, 概周期振動および弛張振動に対応するウェーブレット変換結果を示し, 各姿態の特徴

を指摘する。次に周期倍分岐現象に対してウェーブレット変換を適用し、分岐の様子が明確に判別できることを示す。また従来手法と比較しながら、その有効性を明らかにする。

第4章 「アナログシミュレータによる各種振動の発生領域の解析」

ジョセフソン素子回路に生じる各種振動姿態と回路定数の関係の明確化を目的とし、オペアンプを用いたアナログ回路によってジョセフソン素子をシミュレートして、実験を行った結果について述べる。

従来、ジョセフソン素子回路の分岐現象に関して、川上等により解析結果が示されている [70]。これは、対象とする系の不動点とその安定性に関する方程式をニュートン法を用いて解くことにより分岐集合（分岐が生じる回路定数）を求める方法である。しかしながらこの方法では、与えられた回路定数に対応する振動姿態を直接求めることはできない。

そこで本章では、回路に生ずる振動と回路定数の関係をアナログシミュレータによって検討した結果について述べる。ここでは回路パラメータを2種類選択し、平面上に対応する振動姿態をプロットして整理した。計算機シミュレーションでは、2次元パラメータ平面上の全ての点における振動を計算した後、振動姿態を判別する必要があるのに対し、シミュレータを用いればパラメータを連続的に変化させ、振動姿態に変化が生じた時点のパラメータ値を記録すればよく、能率的に観察することができる。また、シミュレータを用いれば、パラメータの変化に対する波形、位相平面図、ポアンカレマップ、周波数スペクトルの変化が即座に観察できる。

本章ではまず、シミュレータの原理について述べ、製作した回路に生ずる振動が計算機シミュレーション結果と良く一致することを示す。そして、振動姿態の回路パラメータ依存性について、詳細に実験を行った結果について考察を述べる [71, 72]。これらは、ジョセフソン素子の特にアナログ応用（計測、通信など）分野において有用な指針になると考えられる。

第5章 「弛張振動の発生領域の解析」

ジョセフソン素子を用いた微小磁界計測において重要な役割を果たしている弛張振動に焦点を絞り、回路定数との大域的な関係を解析している。

ジョセフソン素子に生じる振動の周波数は外部磁界により敏感に変化する。この性質を超高感度磁気センサー等に応用する研究が現在進められている [54, 55, 56]。しかしながら、素子に生ずる振動の周波数は極めて高く（数100[GHz]以上）、そのままでは測定が困難なので、弛張振動を生じさせ周波数を落としてから測定されている。ところが、ジョセフソン素子回路の弛張振動に関して、回路パラメータと振動姿態の詳細な関係は現在、明らかにされていない。

本章では、基本的なジョセフソン素子回路のうち、単素子の場合を中心に SQUID 回路も含めて、回路パラメータと振動姿態の大域的な関係を計算機シミュレーションにより解析した結果、従来報告されていない性質として、

- (1) 各振動姿態の境界はバイアス電流 I_B と負荷側の抵抗 R_s の積 $R_s \cdot I_B$ でほぼ決定される。振動姿態は $R_s \cdot I_B$ の増加に伴い、弛張振動から単周期振動へ変遷し、その間にカオス振動が生ずる。またインダクタンス L_s の増加に伴い、弛張振動領域は広く、カオス振動は狭くなる。
- (2) SQUID 回路では単素子の場合と同様な振動姿態と回路パラメータの関係があり、さらに外部磁束 Φ_x に対しても弛張振動領域は影響を受ける。

を明らかにした [51, 53]。これらの結果は弛張振動を利用する系（磁気センサー等）における回路パラメータの設定指針として大いに貢献できると期待される。

第6章 「回路結線の解析手法（規則性抽出）」

デバイスは集積回路として製作されることが大半であることを考えれば、配置配線を行う過程においても振動の影響を考慮する必要がある。そこで本章では、まず回路結線の構造、特に規則性を抽出するための新しい手法について述べる [89, 90, 91]。これにより、同一の部分回路がある場合、同じマスクパターンを用いることにより、結合系における振動姿態の複雑化を低減でき、振動現象の解析も簡略化できる。

従来、繰り返し規則性の抽出手法は提案されているが、回路を互いにオーバーラップして抽出してしまう欠点があった [98]。本手法はこれらの欠点を解消するために考案されたものであり、ファジィクラスタリングを応用することによって、回路結線における規則性を抽出している。

本章では、提案する手法の原理について述べた後、計算機実験による結果を示し、有効性を確認する。

第7章 「回路レイアウト手法」

本章は、回路のレイアウトを決定する基礎となるフロアプランニングに関する新しい手法を提案している [104, 105, 106, 107]。本手法による配置結果は、従来よく用いられている Min-Cut 配置法に比べ、仮想配線長による評価で約 10%~20%の減少が得られ、浮遊インダクタンスを低減し、カオス振動の防止やジョセフソン素子回路の高速化に有効と考えられる。

本章で提案する方法は、ファジィクラスタリングをフロアプランニングに応用したものである。従来手法はモジュールの集合を面積が等しくなるようにトップダウンに等分割し

ていくために、結びつきの強いブロックが別々のクラスタに分かれる可能性がある。しかしながら本手法は、ボトムアップに結びつきの強いブロック同士を集めてクラスタリングを行うために結合の強いブロック同士が分割される危険性が少ないという特長を有する。計算機実験の結果、従来手法と比較して仮想総配線長において、10～20%程度の改善が示された。

本章では、提案する手法の原理について述べた後、計算機実験による適用例を示し有効性を確認する。

第8章 「結 論」

本章では、本研究の総括と今後の展望を述べる。

第 2 章

ジョセフソン素子回路と非線形振動

2.1 序

ジョセフソン素子は、独特の非線形コンダクタンスを持ち、さらにジョセフソンの第 1 および第 2 方程式と呼ばれる非線形方程式で記述される。この非線形特性のために、ジョセフソン素子を含む回路においては、様々な非線形振動現象が見られる。

本章では、まずジョセフソン素子回路に生じる非線形振動現象を解析するための基礎事項を概説し、その定常振動波形を求める基本的手法の提案とその結果について述べる。まず、ジョセフソン素子の構造と基本的な特性を示した後、この素子を用いた回路に生じる典型的な非線形振動現象とその解析手法について述べ、最後にその定常振動波形を求める一解析手法として、調波平衡法を基にした手法の提案とその結果について述べる。

2.2 ジョセフソン素子の構造と特性

ジョセフソン素子は、図 2.1(a) に示すように極く薄い（数 [nm] 程度）絶縁膜を 2 枚の超伝導体で挟みサンドイッチ構造にしたものである [13]–[20]。等価回路を同図 (b) に示す。同図において記号は、

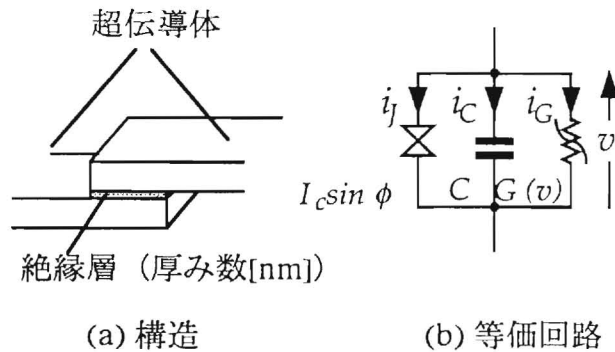


図 2.1 ジョセフソン素子の構造と等価回路

- I_c : 臨界電流
- ϕ : 両超伝導体間の波動関数の位相差
- C : 接合容量
- G : 非線形コンダクタンス

を意味する。

この素子を絶対零度付近まで冷却すると、次のような現象が生ずる。

- (a) 素子に流れる電流 I が臨界電流 I_c 以下のときには、両電極間の電圧 v は零である（超伝導状態）。
- (b) 素子に流れる電流 I が臨界電流 I_c を越えると、両電極間に電圧が発生する（電圧状態）。
- (c) 電圧状態においては、電圧の直流成分に比例する交流電流が発生する。

これらの現象は、次のジョセフソンの第 1 方程式および第 2 方程式

$$i_J = I_c \sin \phi \quad (2.1)$$

$$\frac{d\phi}{dt} = \frac{2\pi}{\Phi_0} v \quad (2.2)$$

によって説明することができる¹。

最初に $I \leq I_c$ を仮定する。このとき、式(2.1)より ϕ は、

$$\phi = \sin^{-1} \frac{I}{I_c} \quad (= \text{const.}) \quad (2.3)$$

したがって、式(2.2)から

$$v = \frac{\Phi_0}{2\pi} \frac{d\phi}{dt} = 0 \quad (2.4)$$

すなわち、超伝導状態となる。

次に $I > I_c$ の場合を考える。このときには、 $I_c \sin \phi$ という電流源だけでは全ての電流 (I) を受け入れることはできない。ゆえに非線形コンダクタンスにも電流が流れ、電圧が発生する。このとき i_J は、

$$i_J = I_c \sin \phi = I_c \sin \left(\frac{2\pi}{\Phi_0} \int v dt \right) \quad (2.5)$$

となる。簡単のために両電極間の電圧 v の振動成分が小さいと仮定すれば、

$$\frac{2\pi}{\Phi_0} \int v dt \approx \frac{2\pi}{\Phi_0} \int V_0 dt = \left(\frac{2\pi}{\Phi_0} V_0 \right) t + \phi_0 \quad (\phi_0: \text{積分定数}) \quad (2.6)$$

したがって、

$$i_J \approx I_c \sin(\omega t + \phi_0) \quad (2.7)$$

$$\omega = \frac{2\pi}{\Phi_0} V_0 \quad (2.8)$$

となり、電圧の直流成分 V_0 に比例する交流電流が発生することがわかる²。素子が電圧状態のとき、非線形コンダクタンスは図2.2に示す特性を持つ。この特性は次式によって近似することが可能である。

$$G(v) \approx \frac{1}{R_{sg}} + \left(\frac{1}{R_{nn}} - \frac{1}{R_{sg}} \right) \frac{1}{1 + \exp \left(-\frac{|v| - V_g}{V_d} \right)} \quad (2.9)$$

ここで各記号は、

R_{sg} : サブギャップ抵抗

R_{nn} : 常伝導抵抗

V_g : エネルギーギャップ電圧

V_d : エネルギーギャップの広がり

を意味する。

¹ここで Φ_0 は磁束量子と呼ばれる物理定数であり、 $\Phi_0 = 2.07 \times 10^{-15}$ [Wb]。

²式(2.8)は振動成分が大きい場合にも厳密に成立する。第3.2.1節参照。

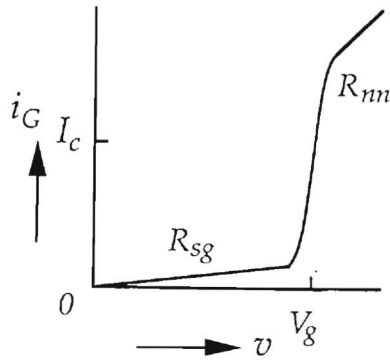


図 2.2 非線形コンダクタンスの $I-V$ 特性

2.3 非線形振動と解析手法

2.3.1 非線形振動

ジョセフソン素子回路に生じる主な振動を簡単に説明する。

基本調波振動

基準とする角周波数を ω_0 (非自律系では外力の角周波数, 自律系では共振周波数とするのが一般的) とするとき,

$$x(t) = \sum_{n=1}^{\infty} a_n \sin(n\omega_0 t + \varphi_n) \quad (2.10)$$

という形で表わされる振動を基本調波振動という。振動の角周波数 ω が $\omega = \omega_0$ なる関係にあることは明白である。図 2.3 に基本調波振動の波形例を示す。

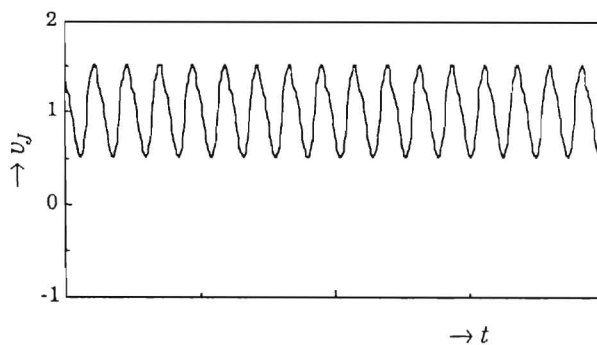


図 2.3 基本調波振動の波形例

分数調波振動

基準とする角周波数を ω_0 とするとき、

$$x(t) = \sum_{n=1}^{\infty} a_n \sin(n\omega_0 t + \varphi_n) \quad (2.11)$$

$$\omega = \frac{1}{m}\omega_0 \quad (m = 2, 3, \dots) \quad (2.12)$$

という形で表わされる振動である。ここに m は、2以上の整数であり ($m=1$ のときは、基本調波振動)、一般に“ $1/m$ 分数調波振動”という。なお、基本調波振動に比べて周期は m 倍になるので、“ m (倍) 周期振動”とも呼ばれる。図 2.4 に分数調波振動の波形例を示す。

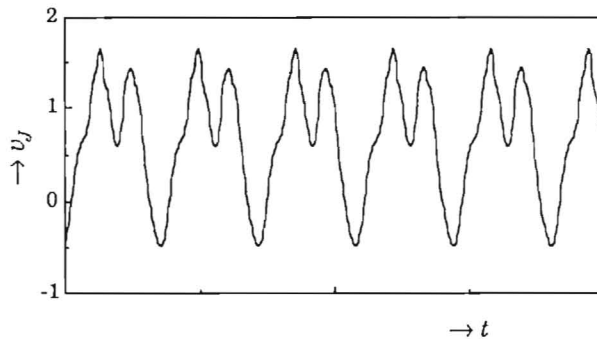


図 2.4 分数調波振動の波形例

準周期振動および概周期振動

振動が次式、

$$x(t) = \sum_{n=1}^N a_n \sin(\omega_n t + \varphi_n) \quad (2.13)$$

という形で表わされ、かつ、 ω_n が互いに無理数比になっている振動を準周期振動と呼ぶ。また、式 (2.13) において、 $N \rightarrow \infty$ となる場合を概周期振動という。図 2.5 に概周期振動の波形例を示す。これらの振動は、その定義から周期を持たない非周期振動であることが分かる。

カオス

決定論的力学系にみられる不規則でかつ複雑な軌道の総称である [24, 25, 26, 27, 28, 29]。その一般的な定義はまだ存在しないが、次の性質が挙げられる。

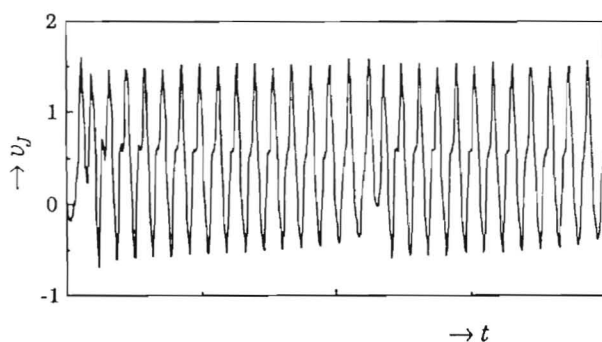


図 2.5 概周期振動の波形例

- (a) 力学系の解が不規則に振る舞うこと。
- (b) 解の状態空間内の解軌道が不安定であること。
- (c) 初期値に対する鋭敏な依存性を有すること。

また、これらの性質により、解軌道に含まれる周波数成分が連続的に広がっていること、非常に近接した2つの軌道が時間が経つにつれ大きく離れていくことが言える。また、カオス振動のアトラクタは有限の領域を占める。そしてこれはストレンジアトラクタとも呼ばれている。

カオス現象が確率的な現象と本質的に異なるのは、これらの現象が決定論的な系によって引き起こされるということ、何ら確率的な項を持っていないにもかかわらず、不規則な振る舞いが発生するという点である。

図 2.6 にカオス振動の波形例を示す。

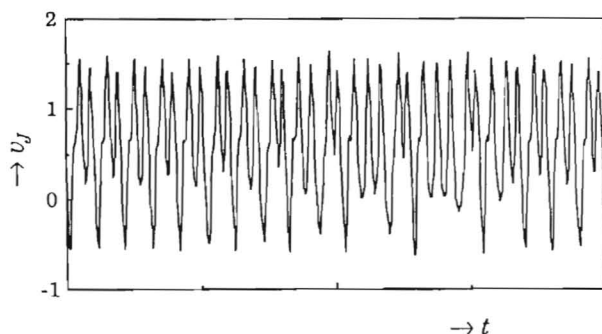


図 2.6 カオス振動の波形例

弛張振動

弛張振動は、間欠的に生じる振動の総称であり、上記の振動のいずれも弛張振動に成り得る。図 2.7 に弛張振動の波形例を示す。これは、 $1/3$ 分数調波振動に分類される弛張振動である。

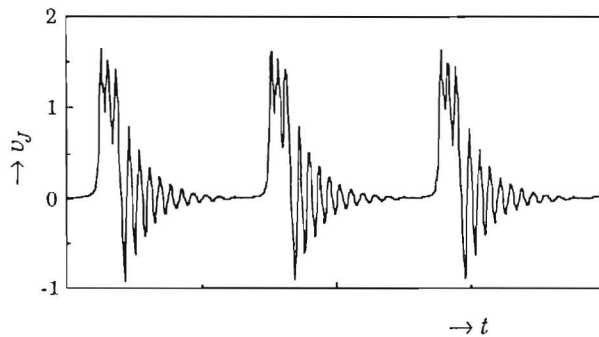


図 2.7 弛張振動の波形例

2.3.2 定性的解析手法

前節で述べた振動は次のような解析方法によりその定性的性質が明らかになる。

時間波形図

一般に横軸に時間を縦軸に状態変数の1つを取ったグラフである。これにより系の状態の連続的な時間変化を得ることができる。

時間波形では周期振動は同じパターンのくり返しとして観測できるが、概周期振動、カオス振動は両方とも不規則な時間波形として観測され、振動形態を区別することは困難である。

位相平面図

系の状態が過渡現象が終わり定常状態になった時の解軌道の集合はアトラクティングリミットセットもしくは単にアトラクタとも呼ばれる。状態変数が n 個の系では n 次元状態空間にこのアトラクタは存在するが、特に2次元平面上にこのアトラクタを射影したものを位相平面図と呼ぶ。位相平面図上では、周期振動はリミットサイクルとして観測され、概周期振動、カオス振動は両方とも有限な領域を占める不規則なサイクルとして観測され、時間波形と同様にこれのみで両者の明確な区別は困難である。

図2.8に位相平面図の例を示す。(a)は基本調波振動, (b)はカオス振動の例である。この例では, 横軸に素子電圧, 縦軸に素子に流れる電流をとっている。

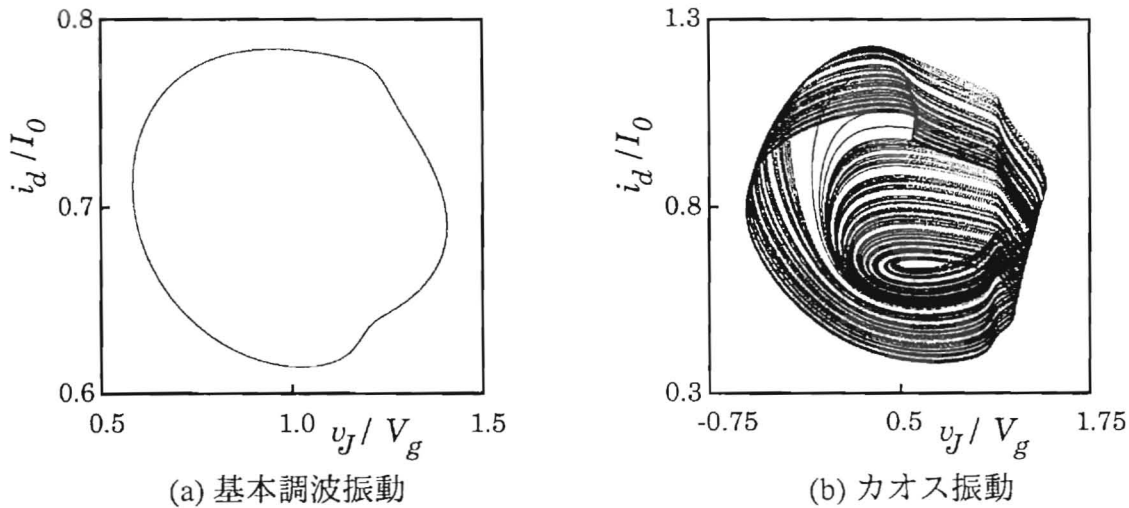


図 2.8 位相平面図の例

ポアンカレ写像

振動の解軌道についての情報を整理し, その特徴を明らかにする為にポアンカレ写像 (Poincaré map) がよく用いられる。これは, 適当な横断面 Σ でアトラクタを切断し, この Σ から Σ の写像 P を考察するものである。これにより, 解軌道の大域的な性質を非常にコンパクトに凝縮することができる。ただし, Σ は解軌道が Σ に接しないように選ぶ必要がある。

図2.9にカオス振動に対応するポアンカレ写像の例を示す (これは, 第3章で述べる方法に基づき, 素子の位相が 2π の整数倍になったときの素子電圧と電流を長時間にわたりプロットしたものである)。この例では, 無数の点がプロットされているが, 基本調波振動では1点, m 倍周期振動では m 点だけがプロットされる。

分岐図

系における振動の種類とパラメータの関係を明らかにする為に, 分岐図を用いた解析が一般に行われている。これは, パラメータに対応する振動のポアンカレマップを用いることにより, 系の大域的な性質を非常にコンパクトに凝縮するものである。本研究では, 次の2つの方法を用いる。

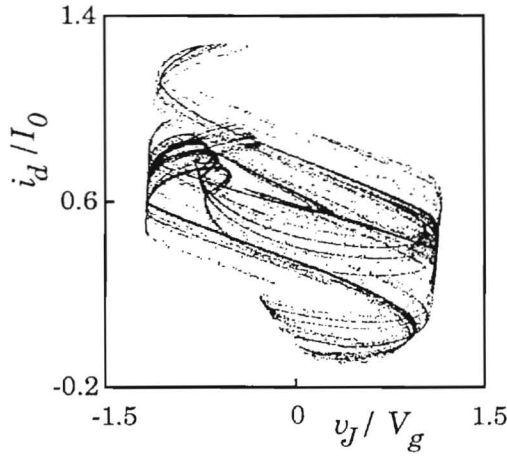


図 2.9 カオス振動に対応するポアンカレ写像例

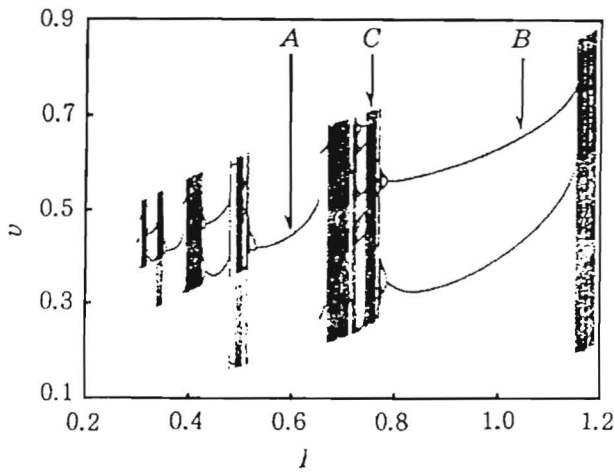


図 2.10 分岐図の例

- (1) 一点のパラメータの値に対し、ポアンカレマップにおける状態変数値の集合をプロットしていくもの。
- (2) 同図の状態変数値の集合の代わりにその平均値をプロットしてゆくもの。

図 2.10 に分岐図 (1) の例を示す。同図において、A は基本調波振動、B は 1/2 分数調波振動、C は周期を持たない振動、すなわち準周期振動、概周期振動、もしくはカオス振動のいずれかである。

2.3.3 定量的解析手法

ここでは振動解を定量的に解析する有力な手法として調波平衡法について述べる [22]。この方法は、対象とする方程式を

$$\dot{x} = X(x, t) \quad (2.14)$$

としたとき、周期解 $x(t)$ を m 項までで打ち切ったフーリエ級数 $x_m(t)$ で近似する。すなわち、

$$x_m(t) = \frac{1}{2}a_0 + \sum_{n=1}^m (a_n \cos nt + b_n \sin nt) \quad (2.15)$$

とおく。式 (2.15) を式 (2.14) に代入し、両辺をフーリエ級数展開することにより、

$$\frac{1}{\pi} \int_0^{2\pi} X(x_m(t), t) dt = 0 \quad (2.16)$$

$$\frac{1}{\pi} \int_0^{2\pi} X(x_m(t), t) \cos ntdt - nb_m = 0 \quad (2.17)$$

$$\frac{1}{\pi} \int_0^{2\pi} X(x_m(t), t) \sin ntdt + na_m = 0 \quad (2.18)$$

を得る。式 (2.16)~(2.18) は、 a_0 , a_n , b_n に関する方程式となるので、これらを連立して解くことにより、式 (2.15) が確定し、求める振動解が得られる。

この手法による解析の詳細を次節に述べる。

2.4 定常振動波形の調波平衡法による解析

非線形回路に生ずる定常振動解の理論的解析手法としては、等価線形化法、摂動法、調波平衡法等があり、対象とする回路や目的に応じて利用されている [21, 22, 23]。特に調波平衡法は、広範囲に適用でき、任意の高調波成分まで精度よく計算することができる [75, 76, 77, 78]。従来、報告されていたジョセフソン素子回路の解析結果は、基本調波だけか、もしくは高調波成分が非常に小さい場合に限られていた。しかしながら、ミキサ回路等においては高調波成分が重要な役割を果たしており、振幅の大きな高調波成分を扱う必要のある分野は多い。本節で述べる解析結果は、第2高調波成分が基本調波成分に匹敵するような例においても精度良く解が求まることを示しており、ジョセフソン素子回路に生ずる振動成分の解析手段として有効である。

2.4.1 解析手法

図 2.11 にジョセフソン素子を用いた基本的な回路を示す。この回路において、次の方程式が成り立つ。

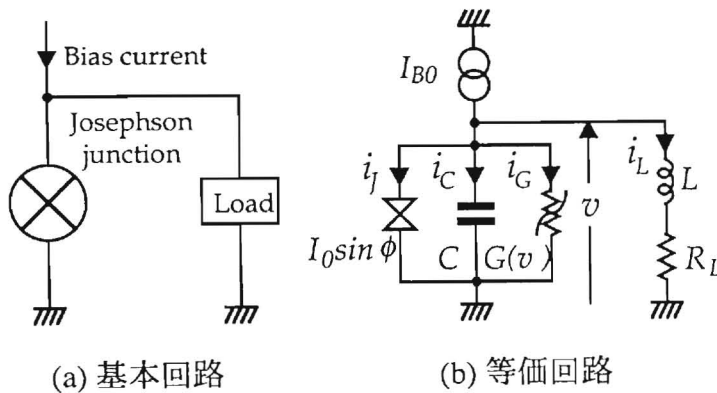


図 2.11 基本回路および対応する等価回路

$$i_J = I_0 \sin \phi \tag{2.19}$$

$$\frac{d\phi}{dt} = \frac{2\pi}{\Phi_0} v \tag{2.20}$$

$$i_G = G(v)v \tag{2.21}$$

$$G(v) = \frac{1}{R_{sg}} + \left(\frac{1}{R_{nn}} - \frac{1}{R_{sg}} \right) \frac{1}{1 + \exp\left(-\frac{|v| - V_g}{V_d}\right)} \tag{2.22}$$

$$i_C = C \frac{dv}{dt} \quad (2.23)$$

$$L \frac{di_L}{dt} + R_L i_L = v \quad (2.24)$$

$$i_J + i_G + i_C + i_L = I_{B0} \quad (2.25)$$

ここで用いている記号の意味は次の通りである。

- ϕ : 両超伝導体間の波動関数の位相差
- v : 接合電圧
- Φ_0 : 磁束量子
- C : 接合容量
- I_{B0} : バイアス電流
- I_0 : 臨界電流
- i_L : 負荷電流
- L : 負荷側のインダクタンス
- R_L : 負荷抵抗
- $G(v)$: 非線形コンダクタンス
- R_{sg} : サブギャップ抵抗
- R_{nn} : 常伝導抵抗
- V_g : ギャップ電圧
- V_d : ギャップ電圧の拡がり

いま、図 2.11 の回路に生じる振動解を求める場合に、接合電圧 v ならびに各岐路電流の任意の波形を、直流分、基本周波数成分および高調波成分の集まりとして扱う。すなわち、次式のようにおく。

$$v(t) = V_0 + \sum_{n=1}^N (V_{ns} \sin n\omega t + V_{nc} \cos n\omega t) \quad (2.26)$$

$$i_J(t) = i_{J0} + \sum_{n=1}^N (I_{Jns} \sin n\omega t + I_{Jnc} \cos n\omega t) \quad (2.27)$$

$$i_G(t) = i_{G0} + \sum_{n=1}^N (I_{Gns} \sin n\omega t + I_{Gnc} \cos n\omega t) \quad (2.28)$$

$$i_C(t) = i_{C0} + \sum_{n=1}^N (I_{Cns} \sin n\omega t + I_{Cnc} \cos n\omega t) \quad (2.29)$$

$$i_L(t) = i_{L0} + \sum_{n=1}^N (I_{Lns} \sin n\omega t + I_{Lnc} \cos n\omega t) \quad (2.30)$$

ここで、 N は任意の正整数であり、 V_0 は接合電圧 v の直流成分、 V_{ns} 、 V_{nc} は第 n 高調波の \sin 成分および \cos 成分を意味する。各岐路電流についても同様である。また、 ω は角周波数であり、次のようにして求められる。式 (2.26) を式 (2.20) に代入し、積分した結果を式 (2.19) に代入すれば、

$$i_J(t) = I_0 \sin \left\{ \frac{2\pi}{\Phi_0} V_0 t + \phi_0 + \frac{2\pi}{\Phi_0} \sum_{n=1}^N \left(-\frac{V_{ns}}{n\omega} \cos n\omega t + \frac{V_{nc}}{n\omega} \sin n\omega t \right) \right\} \quad (2.31)$$

を得る。ただし、 ϕ_0 は積分定数である。 $i_J(t)$ が周期 $T = (2\pi/\omega)$ で振動していると仮定しているので、

$$i_J(t+T) = i_J(t) \quad (2.32)$$

となり、式 (2.31), (2.32) より、

$$\frac{2\pi}{\Phi_0} V_0 T = 2\pi \quad (2.33)$$

すなわち、

$$\omega = \frac{2\pi}{\Phi_0} V_0 \quad (2.34)$$

を得る。

次に、 i_J 、 i_G 、 i_C 、 i_L の各周波数成分を v を用いて表わす。

まず、 i_J の成分は、式 (2.31) の右辺を数値的にフーリエ級数展開することにより、次式のように求まる。

$$\left. \begin{aligned} I_{J0} &= \frac{1}{T} \int_0^T i_J(t) dt \\ I_{Jns} &= \frac{2}{T} \int_0^T i_J(t) \sin n\omega t dt \\ I_{Jnc} &= \frac{2}{T} \int_0^T i_J(t) \cos n\omega t dt \end{aligned} \right\} \quad (2.35)$$

ただし、 $i_J(t)$ は、式 (2.31) を用いて計算する。

同様にして、 i_G の成分は、式 (2.26) を式 (2.21), (2.22) に代入した結果を数値的にフーリエ級数展開することにより、次式のように求まる。

$$\left. \begin{aligned} I_{G0} &= \frac{1}{T} \int_0^T i_G(t) dt \\ I_{Gns} &= \frac{2}{T} \int_0^T i_G(t) \sin n\omega t dt \\ I_{Gnc} &= \frac{2}{T} \int_0^T i_G(t) \cos n\omega t dt \end{aligned} \right\} \quad (2.36)$$

ここで、 $i_G(t)$ は、

$$\begin{aligned} i_G(t) &= G \left(V_0 + \sum_{n=1}^N (V_{ns} \sin n\omega t + V_{nc} \cos n\omega t) \right) \\ &\cdot \left(V_0 + \sum_{n=1}^N (V_{ns} \sin n\omega t + V_{nc} \cos n\omega t) \right) \end{aligned} \quad (2.37)$$

で与えられる。ただし、 $G(v)$ は、式(2.22)より計算する。

続いて、 i_C の成分を求める。式(2.26)を式(2.23)に代入し、式(2.29)と比較すれば、次式を得る。

$$\left. \begin{aligned} I_{C0} &= 0 \\ I_{Cns} &= -n\omega CV_{nc} \\ I_{Cnc} &= n\omega CV_{ns} \end{aligned} \right\} \quad (2.38)$$

最後に、 i_L の成分は、式(2.26)および式(2.30)を式(2.24)に代入し、両辺を比較することにより、次のように求まる。

$$\left. \begin{aligned} I_{L0} &= \frac{V_0}{R_L} \\ I_{Lns} &= \frac{R_L V_{ns} + n\omega L V_{nc}}{R_L^2 + (n\omega L)^2} \\ I_{Lnc} &= \frac{R_L V_{nc} - n\omega L V_{ns}}{R_L^2 + (n\omega L)^2} \end{aligned} \right\} \quad (2.39)$$

以上で、 i_J 、 i_G 、 i_C 、 i_L の各周波数成分が、 v の周波数成分の関数として求まった。次に、 v の周波数成分が満足すべき方程式を導く。

式(2.27)~(2.30)を式(2.25)に代入すれば、

$$\begin{aligned} I_{J0} + I_{G0} + I_{C0} + I_{L0} - I_{B0} \\ + \sum_{n=1}^N (I_{Jns} + I_{Gns} + I_{Cns} + I_{Lns}) \sin n\omega t \end{aligned}$$

$$+ \sum_{n=1}^N (I_{Jnc} + I_{Gnc} + I_{Cnc} + I_{Lnc}) \cos n\omega t = 0 \quad (2.40)$$

を得る。したがって、

$$\left. \begin{aligned} F_0 &= I_{J0} + I_{G0} + I_{C0} + I_{L0} - I_{B0} \\ F_{ns} &= I_{Jns} + I_{Gns} + I_{Cns} + I_{Lns} \\ F_{nc} &= I_{Jnc} + I_{Gnc} + I_{Cnc} + I_{Lnc} \end{aligned} \right\} \quad (2.41)$$

により、 F_0 , F_{ns} , F_{nc} を定義すれば、これらは、 V_0 , V_{ns} , V_{nc} の関数となる。ゆえに、

$$\left. \begin{aligned} F_0(V_0, V_{1s}, V_{1c}, \dots, V_{Ns}, V_{Nc}) &= 0 \\ F_{ns}(V_0, V_{1s}, V_{1c}, \dots, V_{Ns}, V_{Nc}) &= 0 \\ F_{nc}(V_0, V_{1s}, V_{1c}, \dots, V_{Ns}, V_{Nc}) &= 0 \end{aligned} \right\} \quad (2.42)$$

が、 v の周波数成分が満足すべき方程式となる。これを解くことにより v が得られ、さらに各岐路電流も求められる。

2.4.2 数値計算法

ここでは、前節で述べた手法に基づいて、実際に数値計算を行う方法について述べる。式の取扱いを容易にするために、

$$\left. \begin{aligned} x_1 &\equiv V_0, & x_{2n} &\equiv V_{ns}, & x_{2n+1} &\equiv V_{nc} \\ f_1 &\equiv F_0, & f_{2n} &\equiv F_{ns}, & f_{2n+1} &\equiv F_{nc} \\ \mathbf{x} &\equiv [x_1, x_2, x_3, \dots, x_{2N}, x_{2N+1}]^t \\ \mathbf{F} &\equiv [f_1, f_2, f_3, \dots, f_{2N}, f_{2N+1}]^t \end{aligned} \right\} \quad (2.43)$$

とおけば³、式(2.42)は、

$$\mathbf{F}(\mathbf{x}) = \mathbf{O} \quad (2.44)$$

と書ける。いま、ニュートン法を適用するならば、 \mathbf{x} の第 $(k+1)$ 番目の近似値は、次のようになる。

³記号 t は、行列の転置を意味する。

$$\mathbf{x}^{(k+1)} = \mathbf{x}^{(k)} + \delta \mathbf{x} \quad (2.45)$$

ここに $\delta \mathbf{x}$ は、一次方程式

$$\mathbf{D} \cdot \delta \mathbf{x} = -\mathbf{F}(\mathbf{x}^{(k)}) \quad (2.46)$$

の根である。また、 \mathbf{D} は偏微分行列であり、第 i 行、 j 列の要素 D_{ij} は、

$$D_{ij} = \left. \frac{\partial f_i(\mathbf{x})}{\partial x_j} \right|_{\mathbf{x}=\mathbf{x}^{(k)}} \quad (2.47)$$

により与えられる。

次節で示す計算例では、式(2.35)、式(2.36)をシンプソンの積分公式により計算し、式(2.46)の解法には、掃き出し法を用いた。また、式(2.47)は差分により求め、解の収束判定条件として、

$$\max_{1 \leq m \leq 2N+1} |x_m(k+1) - x_m(k)| < \varepsilon V_g \quad (2.48)$$

を用いた(ただし、 ε は十分小さな正の数であり、ここでは、 10^{-5} とした)。

なお、式(2.31)における積分定数 ϕ_0 は、 $t=0$ における ϕ の値 $\phi(0)$ より、

$$\phi_0 = \phi(0) + \frac{2\pi}{\Phi_0} \sum_{n=1}^N \frac{V_{n,s}}{n\omega} \quad (2.49)$$

とした(ここでは、 $\phi(0) = 0$ とした)。

以上をアルゴリズムとしてまとめれば、次のようになる。

(Step 0) 諸定数(回路定数, 素子定数, N , ε 等), 接合電圧 v の各周波数成分の初期値 $\mathbf{x}^{(0)}$ および $\phi(0)$ を設定し, $k=0$ とする。

(Step 1) 式(2.34)より ω , 式(2.49)より ϕ_0 を求める。

(Step 2) 式(2.35)~(2.39)より各岐路電流の周波数成分を計算し, 式(2.41), (2.43)より $\mathbf{F}(\mathbf{x})$ を求める。

(Step 3) \mathbf{x} を微小量変動させ, (Step 1), (Step 2)と同様な計算を行い, 式(2.47)より偏微分行列 \mathbf{D} をつくる。

(Step 4) 式(2.46)より $\delta \mathbf{x}$ を計算し, 式(2.45)より $\mathbf{x}^{(k+1)}$ を求める。

(Step 5) 式(2.48)より収束を判定し, 条件が満足されたら終了, さもなければ(Step 1)へもどる。

2.4.3 解析結果と検討

回路に生じる振動解と回路定数との関連を求める場合に、回路の諸量を正規化しておく
と便利である。そこで、表 2.1 に示す値により諸量を正規化し、数値計算を行った。

表 2.1 規格化表

項目	正規化因子
電圧	V_g (エネルギーギャップ電圧)
電流	I_0 (臨界電流)
抵抗	$R_0 \equiv \frac{V_g}{I_0}$
時間	$\omega_g^{-1} \equiv \left(\frac{2\pi V_g}{\Phi_0} \right)^{-1}$
インダクタンス	$L_0 \equiv \frac{R_0}{\omega_g}$
キャパシタンス	$C_0 \equiv \frac{1}{\omega_g R_0}$
電力	$P_0 \equiv V_g I_0$

まず、図 2.11 の回路において、素子値として、

$$R_{nn} = \frac{\pi V_g}{4 I_0}, \quad R_{sg} = 10 \cdot R_{nn}, \quad V_d = \frac{1}{50} V_g \quad (2.50)$$

また、回路定数として、

$$\frac{I_{B0}}{I_0} = 1.5, \quad \frac{L}{L_0} = 1, \quad \frac{C}{C_0} = 1 \quad (2.51)$$

を用いたときに、回路に生ずる振動波形を本手法によって求めた結果を図 2.12 に示す。こ
の図において、(i)~(iii) は各々

(i) $R_L/R_0 = 0.5$

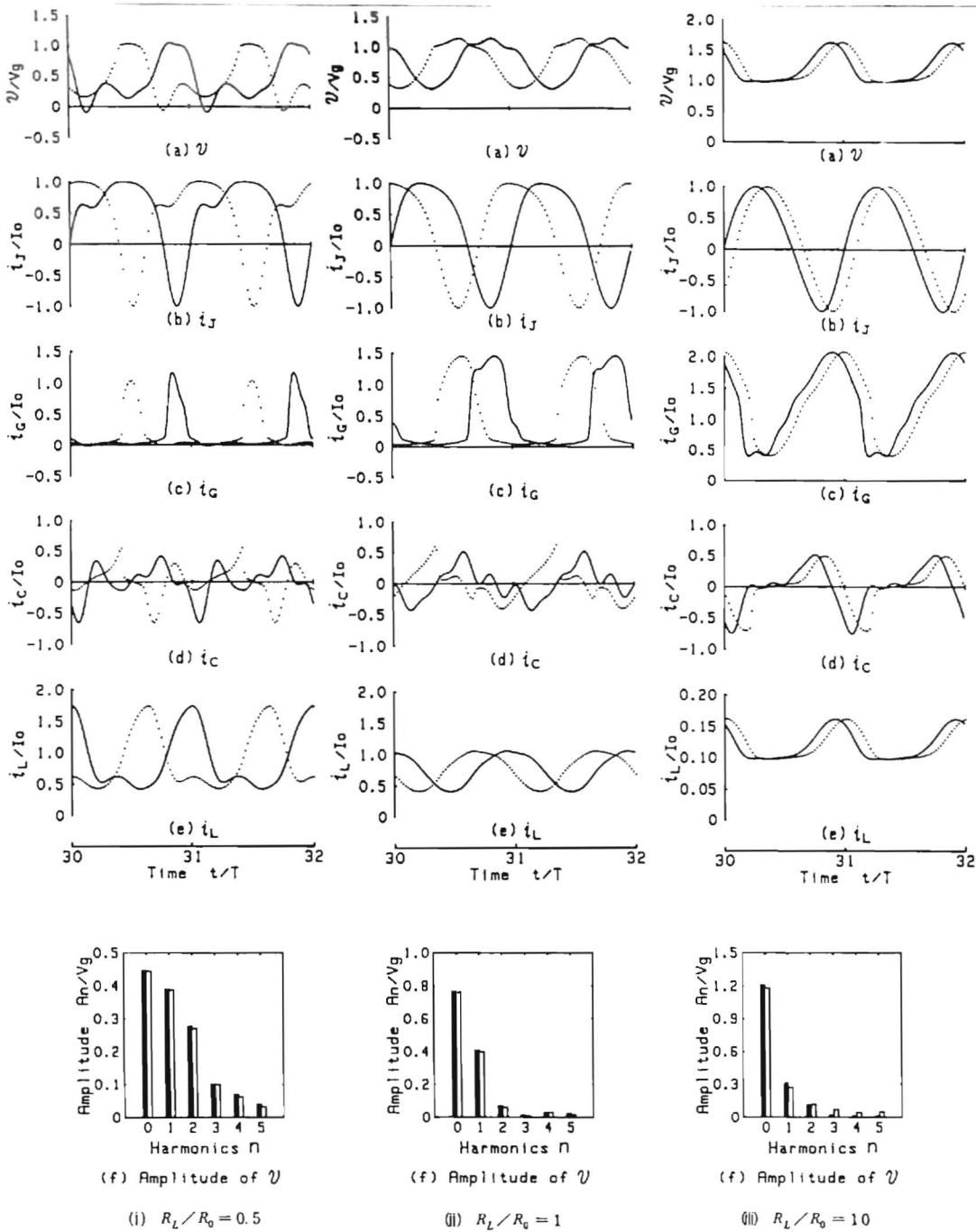
(ii) $R_L/R_0 = 1$

(iii) $R_L/R_0 = 10$

の場合であり、対応する直流負荷直線を図 2.13 に示す。図 2.12 における (a)~(f) は、

(a) 接合電圧 v の定常振動波形

(b) 超伝導トンネル電流 i_J の定常振動波形



The circuit parameters are $L/L_0=1$, $C/C_0=1$ and $I_{B0}/I_0=1.5$.
 —■: This method, ...□: Computer simulation.

図 2.12 計算によって得られた定常振動波形 ((a)~(e)) ならびに接合電圧 v の周波数成分 (f)

(c) 準粒子トンネル電流 i_G の定常振動波形

(d) 接合容量 C を流れる変位電流 i_C の定常振動波形

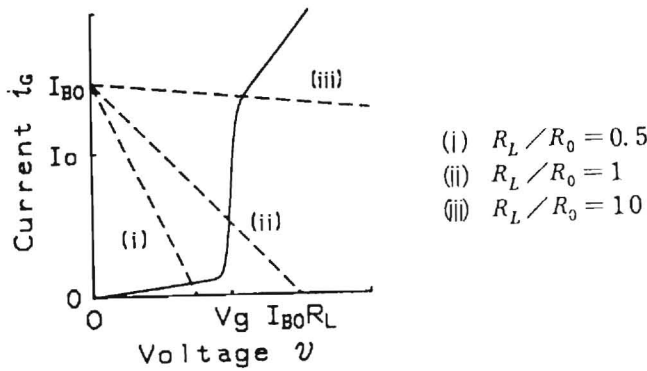


図 2.13 直流負荷直線

(e) 負荷を流れる電流 i_L の定常振動波形

(f) 接合電圧 v の周波数成分 A_n

を表わす。また本手法による結果の妥当性を確認するために、計算機シミュレーションによる結果を破線で示してある。また (f) において A_n は、

$$A_n = \begin{cases} V_0 & , n = 0 \\ \sqrt{V_{ns}^2 + V_{nc}^2} & , n \neq 0 \end{cases} \quad (2.52)$$

により求めており、黒が本手法、白がシミュレーションによる結果を表わしている。なお、(a)~(e) において時間 t は、シミュレーション結果から求めた周期により正規化してあり、第5高調波まで計算している (すなわち、 $N = 5$)。

図 2.12より、(i)~(iii) の各場合とも、本解析により求めた波形と計算機シミュレーションによる波形は良く一致することが示される。また周波数領域においても両者は良く一致している。

次に、解の最高調波数 N を $N = 1, 2, \dots, 5$ と設定したときの接合電圧 v の波形を図 2.14に示す。同図において、(a) は基本周波数成分だけを考慮した結果であり、(b) は第2高調波、そして (e) は第5高調波まで考慮した計算結果を表わす。なお、パラメータは図 2.12(i) と同一であり、破線はシミュレーション結果を表わす。この例では、 $N = 5$ で両者がほぼ一致することが示される。

続いて、図 2.12(i) における接合電圧の周波数成分を表 2.2 に数値で示す。

ここで ε_n は、シミュレーション結果 $A_{n(RKG)}$ を真値とみなしたときの、本手法による結果 A_n の相対的な誤差であり、次式で求めている。

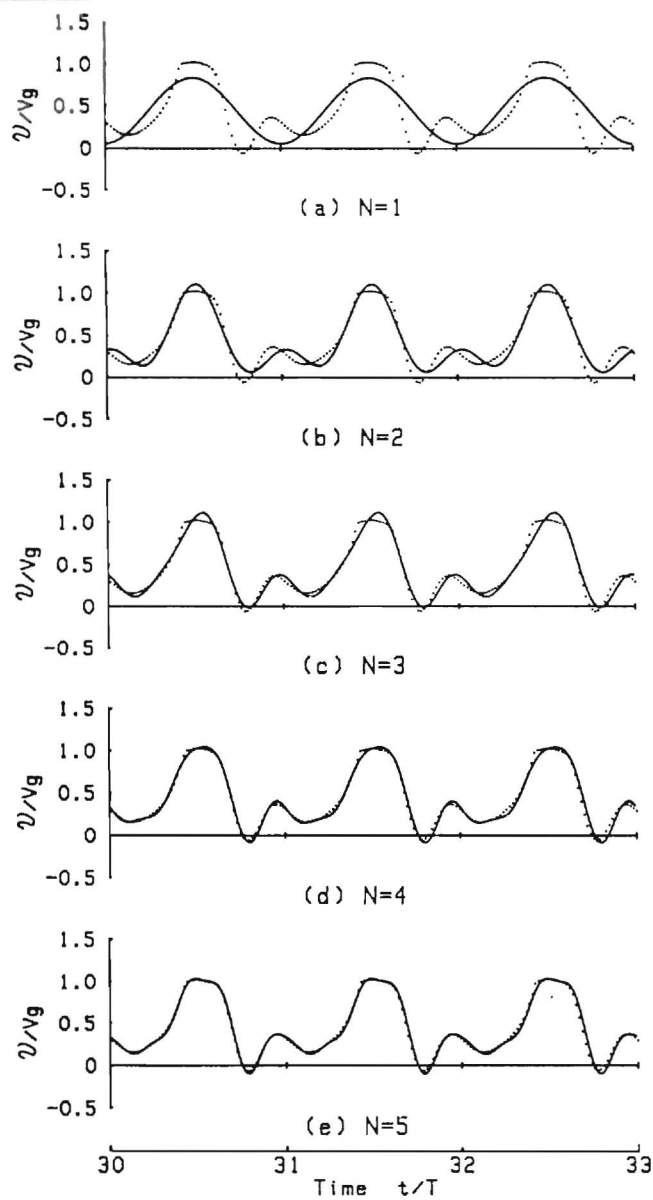


図 2.14 第 N 高調波まで考慮したときの接合電圧の波形

$$\epsilon_n = \left| \frac{A_n - A_{n(RKG)}}{A_{n(RKG)}} \right| \times 100(\%) \quad (2.53)$$

なお、誤差の原因として、

- (i) 第 $N + 1$ 高調波以降の影響
- (ii) 数値計算上の誤差（フーリエ級数展開，連立方程式の求解等における誤差）

等が挙げられる。

表 2.2 接合電圧 v の周波数成分

n	A_n	$A_{n(RKG)}$	$\epsilon_n(\%)$
0	0.4461	0.4449	0.3
1	0.3902	0.3879	0.6
2	0.2766	0.2716	1.8
3	0.1002	0.1005	0.3
4	0.0701	0.0626	12
5	0.0404	0.0329	23

また、本解析の応用例として、出力電力および歪率の負荷抵抗依存性を計算した結果を図 2.15 に示す。同図において、 P_t は全出力電力、また P_{ac} は交流成分による電力を表わし、各々次式で与えられる。

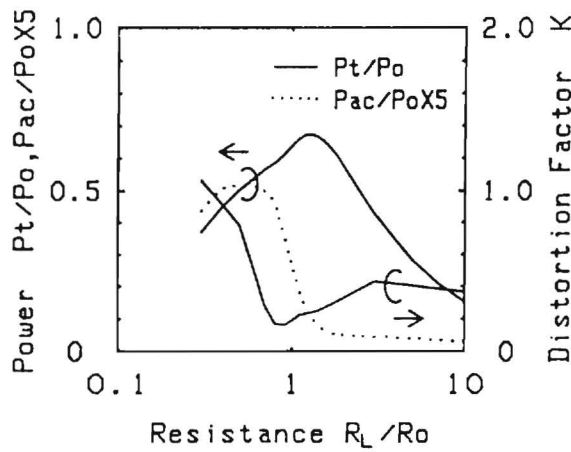


図 2.15 出力電力および歪率の負荷抵抗依存性

$$\begin{aligned}
 P_t &= \frac{1}{T} \int_0^T i_L^2 R_L dt \\
 &= \frac{1}{R_L} \left\{ V_0^2 + \frac{1}{2} \sum_{n=1}^N \frac{V_{ns}^2 + V_{nc}^2}{1 + (n\omega L/R_L)^2} \right\} \tag{2.54}
 \end{aligned}$$

$$P_{ac} = P_t - \frac{V_0^2}{R_L} \quad (2.55)$$

また歪率 K は,

$$K = \sqrt{\frac{\sum_{n=2}^N \frac{A_n^2}{A_1^2}}{\sum_{n=2}^N \frac{V_{ns}^2 + V_{nc}^2}{V_{1s}^2 + V_{1c}^2}}} \quad (2.56)$$

により求めている ($N = 5$)。

同図より, ここで用いたパラメータの場合では, 次のことが示される。

- (i) $R_L/R_0 \approx 1$ 付近で, 全出力電力 P_t は最大値をとり, 歪率 K は極小値をとる。
- (i) 交流成分による電力 P_{ac} は, $R_L/R_0 \approx 1$ 付近から急激に減少する。

2.5 結言

本章では, まずジョセフソン素子回路に生じる非線形振動現象を解析するための基礎事項を概説した。すなわち, ジョセフソン素子の構造と基本的な特性を示した後, 非線形振動現象とその解析手法について述べた。

次に調波平衡法の一つであるガレルキン・占部の方法に基づき, ジョセフソン素子回路に生ずる定常振動解を, 任意の高調波成分まで含めて求められる一手法を提案し, 適用例を示した。従来, ジョセフソン素子回路の解析結果は, 基本調波だけか, もしくは高調波成分が非常に小さい場合に限られていたが, 本解析では, 第2高調波成分が基本調波成分に匹敵するような例においても精度よく解析できることを示した。本章では, デジタル計算機によるシミュレーション結果と比較検討することにより, 手法の有効性を示した。

第 3 章

ジョセフソン素子回路に生じる振動姿態の解析

3.1 序

ジョセフソン素子に生じる振動現象の解明の第一歩として、振動姿態全容の解明を行う必要がある。そこで本章では、その解析手法および結果について述べる [41, 43, 44, 83, 57, 58]。

従来、ジョセフソン素子回路の非線形振動現象は、外部から強制的に振動を加えた非自律系について解析されてきた [35, 36, 37, 38, 39, 40]。しかしながら自律系については、あまりまとまった解析結果は見受けられない。この理由の一つとして、非自律系においては外力の周期を基準として分岐図が容易に作成でき、回路パラメータと振動モードの関係を把握できるのに対し、自律系においては基準となる周期が存在しないことが考えられる。そこで本章ではまず、非自律系と同様に回路パラメータと振動モードの大域的関係が把握可能な解析方法を提案し、適用結果について述べる。続いて、2つのジョセフソン素子をインダクタンスを介して結合した SQUID 形回路における両素子振動の同期に関する解析結果について述べる [42, 45, 83]。

次に、これらの解析手法を補う手法として、ウェーブレット変換による解析について述べる。従来用いられている解析手法は、時間領域、周波数領域、もしくは位相的な情報のいずれか一つしか与えないのに対し、ウェーブレット変換を適用すれば、時間領域と周波数領域から同時に信号を観察できる。そこで本章ではジョセフソン素子回路に生じる振動の解析にウェーブレット変換が有力と考え、解析した結果についても述べる。

3.2 位相平面・周波数スペクトルによる解析

3.2.1 単素子自律系回路の解析

ここでは、ジョセフソン素子を1つだけ含む自律系回路における振動モードと回路定数との大域的関係を計算機シミュレーションにより解析する。図3.1に対象とする回路を示す。この回路において、次の方程式が成り立つ。

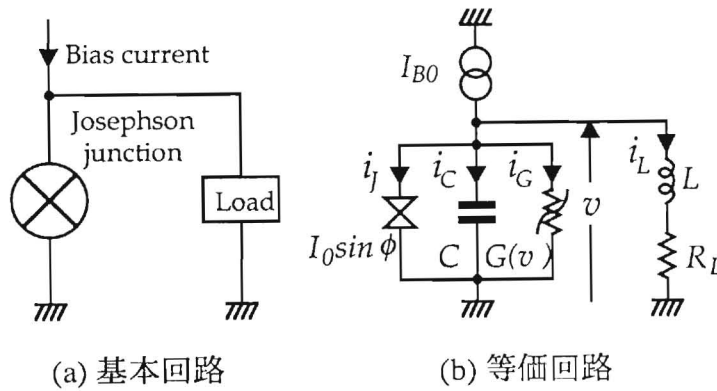


図 3.1 ジョセフソン素子を1つ含む基本的な自律系回路

$$i_J = I_0 \sin \phi \tag{3.1}$$

$$\frac{d\phi}{dt} = \frac{2\pi}{\Phi_0} v \tag{3.2}$$

$$i_G = G(v)v \tag{3.3}$$

$$G(v) = \frac{1}{R_{sg}} + \left(\frac{1}{R_{nn}} - \frac{1}{R_{sg}} \right) \frac{1}{1 + \exp\left(-\frac{|v| - V_g}{V_d}\right)} \tag{3.4}$$

$$i_C = C \frac{dv}{dt} \tag{3.5}$$

$$L \frac{di_L}{dt} + R_L i_L = v \tag{3.6}$$

$$i_J + i_G + i_C + i_L = I_{B0} \tag{3.7}$$

ここで用いている記号の意味は次の通りである。

- ϕ : 両超伝導体間の波動関数の位相差
- v : 接合電圧

- Φ_0 : 磁束量子
 C : 接合容量
 I_{B0} : バイアス電流
 I_0 : 臨界電流
 i_L : 負荷電流
 L : 負荷側のインダクタンス
 R_L : 負荷抵抗
 $G(v)$: 非線形コンダクタンス
 R_{sg} : サブギャップ抵抗
 R_{nn} : 常伝導抵抗
 V_g : ギャップ電圧
 V_d : ギャップ電圧の拡がり

式(3.1)~(3.7)を整理することにより,

$$\frac{d\phi}{dt} = \frac{2\pi}{\Phi_0} v \quad (3.8)$$

$$\frac{di_L}{dt} = \frac{1}{L} (v - R_L i_L) \quad (3.9)$$

$$\frac{dv}{dt} = \frac{1}{C} (I_{B0} - I_0 \sin \phi - G(v)v - i_L) \quad (3.10)$$

を得る。これに微分方程式の数値解法の一つである Runge-Kutta-Gill 法を適用して、計算機シミュレーションを行う。

考察方法

回路定数と分岐現象の関係を考察する際、強制振動系では外力の周期 T の整数倍の点 $v(nT)$ をプロットする方法が用いられる。しかしながら自律系では周期が未知であり、しかも非周期振動の場合は周期が決定できないため、この方法をそのまま適用することはできない。

そこで図 3.2 に示すようなシリンダ状態空間をとり、 $\phi = \phi_0$ で固定した平面をポアンカレ写像平面と考える。そしてこの平面上の点の v 軸上への写像を V_p で表し、回路定数に対してプロットする。同時に平均電圧 V_0 についてもプロットする。いま、接合電圧 v を

$$v(t) = \sum_{n=-\infty}^{\infty} V_n \varepsilon^{jn\omega t} \quad (3.11)$$

とおけば、

$$\phi(t) = \frac{2\pi}{\Phi_0} \int v(t) dt$$

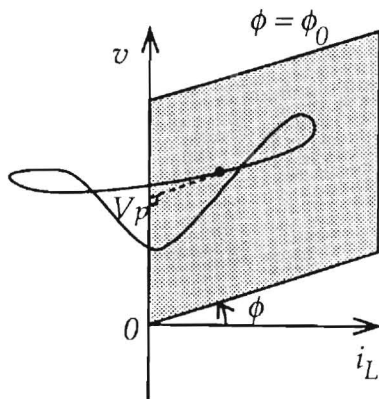


図 3.2 シリンドラ状態空間とポアンカレマップ

$$= \frac{2\pi}{\Phi_0} V_0 t + \frac{2\pi}{\Phi_0} \sum_{\substack{n=-\infty \\ n \neq 0}}^{\infty} \frac{V_n}{jn\omega} \varepsilon^{jn\omega t} + \phi_0 \tag{3.12}$$

となる。v を周期振動と仮定しているのので、 $i_J = I_c \sin \phi$ も周期振動であるから、

$$\sin \phi(t + T) = \sin \phi(t) \tag{3.13}$$

したがって、式(3.12), (3.13)より、

$$\frac{2\pi}{\Phi_0} V_0 T = 2m\pi \tag{3.14}$$

が得られる。これを表 3.1 に示す規格化表によって規格化すると、

$$V_0^* T^* = 2m\pi \tag{3.15}$$

となる¹。したがって周期振動における規格化した平均電圧 V_0^* と周期 T^* の積は 2π の m 倍(整数倍)になることがわかる。これは図 3.2 に示すシリンドラ状態空間において解の軌跡が一周の間に m 回転することに対応する。図 3.3 に $m = 2$ の一例を示す。

回路定数依存性

対象とする回路において、可変なパラメータとして、バイアス電流、負荷抵抗、および負荷側のインダクタンスがある。しかしながら、バイアス電流と負荷抵抗は共に振動の直流成分に影響を与えるという意味で定性的に類似な傾向を示す。したがって、ここではバイアス電流 I_{B0} および負荷側のインダクタンス L の2つのパラメータについて、振動モードとの関連を考察する。なお、素子のパラメータとして、

$$R_{nn}^* = \frac{\pi}{4}, \quad R_{sg}^* = 10 \cdot R_{nn}^*, \quad V_d^* = \frac{1}{50} \tag{3.16}$$

¹ここで記号*は正規化した値であることを示す。

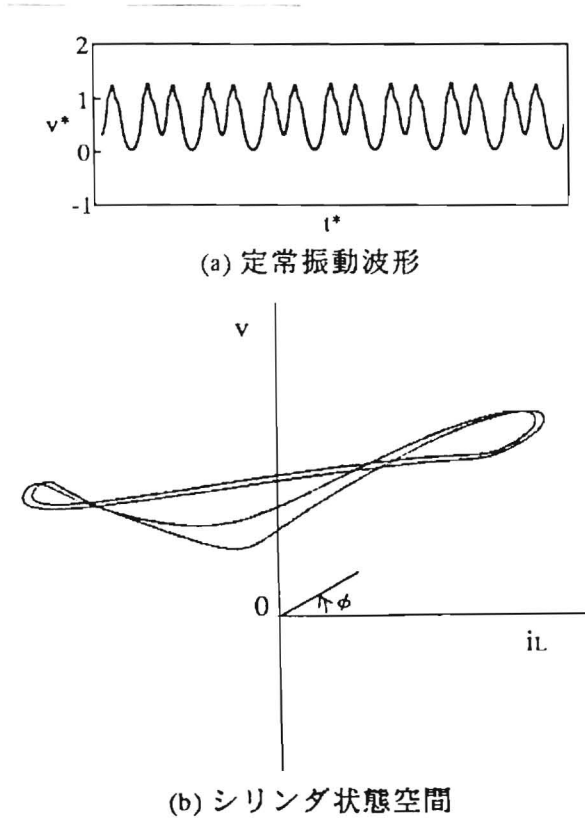


図 3.3 周期振動波形と解軌跡 ($m = 2$)

表 3.1 規格化表

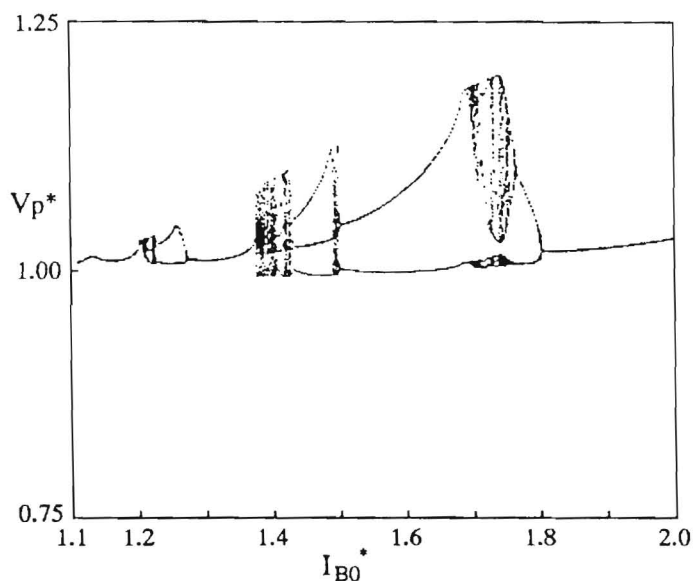
項目	正規化因子
電圧	V_g (エネルギーギャップ電圧)
電流	I_0 (臨界電流)
抵抗	$R_0 \equiv \frac{V_g}{I_0}$
時間	$\omega_g^{-1} \equiv \left(\frac{2\pi V_g}{\Phi_0} \right)^{-1}$
インダクタンス	$L_0 \equiv \frac{R_0}{\omega_g}$
キャパシタンス	$C_0 \equiv \frac{1}{\omega_g R_0}$

また、回路定数として、

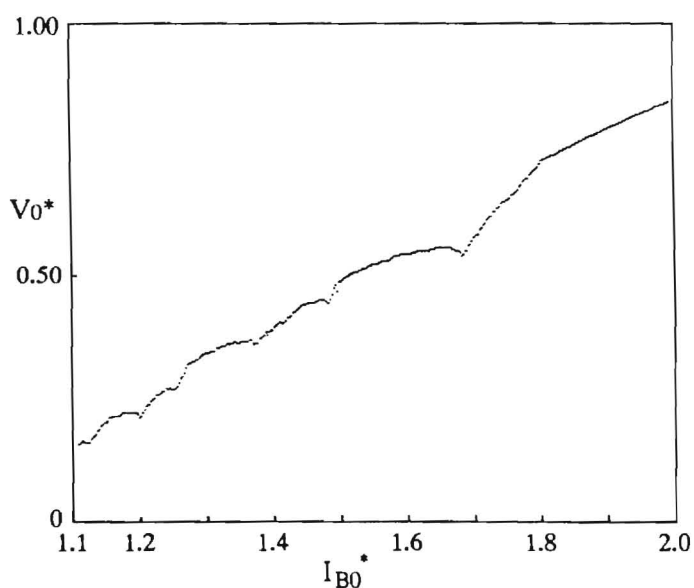
$$I_{B0}^* = 1.5, \quad L^* = 10, \quad C^* = 1, \quad R_L^* = 0.7 \tag{3.17}$$

を用いている。

(a) バイアス電流 I_{B0} 依存性 直流バイアス電流 I_{B0} を $I_{B0}^* = 1.1 \sim 2.0$ まで 0.0025 刻みで 360 回変化させて、 V_p^* 、 V_0^* を計算した結果を図 3.4(a), (b) に示す。バイアス電流 I_{B0} と平均電圧 V_0 は大局的には比例関係にあり、また V_0 が極小値をとるところでは分岐が生じていることがわかる。



(a) V_p^* の I_{B0}^* 依存性



(b) V_0^* の I_{B0}^* 依存性

図 3.4 分岐現象のバイアス電流 I_{B0} 依存性

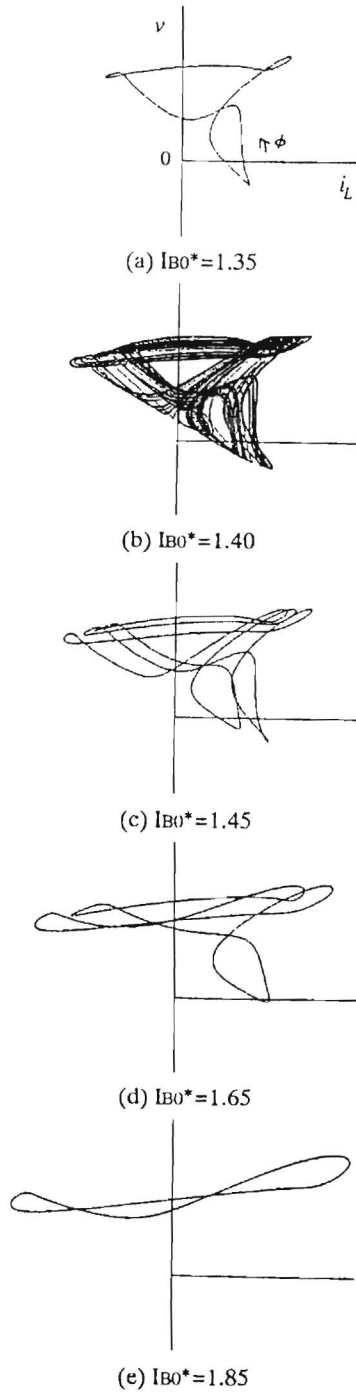
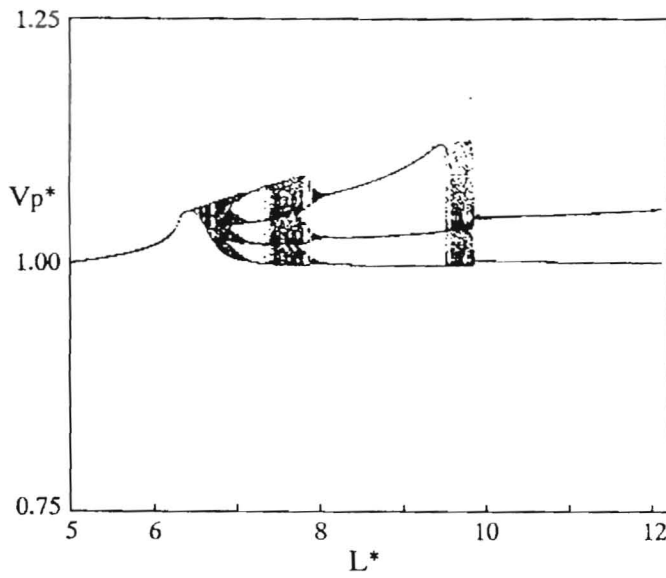
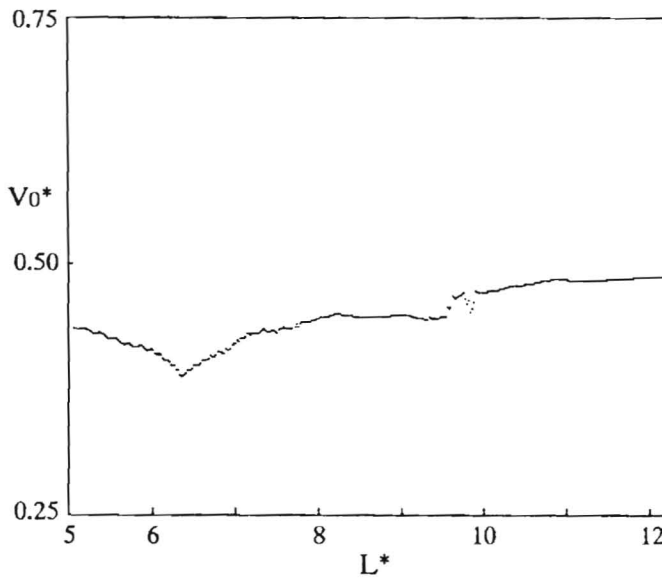


図 3.5 解軌跡のバイアス電流 I_{B0} 依存性

続いて、バイアス電流 I_{B0} に対する解軌跡（シリンダ状態空間）の変化の様子を図 3.5 に示す（パラメータは図 3.4 と同一）。ここで、(a),(e) は基本周期振動、(b) は非周期振動、



(a) V_p^* の L^* 依存性



(b) V_0^* の L^* 依存性

図 3.6 分岐現象のインダクタンス L 依存性

(c) は 3 倍周期振動, (d) は 2 倍周期振動である。 I_{B0} の増加にともなって, 次第に v 軸方向の厚みが薄くなり, 交流分が小さくなることがわかる。これは, V_0 の増加により発振周波数が高くなり, その結果容量 C のインピーダンスが小さくなるためと推測される。

(b) インダクタンス L 依存性 図 3.6 にインダクタンス L を $L^* = 5.0 \sim 12.2$ まで 0.02 刻みで 360 回変化させて, V_p^* , V_0^* を計算した結果を示す。この例では, 平均電圧 V_0 と

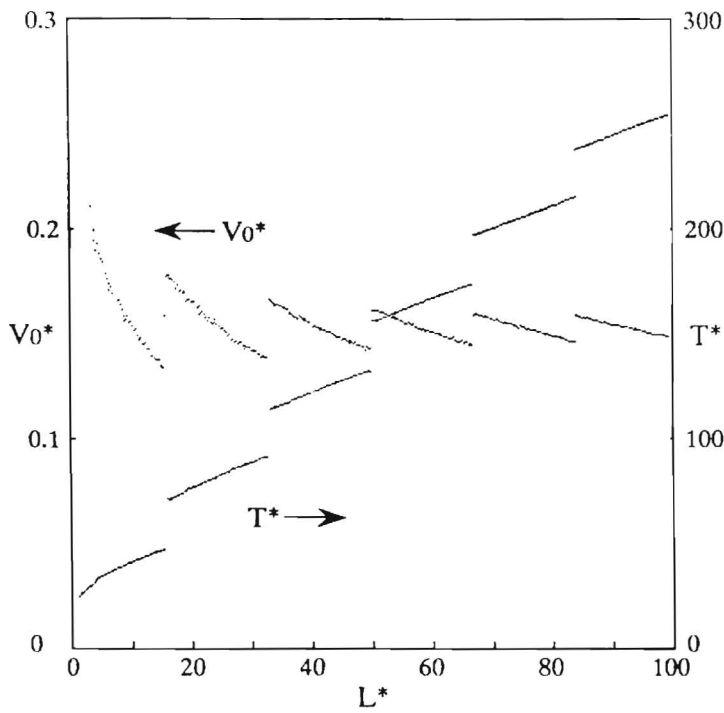


図 3.7 平均電圧 V_0 および周期 T のインダクタンス L 依存性

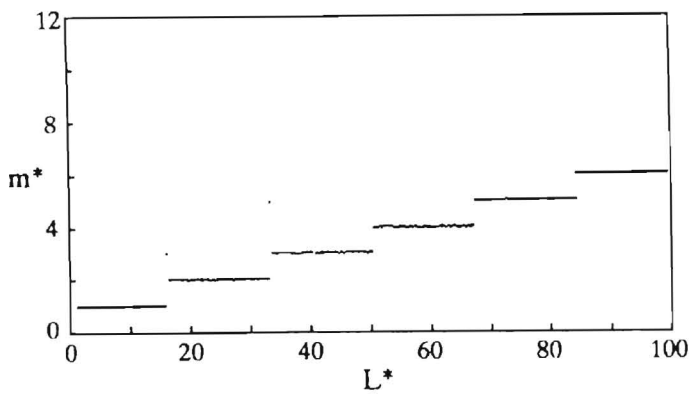


図 3.8 m のインダクタンス L 依存性

インダクタンス L の間に顕著な関係は見られない。次に、バイアス電流 I_{B0} を $I_{B0}^* = 1.1$ に変更し、 $L^* = 0.25 \sim 100$ まで変化させて、 V_0^* 、周期 T^* さらに $m = V_0^* T^* / 2\pi$ を計算した結果を図 3.7, 3.8 に示す。この例では、 V_0 、 T の変化に不連続な箇所があり、そこで

分岐が生じている。また不連続点での変化量が V_0 の場合は次第に収束するのに対して、周期 T ではほぼ一定値を保っていることが特徴的である。

3.2.2 SQUID 回路における同期モードの解析

ここでは、ジョセフソン素子を2つ結合したSQUID回路の計算機シミュレーション結果について述べる。対象とする回路を図3.9に示す。この回路は2つの発振器（ジョセフソン素子）をインダクタンスを介して結合した回路とみなすことができ、両素子の振動モードおよび位相関係が新たな問題となる。

なお、素子のパラメータとして、

$$R_{nn1}^* = \frac{\pi}{4}, \quad R_{sg1}^* = 10 \cdot R_{nn1}^*, \quad V_d^* = \frac{1}{50} \tag{3.18}$$

を設定し、また物理的観点より、各定数の間に次の関係を持たせる。

$$\frac{I_{02}^*}{I_{01}^*} = \frac{C_2^*}{C_1^*} = \frac{1/R_{sg2}^*}{1/R_{sg1}^*} = \frac{1/R_{nn2}^*}{1/R_{nn1}^*} \equiv K \tag{3.19}$$

ここで、 K は正の実数であり、両ジョセフソン素子の面積比に相当する。

シミュレーションの結果、次の3つの振動モードに分類された。

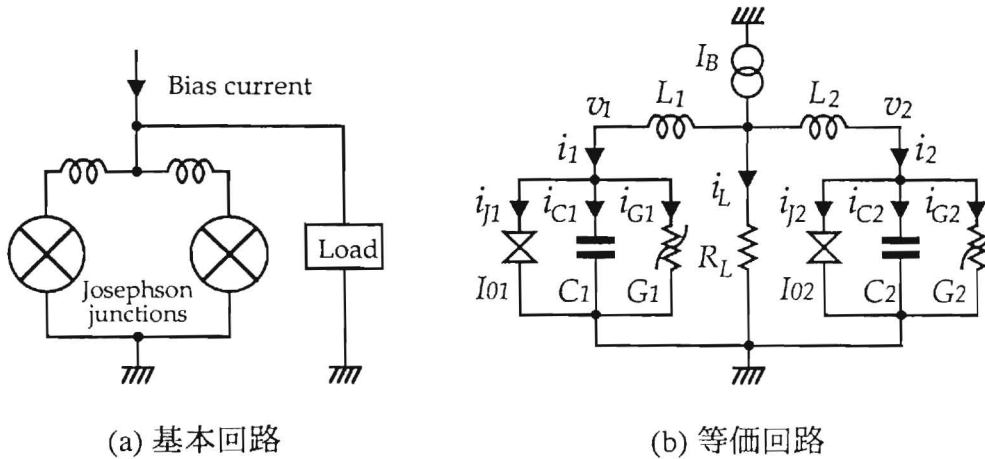
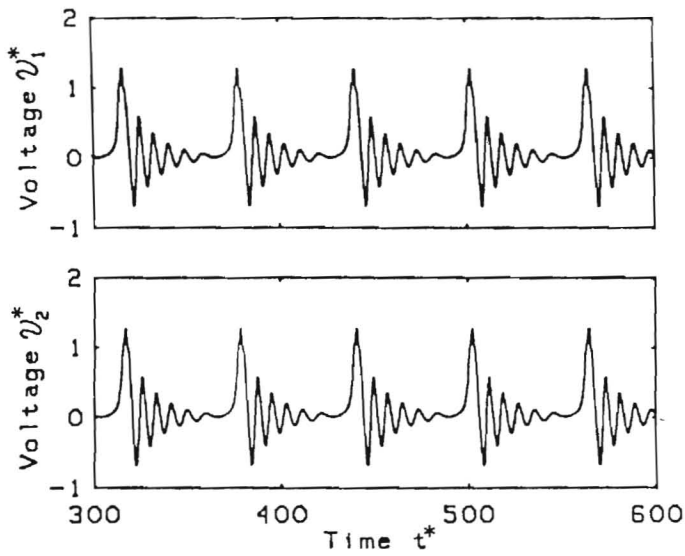
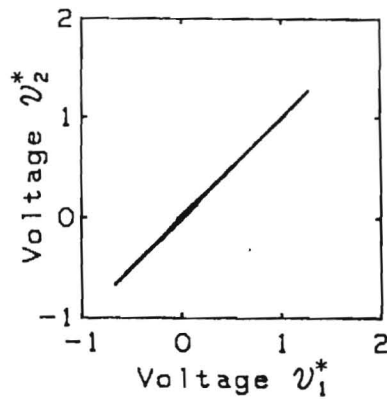


図 3.9 SQUID 回路

1. 同一波形同期振動モード
2. 同期振動モード
 - (i) 両素子の接合電圧波形の主要な周波数成分が一致するモード
 - (ii) 両素子の接合電圧波形の主要な周波数成分が異なるモード



(a) 定常振動波形



(b) v_1^* と v_2^* の関係

図 3.10 同一波形同期振動モードの一例

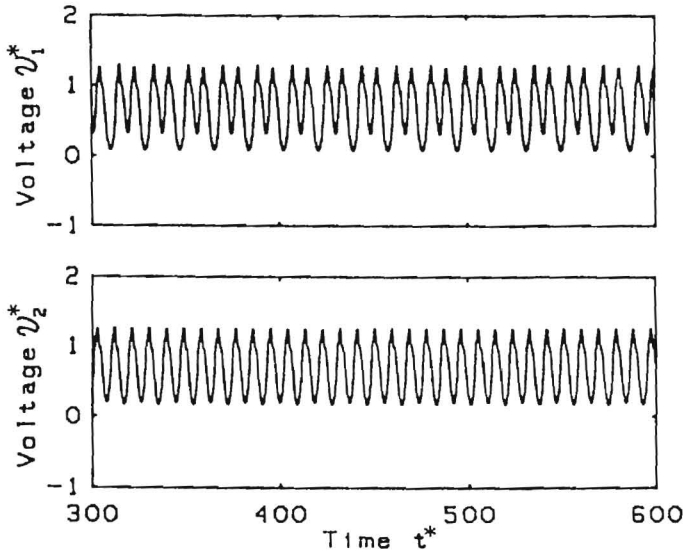
3. カオス振動モード

以下、これらのモードの特徴と波形・周波数スペクトル例を示す。

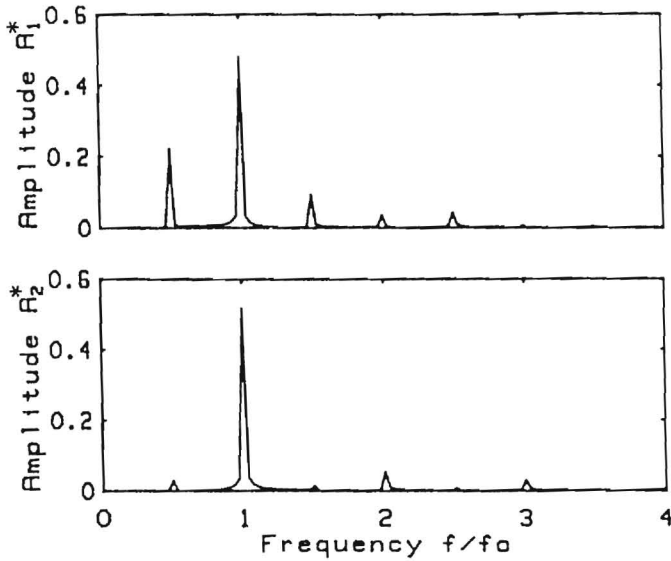
1. 同一波形同期振動モード

これは、両素子の接合電圧 v_1 および v_2 が、任意の時刻 t において、関係式

$$v_1(t) = v_2(t) \tag{3.20}$$



(a) 定常振動波形



(b) 周波数スペクトル

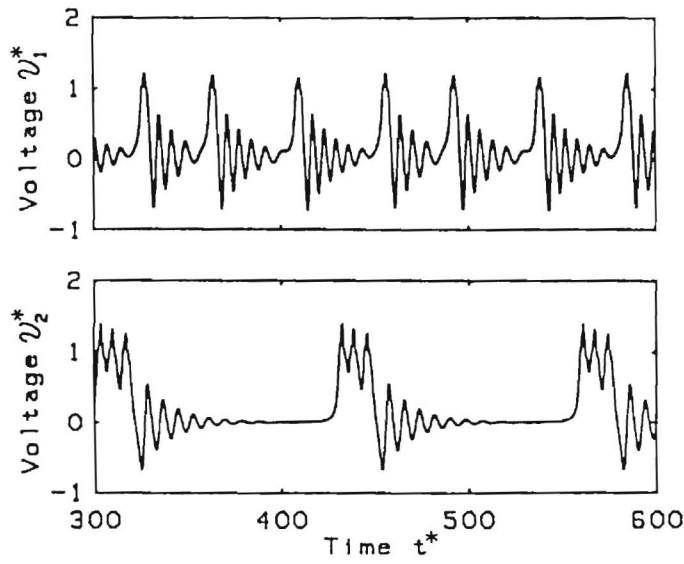
図 3.11 同期振動モード (i) の一例

を満足するモードである。波形例を図 3.10(a) に示す ($K^* = 2, C_1^* = 1, I_B^* = 3.6, R_L^* = 0.1, L_1^* = 10, L_2^* = 5$)。

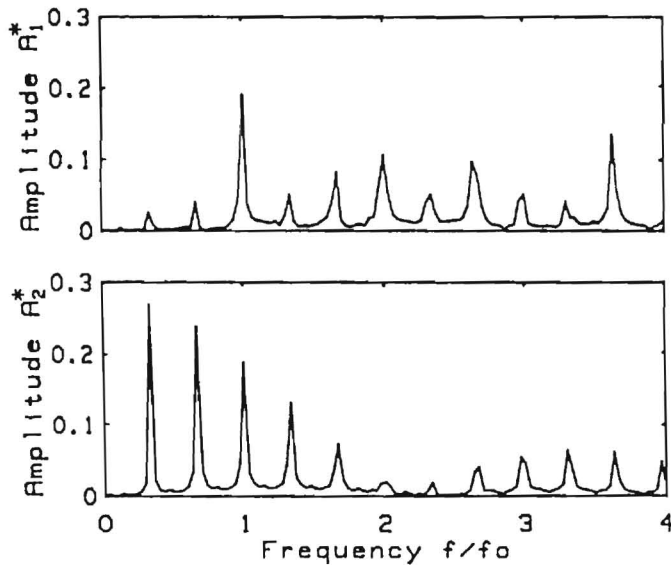
両素子の周期を T_1, T_2 , 直流成分を V_{01}, V_{02} とし,

$$m_1 = \frac{V_{01}T_1}{2\pi}, \quad m_2 = \frac{V_{02}T_2}{2\pi} \quad (3.21)$$

とすれば, この例では, $m_1 = m_2 = 1$ であり, 共に基本調波振動であることがわかる。また, 図 3.10(b) より, v_1 と v_2 が一致していることが示される。



(a) 定常振動波形



(b) 周波数スペクトル

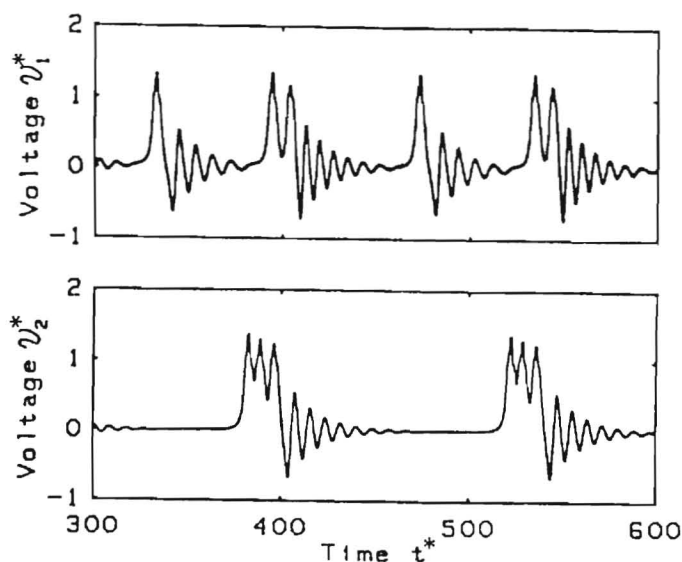
図 3.12 同期振動モード (ii) の例 (1)

2. 同期振動モード

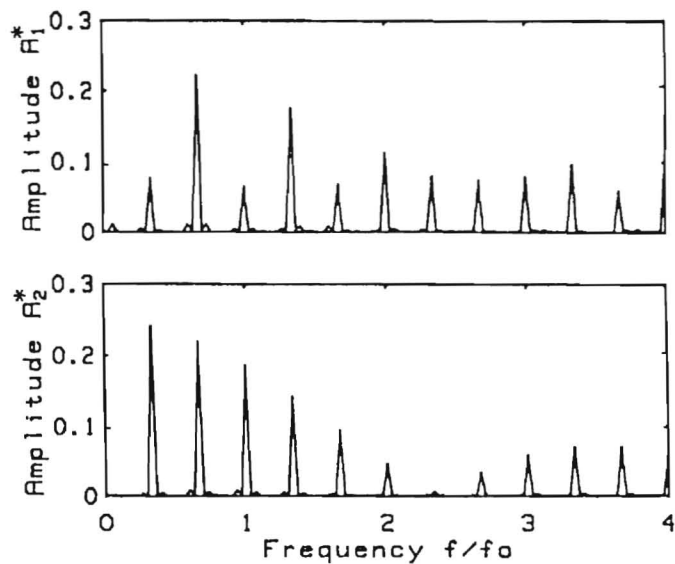
これは、両素子の接合電圧波形が同期しているモードである。このモードは、さらに次の2つのモードに分類できる。

(i) 両素子の接合電圧波形の主要な周波数成分が一致するモード

(ii) 両素子の接合電圧波形の主要な周波数成分が異なるモード



(a) 定常振動波形

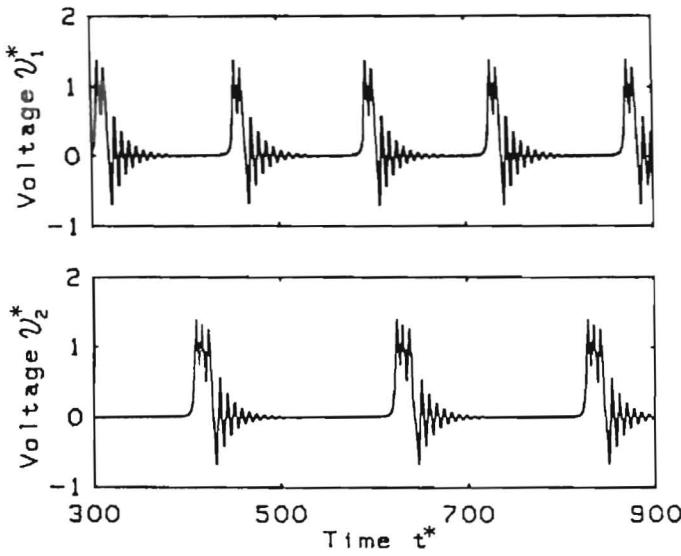


(b) 周波数スペクトル

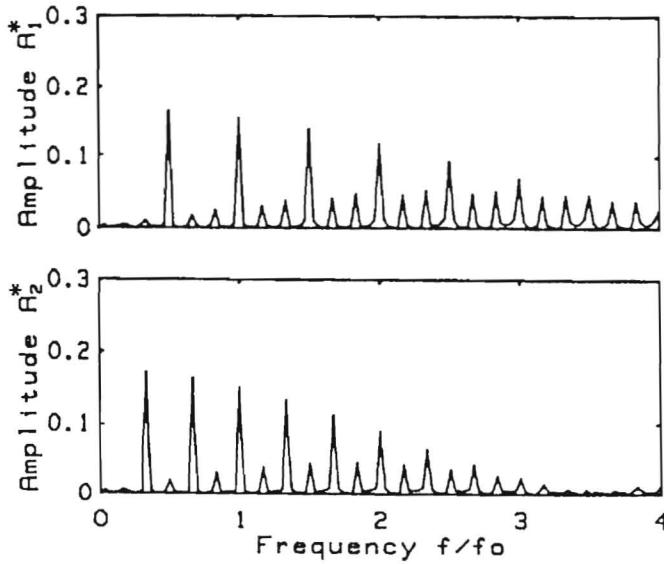
図 3.13 同期振動モード (ii) の例 (2)

まず (i) の例を図 3.11 に示す ($K^* = 2, C_1^* = 1, I_B^* = 3.2, R_L^* = 0.7, L_1^* = 15, L_2^* = 15$)。この例は、素子 1、素子 2 が共に 2 倍周期振動を呈し、かつ同期している例である。同図 (b) に示す周波数スペクトルより、両者の主要な周波数成分は共に f_0 (基本周波数) であることがわかる。なお、前述の同一波形同期振動モードは、このモードの特別な場合と考えられる。

次に (ii) の例を図 3.12~3.14 に示す。図 3.12 は、素子 1、素子 2 が共に 3 倍周期振動を呈し、かつ同期している例である ($K^* = 3, C_1^* = 1, I_B^* = 4.8, R_L^* = 0.1, L_1^* = 5, L_2^* =$



(a) 定常振動波形



(b) 周波数スペクトル

図 3.14 同期振動モード (ii) の例 (3)

15)。しかしながら、素子1の主要な周波数成分が f_0 であるのに対し、素子2の主要な周波数成分は $f_0/3$ であることが、周波数スペクトルより示されている。また、その相違は波形にも顕著に現われている。

図 3.13に示す例も3倍周期振動で同期している例である ($K^* = 3, C_1^* = 1, I_B^* = 4.8, R_L^* = 0.1, L_1^* = 15, L_2^* = 15$)。この例では、素子1の主要な周波数成分が $2f_0/3$ 、また素子2の主要な周波数成分は $f_0/3$ となっている。

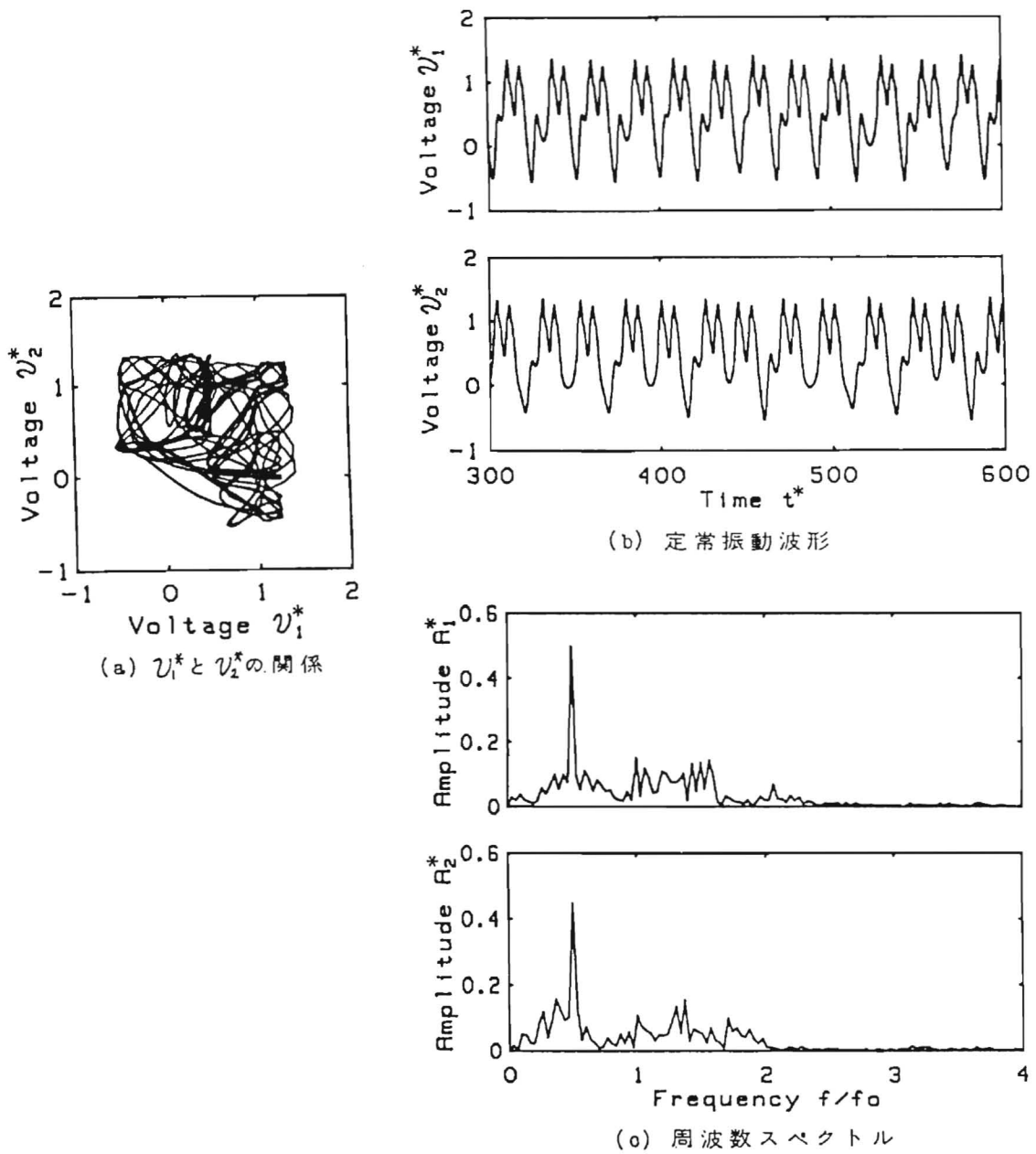


図 3.15 カオス振動モードの一例

最後に、素子1、素子2が共に6倍周期振動を呈し、かつ同期している例を図3.14に示す($K^* = 1.7, C_1^* = 1, I_B^* = 3.24, R_L^* = 0.1, L_1^* = 30, L_2^* = 30$)。同図(a)の定常振動波形を見ると、素子1は2倍周期振動、素子2は3倍周期振動に類似していることがわかる。また周波数スペクトルより、素子1の主要な周波数成分は $nf_0/2$ 、また素子2の主要な周波数成分は $nf_0/3$ ($n = 1, 2, \dots$)であることが示される。

3. カオス振動モード

これは、両素子の接合電圧波形が共に不規則に振動しているモードである ($K^* = 2, C_1^* = 1, I_B^* = 3.2, R_L^* = 0.7, L_1^* = 10, L_2^* = 10$)。一例を図 3.15 に示す。同図 (a) および (b) より、素子 1, 素子 2 が共に不規則に振動していることが示される。また周波数スペクトルより、両者の主要な周波数成分は共に $f_0/2$ であり、かつ、スペクトルが連続的に分布していることが示される。

3.3 ウェーブレット変換による解析

本節ではウェーブレット変換による振動姿態の解析について述べる。

従来、ジョセフソン素子回路に生じるカオス振動および関連する振動の解析には時間波形図、位相平面図、分岐図、ポアンカレマップ、フーリエスペクトル等が用いられてきた。これらは、時間領域、周波数領域、もしくは位相的な情報の一つしか与えないのに対して、ウェーブレット変換を適用すれば、時間領域と周波数領域から同時に信号を観察できる。そこで本節ではジョセフソン素子回路に生じる振動の解析にウェーブレット変換が有力と考え、数値解析した結果について述べる [57, 58]。ここではまず、基本調波振動、分数調波振動、カオス振動、概周期振動および弛張振動に対応するウェーブレット変換結果を示し、各モードの特徴を指摘する。次に周期倍分岐現象に対してウェーブレット変換を適用し、分岐の様子が明確に判別できることを示す。また従来手法と比較しながら、その有効性を明らかにする。

3.3.1 ウェーブレット変換

最近、ウェーブレット変換とその応用についての研究が盛んに行われている。これは、フーリエ解析における三角関数の代わりに時間的（空間的）に局所化した関数を使用することによって、時刻に関しても分解能を持たせたものである。ウェーブレット変換を用いることにより、信号波形を時間一周波数平面上に展開することができ、時間領域と周波数領域から詳細に信号を観察できる。現在、時系列解析のみならず、データの情報圧縮や画像解析、音響・言語の合成など広い範囲での応用が試みられている。ウェーブレット変換を用いることにより、振動のモード、周期、周波数成分、および各周波数成分間の位相差を知ることができる。

信号 $f(t)$ のウェーブレット変換は次式により定義される。

$$T(a, b) = \frac{1}{\sqrt{c_h}} \int_{-\infty}^{\infty} h^{(a,b)}(t) * f(t) dt \quad (3.22)$$

ここで $h(a, b)(t)$ は,

$$h^{(a,b)}(t) = \frac{1}{\sqrt{a}} h\left(\frac{t-b}{a}\right) \quad (a \neq 0) \tag{3.23}$$

により与えられる。また $h(t)$ は,

$$c_h = \int_{-\infty}^{\infty} \frac{|\hat{h}(\omega)|^2}{|\omega|} d\omega < \infty \tag{3.24}$$

$$\hat{h}(\omega) = \int_{-\infty}^{\infty} e^{-j\omega t} h(t) dt \tag{3.25}$$

を満足する関数である。

パラメータ a および b は、各々周期と時刻に対応する。したがって信号 $f(t)$ は、式(3.22)によって時間一周波数領域に表現される。これによって、各周波数成分の間の位相差や周波数成分の時間的変動を解析することができる。図3.16に2つの基本ウェーブレットを示す。同図(a)はメキシカンハットであり、式(3.26)で表わされる。

$$h(t) = e^{-t^2/2}(1 - t^2) \tag{3.26}$$

また同図(b)はガウス型ウェーブレット(実部)であり、式(3.27)で与えられる。

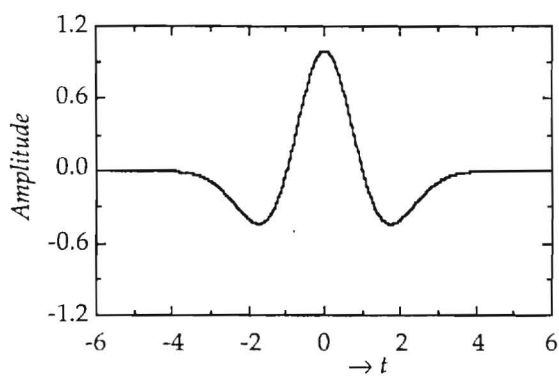
$$h(t) = e^{-t^2/2}(e^{j\Omega t} - e^{-\Omega^2}) \tag{3.27}$$

3.3.2 解析結果と検討

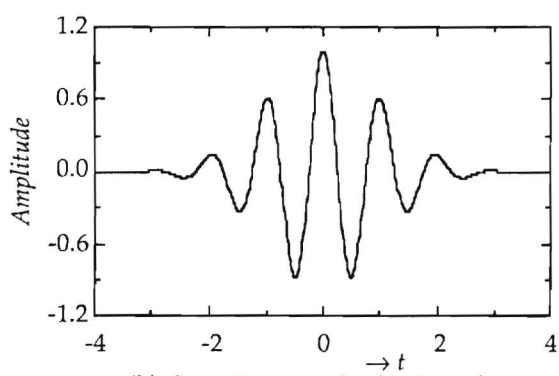
振動姿態の解析

ここでは、図3.17に示す自律系回路に生ずる非線形振動をウェーブレット変換により数値解析した結果について述べる。図3.19~3.23はそれぞれ、基本調波振動、分数調波振動、カオス振動、概周期振動および弛張振動のウェーブレット変換結果である。図3.19~3.22の振動はそれぞれ、図3.18に示す分岐図における(A)~(D)点に対応している²。また、図3.23は $L_s^* = 30, I_B^* = 1.1$ のときの弛張振動に対応している。図3.19~3.23において、(a)は波形、(b)はメキシカンハットを用いた振幅に関するウェーブレット変換結果、および(c)はガウス型ウェーブレットを用いた位相に関するウェーブレット変換結果である。図(b)では振幅は濃淡によって表わされており、最も濃い部分は負のピーク、最も明るい部分は正のピークに対応する。同様に図(c)では、最も濃い部分は位相が0、最も明

²ただし、回路パラメータは表3.2に従って正規化し、 $L_s^* = 6, C^* = 1, R_s^* = 0.56, R_{sg}^* = 10, V_g^* = 1.27, V_d^* = 0.025$ とした。

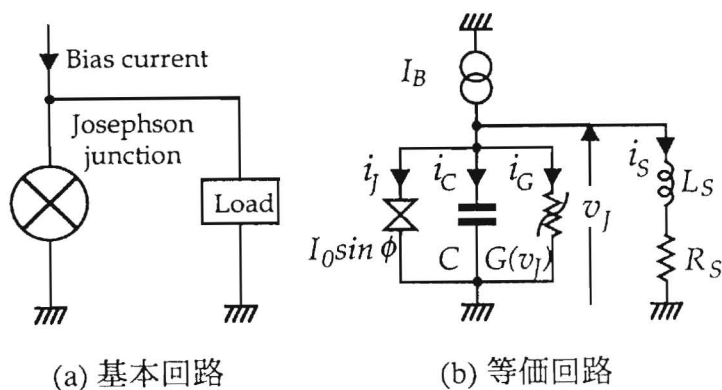


(a) Mexican hat



(b) Gaussian wavelet (real part)

図 3.16 基本ウェーブレット



(a) 基本回路

(b) 等価回路

図 3.17 解析の対象とする自律系回路

るい部分は 2π に対応する。また図 (b), (c) において高い周波数の成分は a の小さい領域

表 3.2 規格化表

項目	正規化因子
電流	I_0 (臨界電流)
抵抗	R_{nn} (常伝導抵抗)
電圧	$V_0 \equiv I_0 \cdot R_{nn}$
時間	$\omega_0^{-1} \equiv \left(\frac{2\pi V_0}{\Phi_0} \right)^{-1}$
インダクタンス	$L_0 \equiv \frac{R_{nn}}{\omega_g}$
キャパシタンス	$C_0 \equiv \frac{1}{\omega_g R_{nn}}$

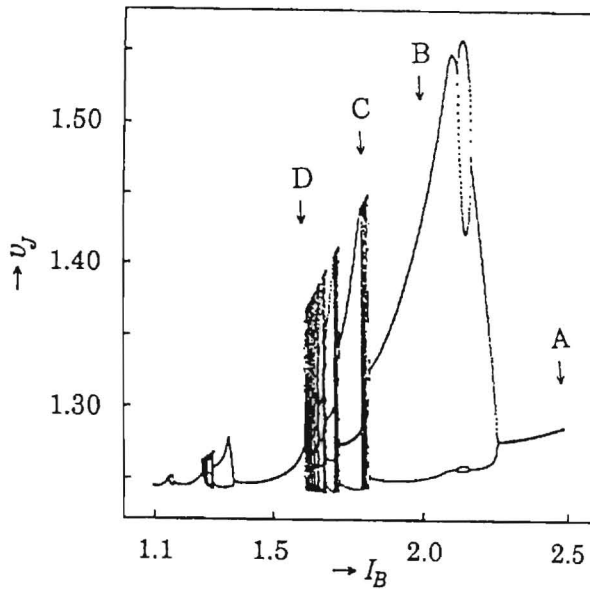


図 3.18 分岐図

に表わされる³。図(a)~(c)で時間軸は共通である。以下に、各振動モードに対するウェーブレット変換結果の特徴について述べる。

(A) 基本調波振動 ウェーブレット変換結果において含まれている周波数成分の分布は狭い。また(c)では、 $a \approx 2^4$ 付近に第2高調波成分の存在が確認できる。

³周波数が高いということは周期が短いことなので、 a の小さい領域に対応する。

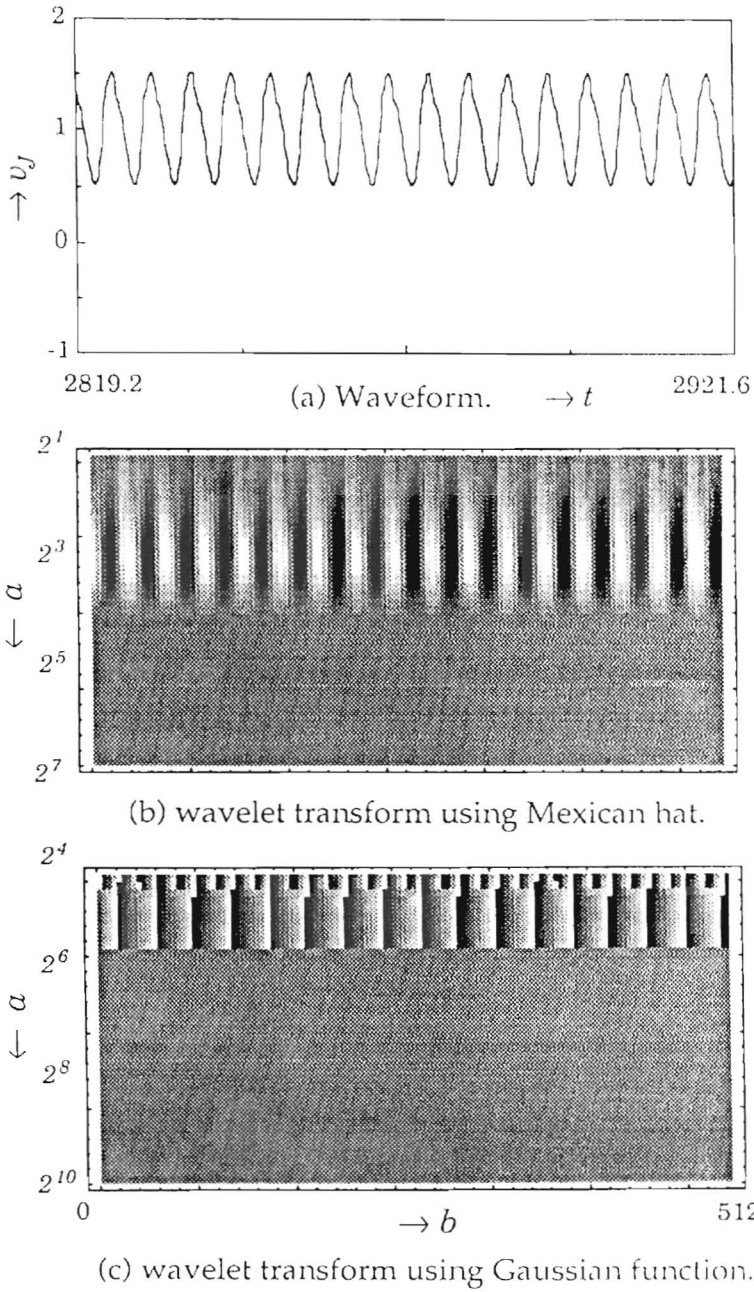


図 3.19 基本調波振動のウェーブレット変換結果

(B) 分数調波振動 分数調波成分および高調波成分の存在が確認できる。この例では、分数調波成分の振幅が基本調波成分よりも大きいことが、図 (b) における振幅の強度を表わす濃淡の度合から分かる。

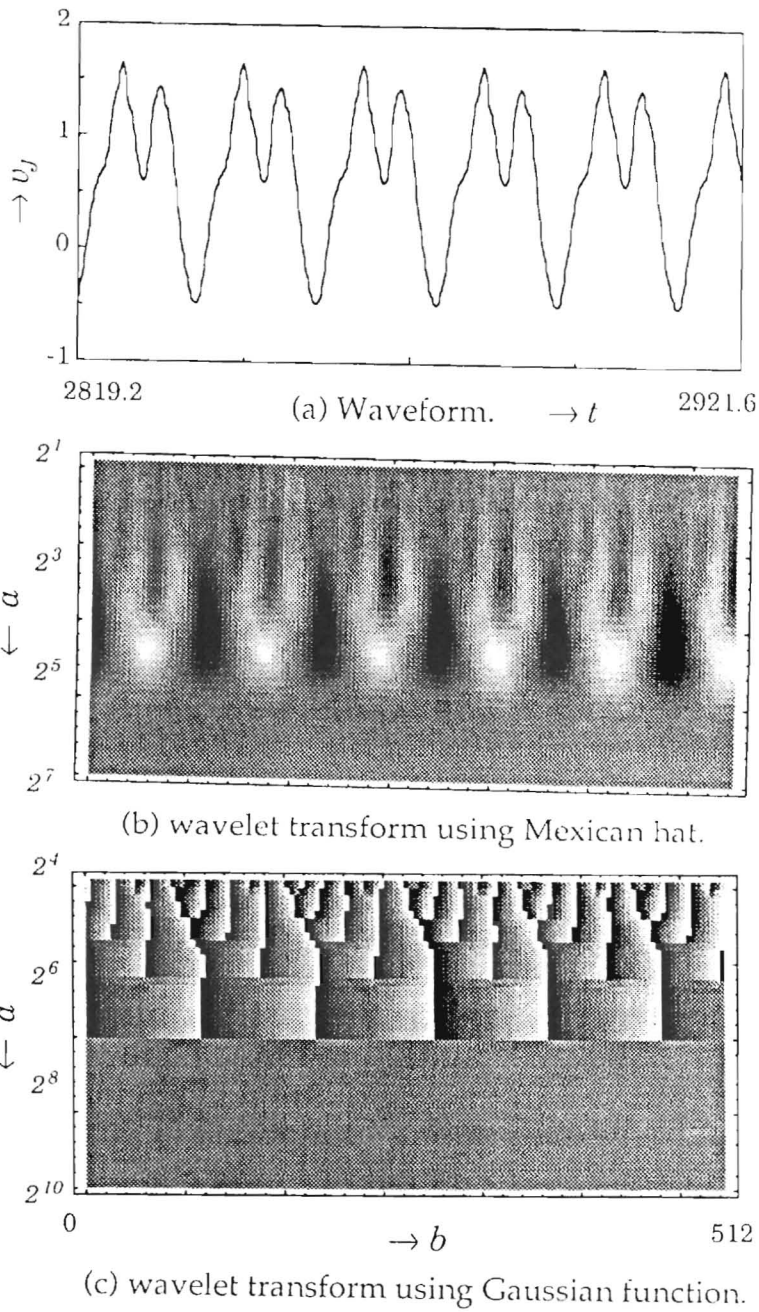


図 3.20 分数調波振動のウェーブレット変換結果

- (C) カオス振動 含まれる周波数成分の分布は連続的で、かつ広い。また位相も不規則になっていることが分かる。全体として殆ど規則性が見られない。
- (D) 概周期振動 基本調波成分が支配的だが、比較的低い周波数の成分が存在していることが分かる。各周波数成分の位相の変化は連続的である。

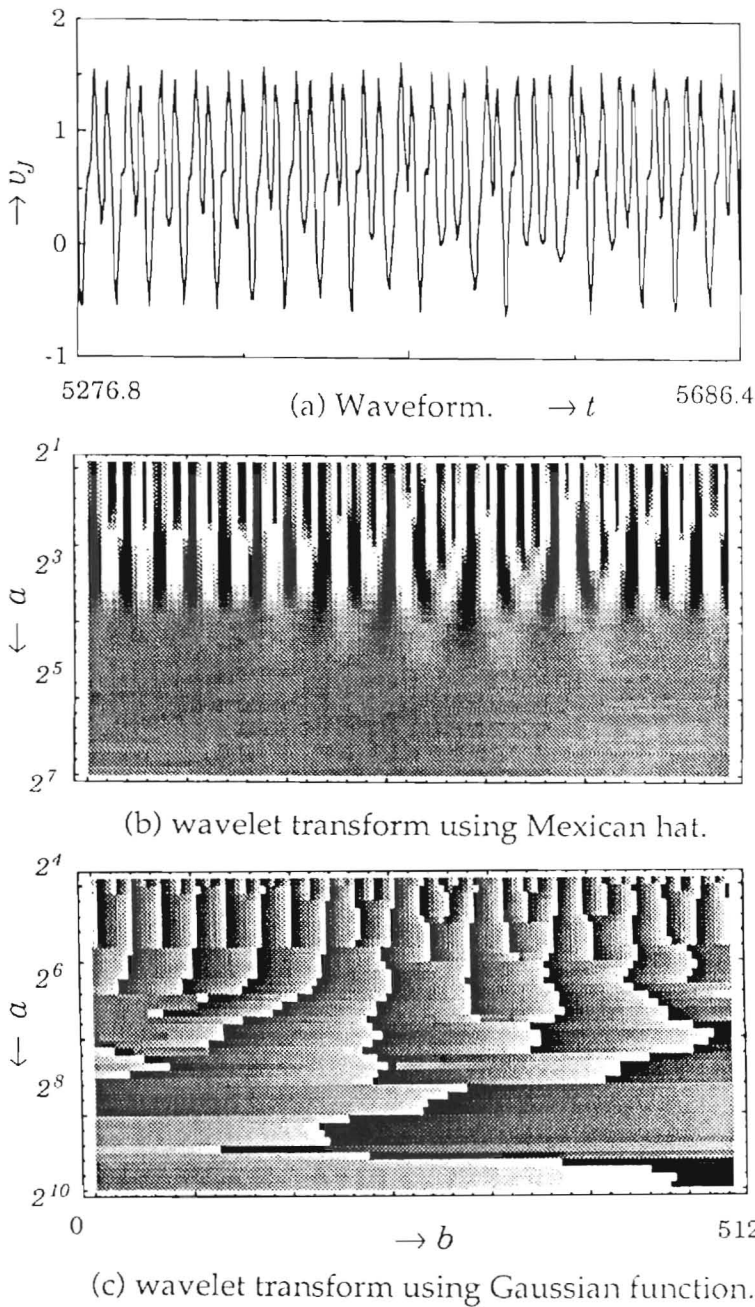


図 3.21 カオス振動のウェーブレット変換結果

(E) 弛張振動 分数調波成分と基本調波成分が支配的である。含まれる周波数成分は広く分布しているが、下限が存在する。

ウェーブレット変換の特長を明らかにするために、弛張振動に関して従来手法を適用した結果を図 3.24 に示す。

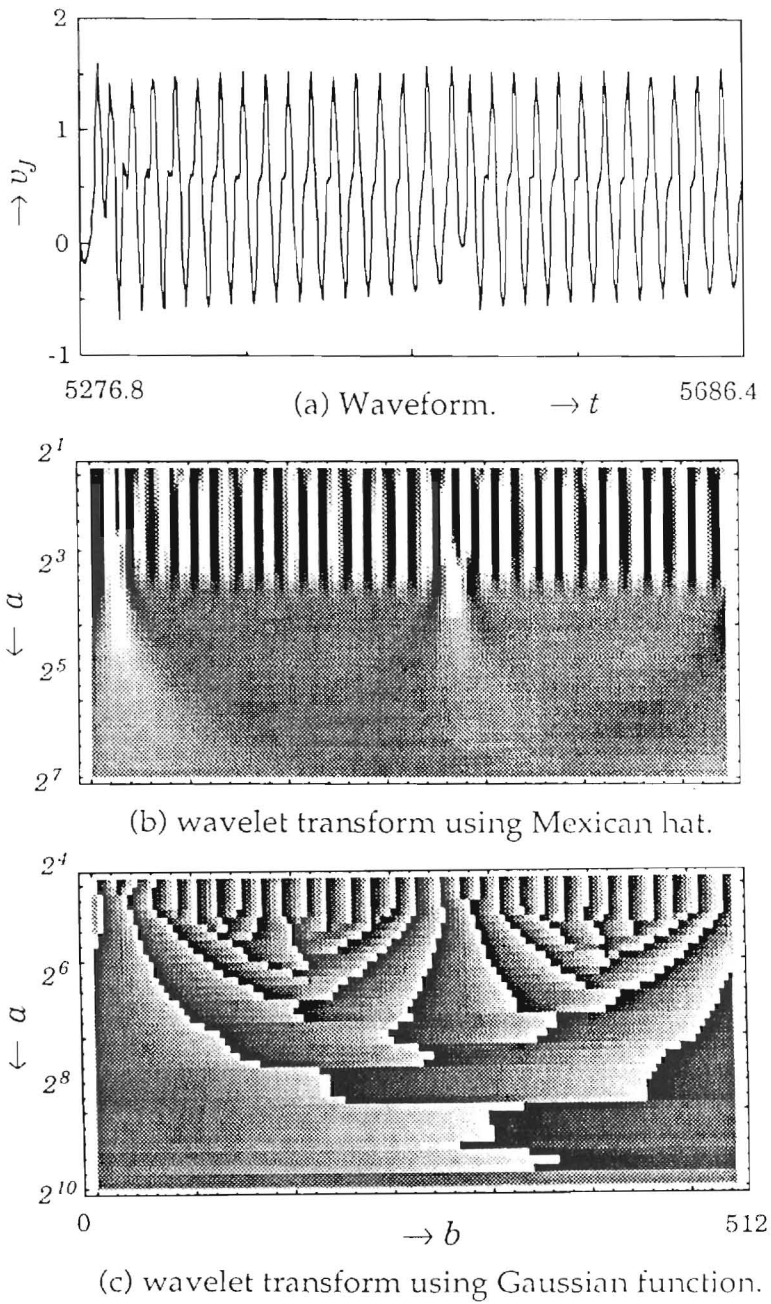


図 3.22 概周期振動のウェーブレット変換結果

ポアンカレマップ (a) あるいは位相面図 (b) では、振動姿態は明確になるものの、時間領域あるいは周波数領域における情報は完全に失ってしまっている。一方、フーリエスペクトラム (c) からは周波数領域の情報は非常に明確であるが、位相が欠けているので時間領域の情報は不完全である。

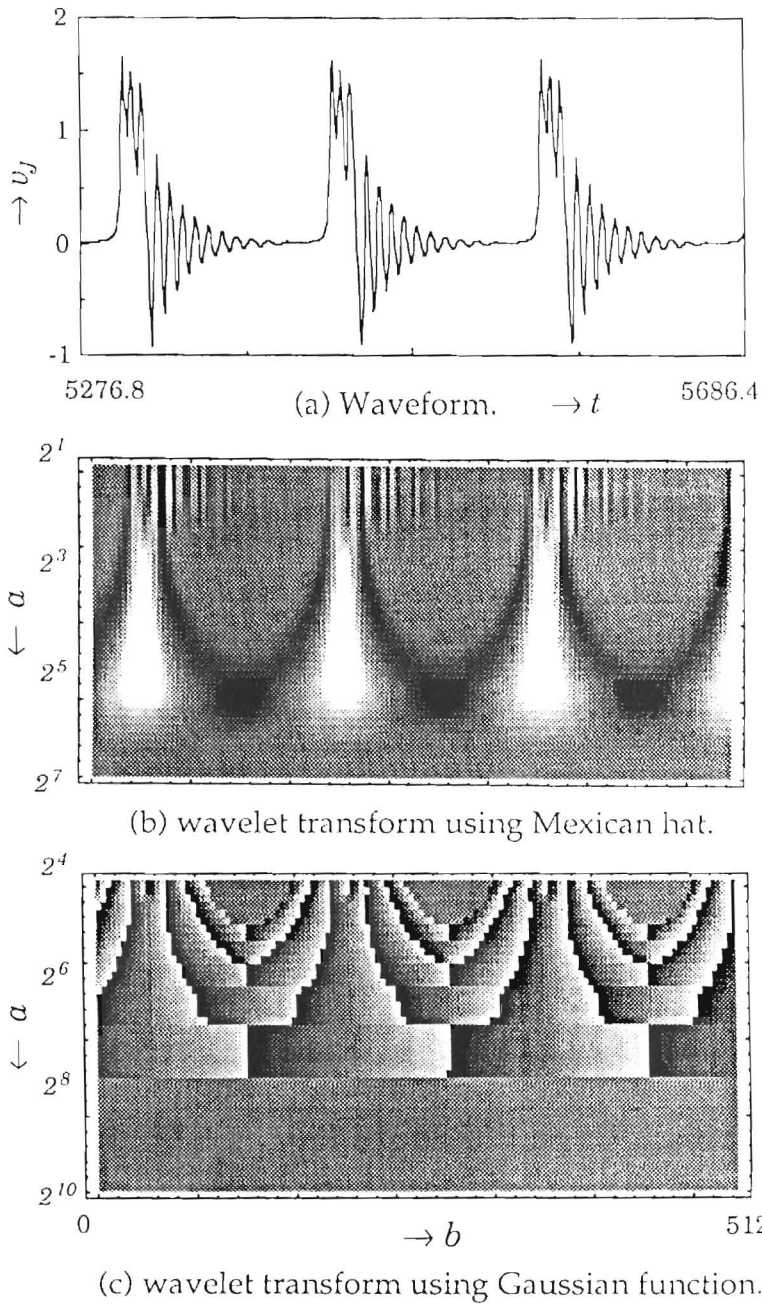


図 3.23 弛張振動のウェーブレット変換結果

これらの従来手法と比較するとウェーブレット変換結果は時間および周波数領域の情報と同時に提供しうる特徴を持つ。この結果、各周波数成分間の位相差を知ることができ、また非定常状態での周波数成分の時間的変化を捉えることができる。したがって、ウェーブレット変換は主題の回路の解析に関して1つの有効な手法と考えられる。

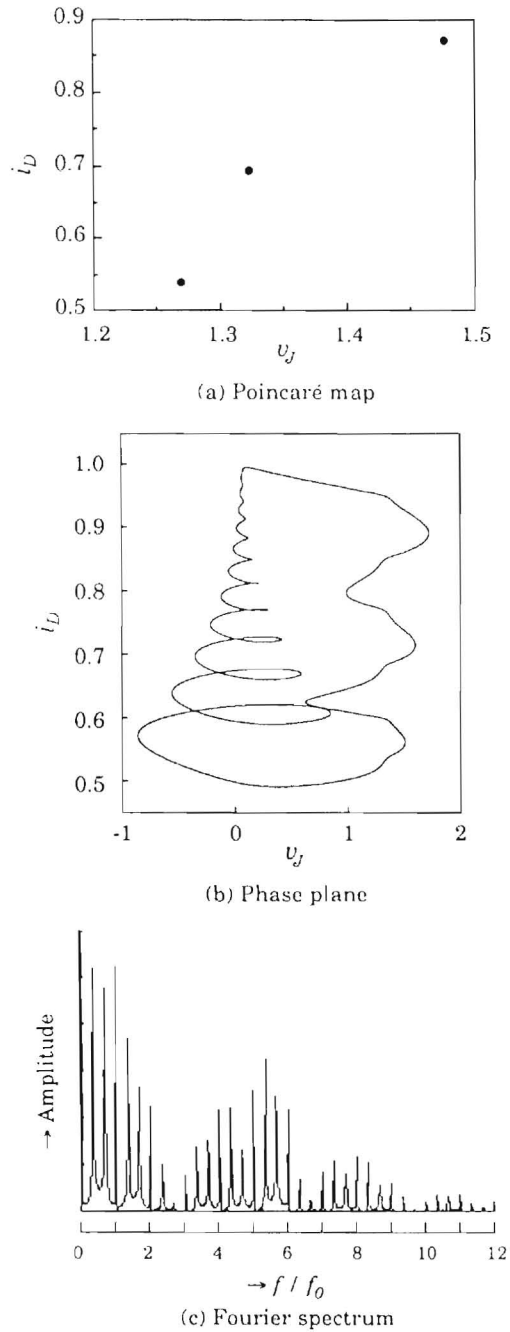


図 3.24 弛張振動の従来手法による解析結果

分岐現象の解析

次に、非線形振動の分岐現象を解析する場合についてウェーブレット変換を応用することを検討した。図 3.25 に解析の対象とする回路を示す。これは、ジョセフソン素子に外部

から強制振動を加えた3階非自律系回路である。計算機実験に際しては前節と同様な正規化を行い、パラメータとして、 $L_s^* = 6, C^* = 1, R_s^* = 0.56, I_1^* = 1, \omega^* = 1, R_{sg}^* = 10, V_g^* = 1.27, V_d^* = 0.025$ とした。

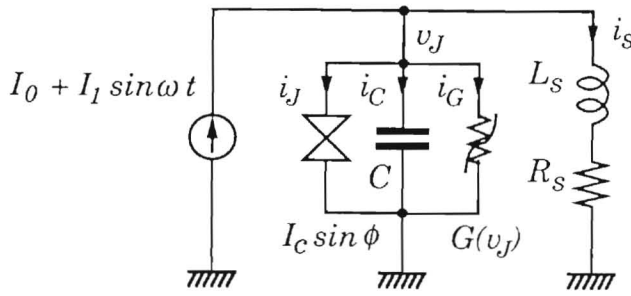


図 3.25 3階非自律系ジョセフソン素子回路

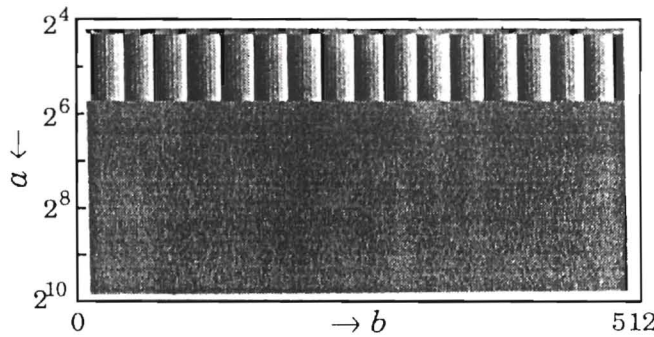


図 3.26 入力波形のウェーブレット変換結果

まず、図 3.26 に入力波形のウェーブレット変換結果を示す。これは、ガウス型のウェーブレットを用いて、振動の位相の変化の様子を表したものである。続いて、図 3.27, 3.28, 3.29 にそれぞれ 2 倍周期振動, 4 倍周期振動, 8 倍周期振動のポアンカレマップとウェーブレット変換結果を示す。これらの結果から周期倍分岐の様子が明らかになる。すなわち、振動の周期が 2 倍になっている様子が明確になっている⁴。一方、ポアンカレマップにおいても点の個数から周期倍分岐の様子は判るが、8 倍周期振動では、個数の判別が困難になりつつある。これらの結果から、ウェーブレット変換を分岐を観察するための有力な手法と考えられる。

⁴パラメータ a はウェーブレット変換の定義から振動の周期に対応している。

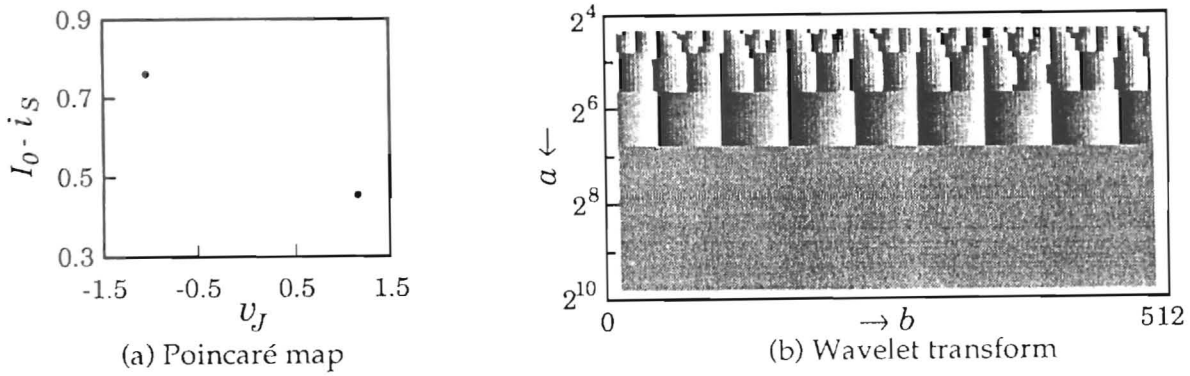


図 3.27 2倍周期振動のポアンカレマップとウェーブレット変換結果

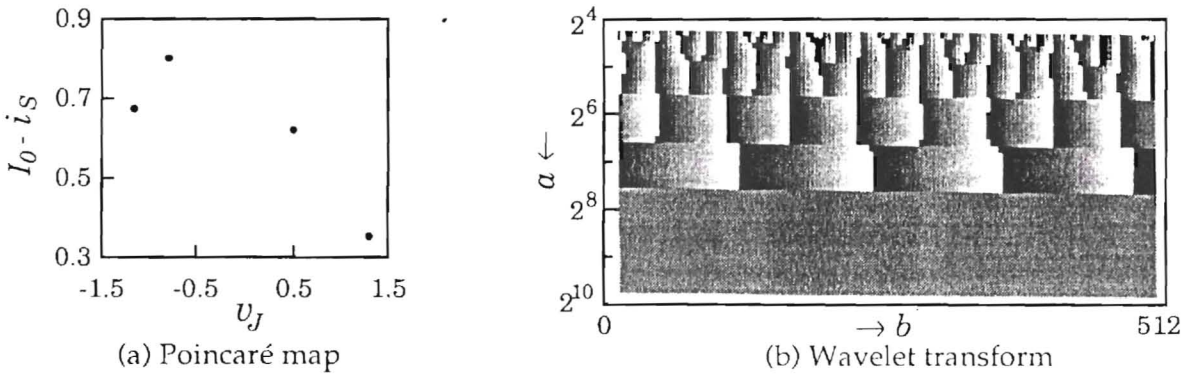


図 3.28 4倍周期振動のポアンカレマップとウェーブレット変換結果

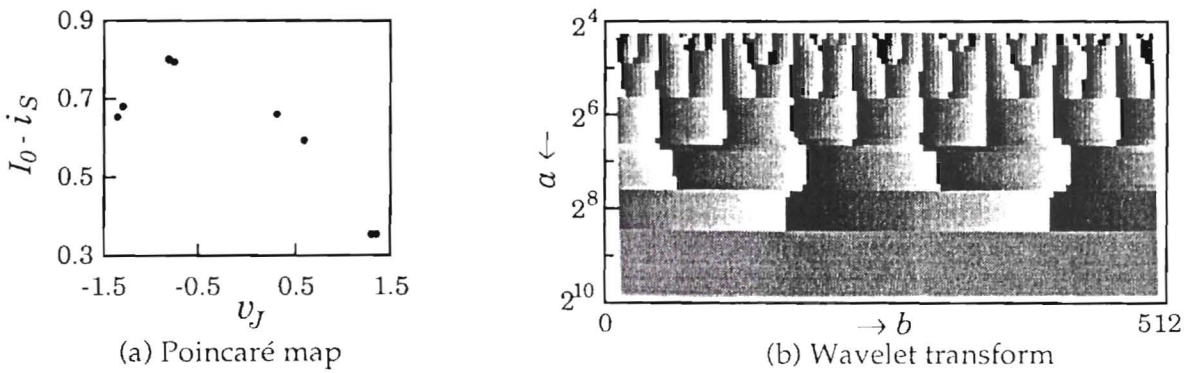


図 3.29 8倍周期振動のポアンカレマップとウェーブレット変換結果

3.4 結言

ジョセフソン素子に生じる振動現象の解明の第一歩として、振動姿態全容の解明を目的とした解析を行った。

まず、ジョセフソン素子を1つだけ含む基本的な自律系回路について、振動形態と回路定数の大域的関係を調べた。ここでは、接合電圧 v 、負荷電流 i_L および位相 ϕ からなるシリンダ状態空間をとり、 $\phi = \phi_0$ で固定した平面をポアンカレ写像平面と考え、この平面上の点の v 軸上への写像 V_p 、および平均電圧 V_0 によって振動形態を観察した。またインダクタンス L の変化にともない、平均電圧と周期が不連続的に変化し、さらにその積もステップ状に変化することを解析およびシミュレーションによって示した。

続いてジョセフソン素子を2つ結合したSQUID回路について、両素子の振動モードおよび位相関係について検討した。シミュレーションの結果、次の3つの振動モードに分類されることを示した。

1. 同一波形同期振動モード
2. 同期振動モード
 - (i) 両素子の接合電圧波形の主要な周波数成分が一致するモード
 - (ii) 両素子の接合電圧波形の主要な周波数成分が異なるモード
3. カオス振動モード

次にジョセフソン素子回路に生じる振動姿態をウェーブレット変換により解析した結果について述べた。ここではまず、基本調波振動、分数調波振動、カオス振動、概周期振動および弛張振動に対応するウェーブレット変換結果を示し、各モードの特徴を指摘した。そして、周期倍分岐現象に対してウェーブレット変換を適用し、分岐の様子が明確に判別できることを示した。同時に従来手法と比較しながら、その有効性を述べた。

第 4 章

アナログシミュレータによる各種振動の発生領域の解析

4.1 序

振動現象の解析の次のステップとして、ジョセフソン素子回路に生じる各種振動姿態と回路定数の関係の明確化が必要である。そこで本章では、オペアンプを用いたアナログ回路によってジョセフソン素子をシミュレートして、実験を行った結果について述べる [71, 72]。

従来、ジョセフソン素子回路の分岐現象に関して、川上等により解析結果が示されている [70]。これは、対象とする系の不動点とその安定性に関する方程式をニュートン法を用いて解くことにより分岐集合（分岐が生じる回路定数）を求める方法である。しかしながらこの方法では、与えられた回路定数に対する振動姿態を求めることはできない。

そこで本章では、各種振動姿態と回路定数の関係をアナログシミュレータによって検討する。ここでは回路パラメータを 2 種類選択し、平面上に対応する振動モードをプロットして整理する。計算機シミュレーションでは、2 次元パラメータ平面上の全ての点における振動を計算した後、振動モードを判別する必要があるのに対し、シミュレータを用いればパラメータを連続的に変化させ、振動モードに変化が生じた時点のパラメータ値を記録すればよく、能率的に観察することができる。また、シミュレータを用いれば、パラメータの変化に対する波形、位相平面図、ポアンカレマップ、周波数スペクトルの変化が即座に観察できる。本章ではまず、シミュレータの原理について述べ、製作した回路に生ずる振動が計算機シミュレーション結果と良く一致することを示す。そして、振動姿態の回路パラメータ依存性について、詳細に実験を行った結果について考察を述べる。

4.2 アナログシミュレータの原理

図4.1にジョセフソン素子を含む基本的な非自律系回路を示す。この回路を電子回路で模倣する際に工夫を要する部分は、非線形性電流源 $I_c \sin \phi$ 、非線形コンダクタンス $G(v)$ 、および負荷側のインダクタンス L である。しかしながら、非線形コンダクタンス $G(v)$ は、線形近似しても振動モードに本質的な影響を与えないので、ここでは線形抵抗とする。ジョセフソン接合の電流源を実現する回路はすでに報告されているの方法を用いた [73]。以下にその原理を説明する。

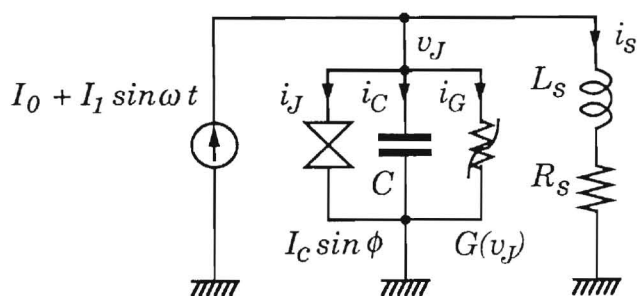


図 4.1 ジョセフソン素子を含む基本的な非自律系回路

接合電流源の動作は次の方程式を満足する。

$$i_J = I_c \sin \phi \tag{4.1}$$

$$\frac{d\phi}{dt} = kv \quad \left(k \equiv \frac{2\pi}{\Phi_0} \right) \tag{4.2}$$

従って、入力電圧 v に比例した角周波数 kv で振動する電流を出力する回路を考えればよい。図4.2に本研究で用いたシミュレータのブロックダイアグラムを示す。ここで、

- VCO : 電圧制御発振器
- MIX : ミキサ型位相比較器
- LPF : ローパスフィルタ
- G : 電圧-電流変換器
- OSC : 外部発振器

である。

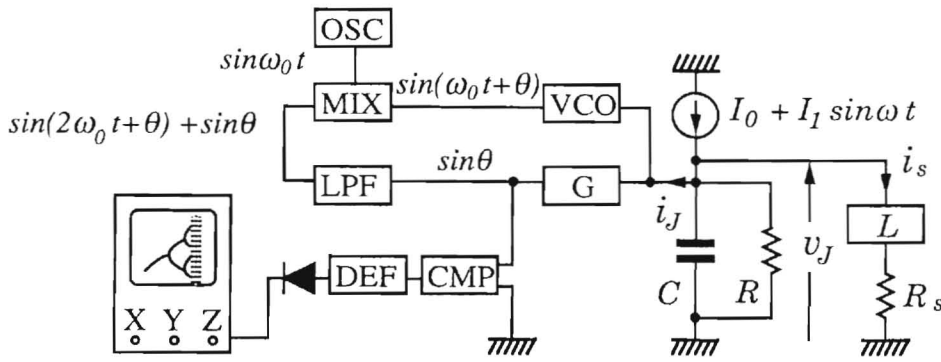


図 4.2 シミュレータのブロックダイアグラム

次にこの回路の動作について述べる。このループ状の回路において、はじめに入力電圧 v は VCO によりその出力電圧 v_{VCO} に変換される。VCO での変換式は次のようになる。

$$v_{VCO} = V_V \sin(\omega_0 t + \phi) \tag{4.3}$$

$$\phi = k \int_0^t v d\tau \tag{4.4}$$

但し V_v : VCO の出力振幅電圧, k : VCO 感度, ω_0 : フリーランニング周波数¹であり, ϕ を時間微分すると

$$\frac{d\phi}{dt} = kv \tag{4.5}$$

となり, 式 (4.2) を満たす。

次の MIX においては, v_{VCO} と外部発振器出力信号の位相差に応じた誤差信号を生ずる。図のように OSC の発振角周波数を ω_0 とすると MIX 出力電圧 v_{MIX} は,

$$\begin{aligned} v_{MIX} &= V_m (\sin(\omega_0 t + \phi) \sin \omega_0 t) \\ &= V_m (\sin(2\omega_0 t + \phi) + \sin \phi) \end{aligned} \tag{4.6}$$

となる (但し V_m : MIX 出力振幅電圧)。

次の LPF において式 (4.6) の前項の角周波数 $2\omega_0$ 成分をカットするようにそのカットオフ角周波数 ω_c を $\omega_c \ll 2\omega_0$ と設定することにより LPF 出力電圧 v_{LPF} は次のようになる。

$$v_{LPF} = V_m \sin \phi \tag{4.7}$$

ループの最後の G の出力電流 i_g は次の通りである。

$$i_g = I_c \sin \phi \tag{4.8}$$

¹VCO の入力電圧が 0 の時の発振角周波数。

但し、Gの電圧-電流変換係数を g として、これを次の関係式が成り立つように設定する。

$$I_c = -gV_m \tag{4.9}$$

ここで、VCOの入力インピーダンスがこの回路から見た外部回路の入力インピーダンスに比べて十分大きい場合、出力電流 I_J は

$$I_J = I_g = I_c \sin \phi \tag{4.10}$$

となる。

従ってこの系の入力電圧と出力電流の関係式(4.10)、(4.5)は接合電流源の関係式(4.1)、(4.2)と一致し、このモデルを実現する回路となる。

インダクタンス L は、[mH] オーダー程度となるので、GIC (General Impedance Converter) により実現している。以下にシミュレーションインダクタの設計法を述べる。GICとはOPアンプと抵抗、コンデンサを用いて任意のインダクタンスを作成する回路である。図4.3にGICを示す。

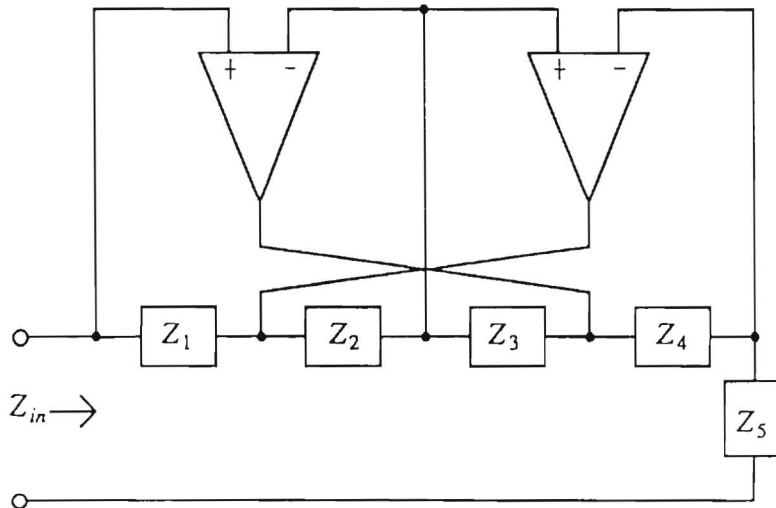


図 4.3 GIC 回路

この回路の入力インピーダンス Z_{in} は

$$Z_{in} = \frac{Z_1 Z_2 Z_3}{Z_2 Z_4} \tag{4.11}$$

となり、 Z_1, Z_3, Z_4, Z_5 を純抵抗、 Z_2 をコンデンサとすると、次のようにおける。

$$Z_1 = Z_3 = Z_4 = Z_5 = R \tag{4.12}$$

$$Z_4 = \frac{1}{j\omega C} \tag{4.13}$$

従って、次のようになる。

$$Z_{in} = j\omega CR^2 \tag{4.14}$$

これは $L = CR^2$ のインダクタンスと等価である。よって、 L を GIC を用いてシミュレーションできる。

4.3 実験結果と検討

4.3.1 シミュレータの動作検証

振動モードの解析に先立ち、本シミュレータが正常に動作していることを確認した。まず、図4.4に分岐図を示す。同図(a)は、本シミュレータによる結果であり、(b)は計算機シミュレーションによる結果である。ただし回路パラメータは、 $I_c = 0.26$ [mA], $R_{sg} = 50$ [k Ω], $C = 0.10$ [μ F], $L_s = 50$ [mH], $R_s = 0.25$ [k Ω], $I_1 = 0.60$ [mA], $f = 1.00$ [kHz] である。そして I_0 を $0 \sim 1.0$ [mA] の範囲で変化させ、外力の一周期毎の接合電圧 v の値をプロットした。両結果は良く一致していることが判る。

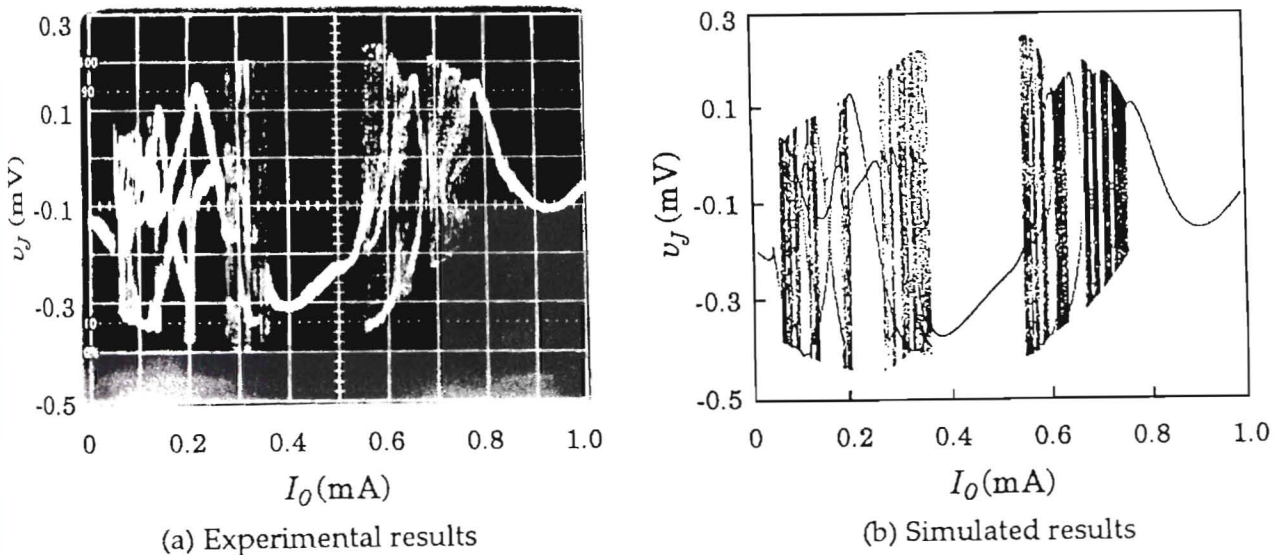


図 4.4 分岐図

次に各振動モードにおける位相平面図を比較した結果を図4.5~4.10に示した。これらの例においても、本シミュレータによる結果と計算機シミュレーションによる結果は良く一致しており、本シミュレータが有用であることがわかる。

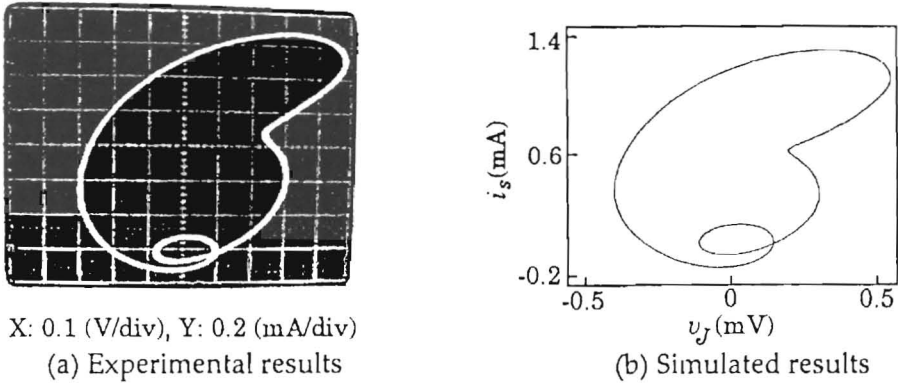


図 4.5 基本調波振動

$(I_0 = 0.38$ [mA], $I_1 = 0.60$ [mA], $L_s = 50$ [mH], $f = 1.00$ [kHz])

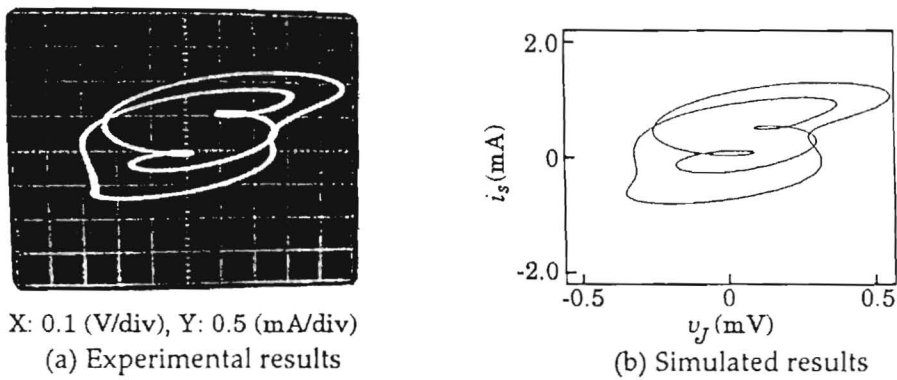
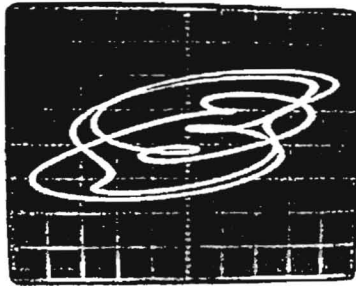
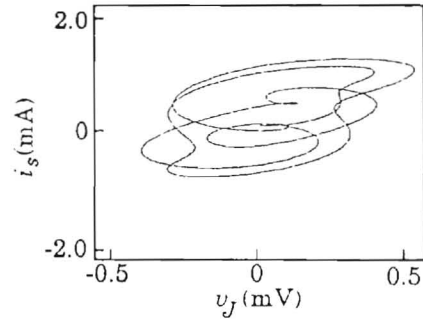


図 4.6 倍周期振動

$(I_0 = 0.21$ [mA], $I_1 = 0.60$ [mA], $L_s = 50$ [mH], $f = 1.00$ [kHz])



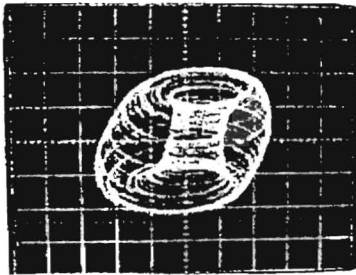
X: 0.1 (V/div), Y: 0.5 (mA/div)
(a) Experimental results



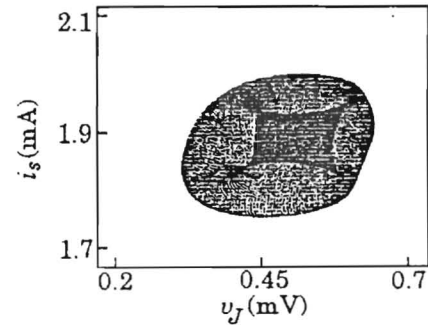
(b) Simulated results

図 4.7 3倍周期振動

($I_0 = 0.16$ [mA], $I_1 = 0.60$ [mA], $L_s = 50$ [mH], $f = 1.00$ [kHz])



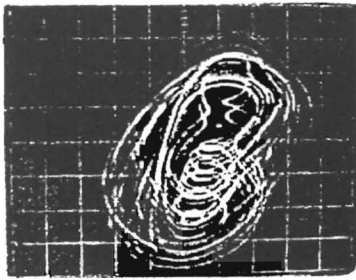
X: 50 (mV/div), Y: 50 (nA/div)
(a) Experimental results



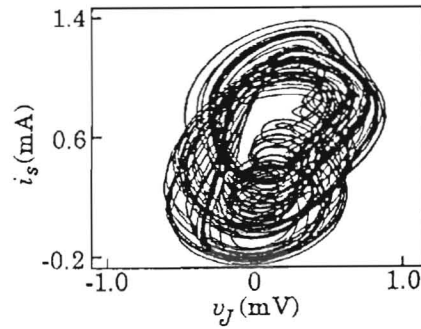
(b) Simulated results

図 4.8 概周期振動

($I_0 = 1.90$ [mA], $I_1 = 0.05$ [mA], $L_s = 100$ [mH], $f = 1.00$ [kHz])



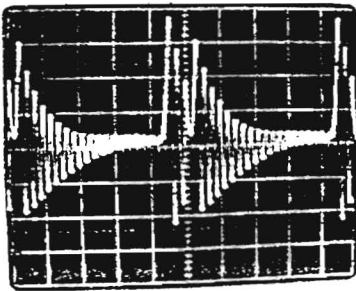
X: 0.2 (V/div), Y: 0.2 (mA/div)
(a) Experimental results



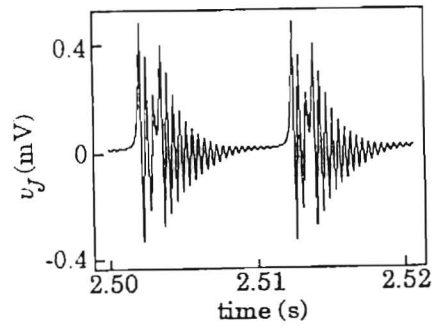
(b) Simulated results

図 4.9 カオス振動

$(I_0 = 0.50 \text{ [mA]}, I_1 = 0.30 \text{ [mA]}, L_s = 100 \text{ [mH]}, f = 1.00 \text{ [kHz]})$



X: 2 (ms/div), Y: 0.1 (V/div)
(a) Experimental results



(b) Simulated results

図 4.10 張弛振動 (時間波形)

$(I_0 = 0.38 \text{ [mA]}, I_1 = 0.60 \text{ [mA]}, L_s = 50 \text{ [mH]}, f = 1.00 \text{ [kHz]})$

4.3.2 振動モードの回路パラメータ依存性

本シミュレータを用いて振動モードの回路パラメータ依存性について実験・考察した結果について以下に述べる。なお、可変な回路パラメータとしては、外部から加える直流バイアス電流 I_0 、強制振動成分 I_1 、強制振動周波数 f 、負荷側のインダクタンス L 、および負荷抵抗 R_L がある。しかしながら、直流バイアス電流 I_0 と負荷抵抗 R_L は共に、接合電圧の直流成分を決定するという意味ではほぼ同様な影響を振動モードに与えることが判っているので、 R_L は除いて、 I_0 、 I_1 、 f 、 L の4つのパラメータを採用した。

(a) $I_1 - I_0$ 平面

外力の振動成分 I_1 を縦軸、直流バイアス電流 I_0 を横軸にとり、振動モードをプロットした結果を図 4.11 に示す。同図において、(a) は本シミュレータによる結果、また (b) は計算機シミュレーションによる結果である。図において、白抜き部分は、基本調波振動、粗い横縞は 2 倍周期振動、粗い縦縞は 3 倍周期振動、細かい横縞は 4 倍周期振動、細かい縦縞は 5 倍周期振動、そしてグレーの部分は概周期もしくはカオス振動を表している。実験とシミュレーションは良く一致していることが判る。

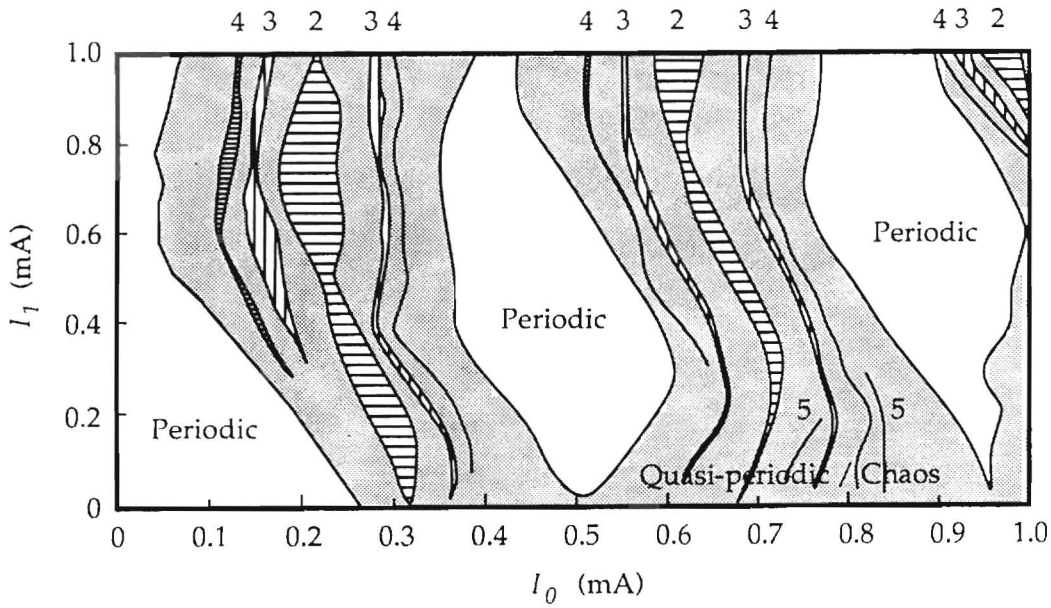
この図において特徴的なことは、直流バイアス電流 I_0 に関して周期性をもっていることである。これは、次のような理由によると考えられる。すなわち、直流バイアス電流の増加はジョセフソン素子の電圧の直流成分を増加させ、結果として発振周波数が上がる。この周波数と外部振動の周波数の同期関係により、図に見られるような周期性が現われると推測される。

また直流バイアス電流 I_0 が小さいところで基本調波振動を呈するのは、素子の臨界電流が 0.26 [mA] であるため、 $I_c \sin \phi$ なる交流電流が生ぜず、外部振動にそのまま同期しているためであると考えられる。

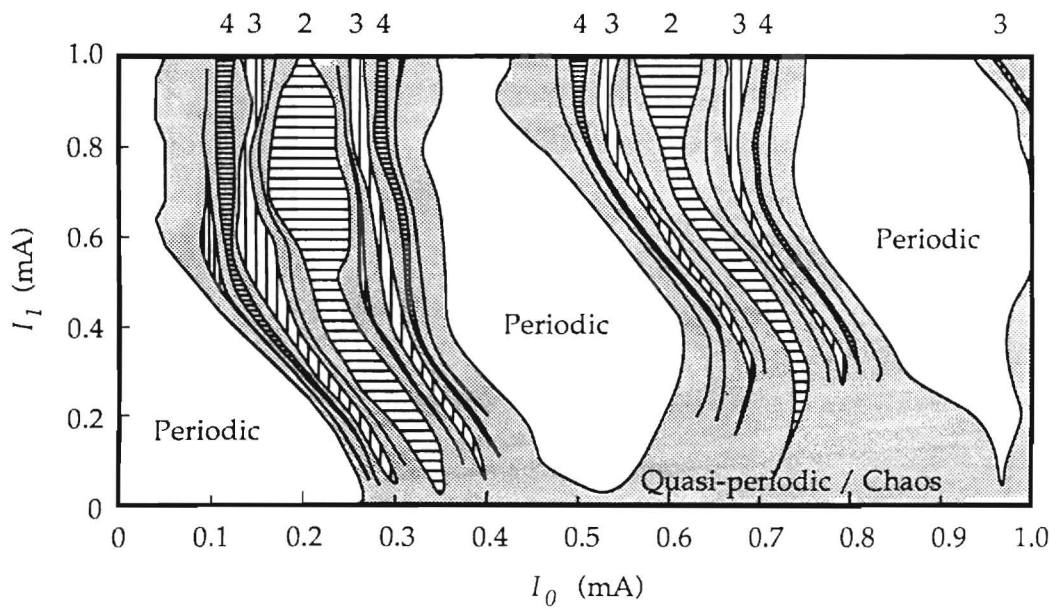
また、強制振動の振幅 I_1 が小さいところで、不規則な振動になりやすいのは、素子の自励振動を引き込むだけの力がないためと考えられる。

(b) $f - I_0$ 平面

外力の周波数 f を縦軸、直流バイアス電流 I_0 を横軸にとり、振動モードをプロットした結果を図 4.12 に示す。この図においても直流バイアス電流 I_0 に関して周期性が見られる。ただし、外部強制振動の周波数を縦軸にとっているため、周波数の増加に伴って、 I_0 の周期の幅も広がっている。これは、 $I_1 - I_0$ 平面のところでも述べた理由を裏付けている。



(a) Experimental results

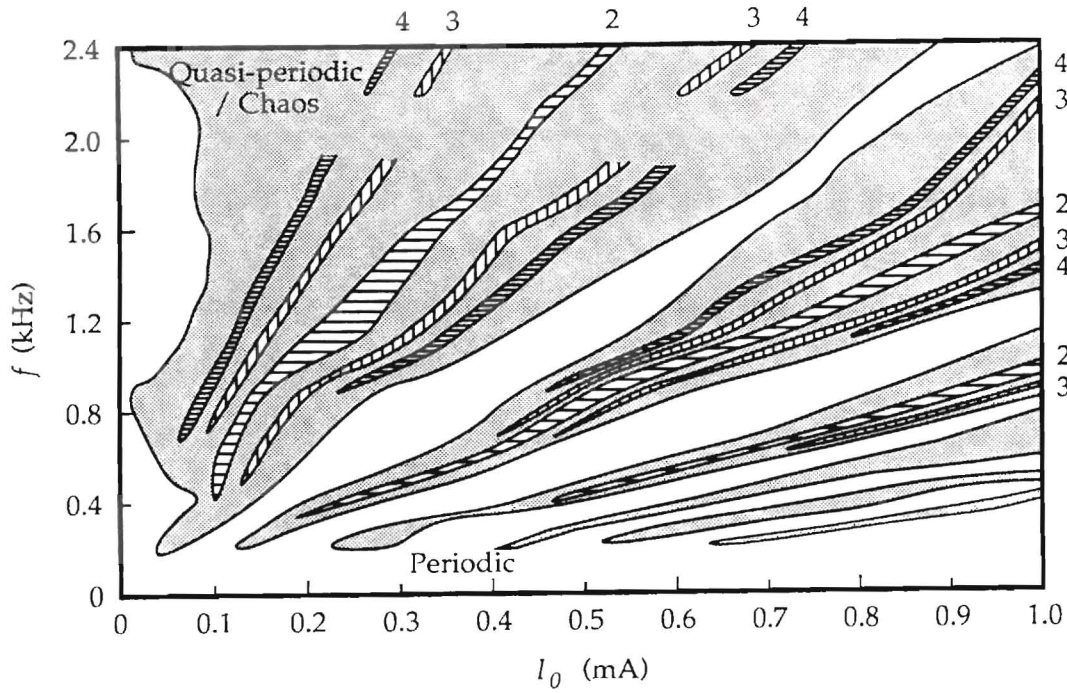


(b) Simulated results

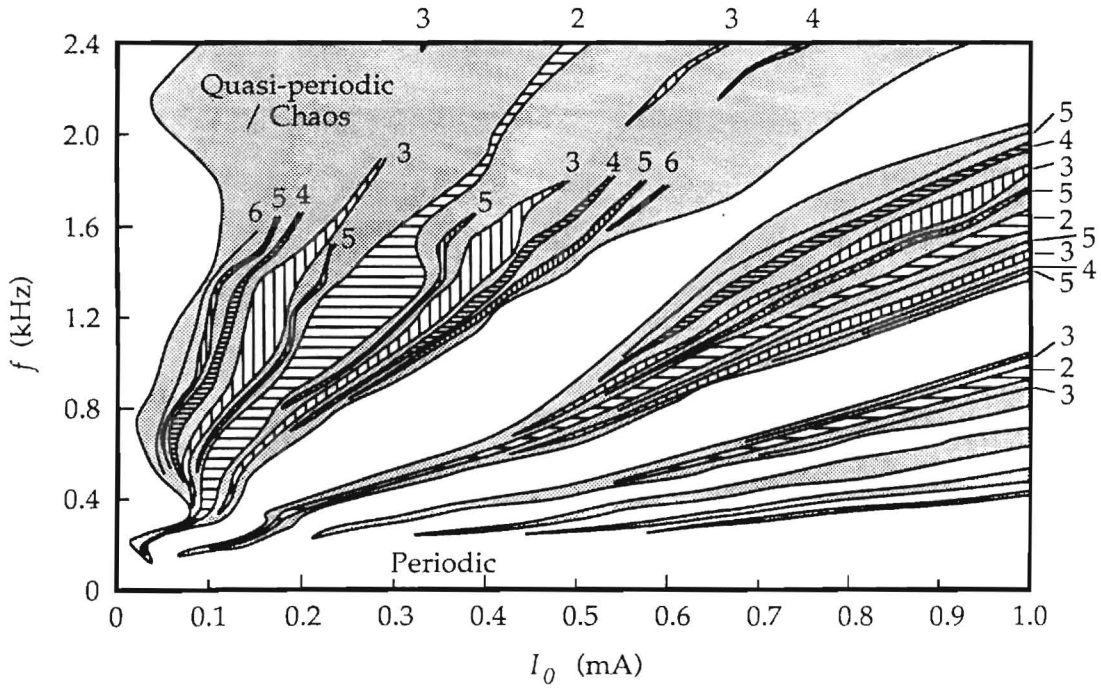
図 4.11 振動モード分布 ($I_1 - I_0$ 平面)

(c) $L - I_0$ 平面

負荷側のインダクタンス L を縦軸，直流バイアス電流 I_0 を横軸にとり，振動モードをプロットした結果を図 4.13 に示す。この図においても直流バイアス電流 I_0 に関して周期



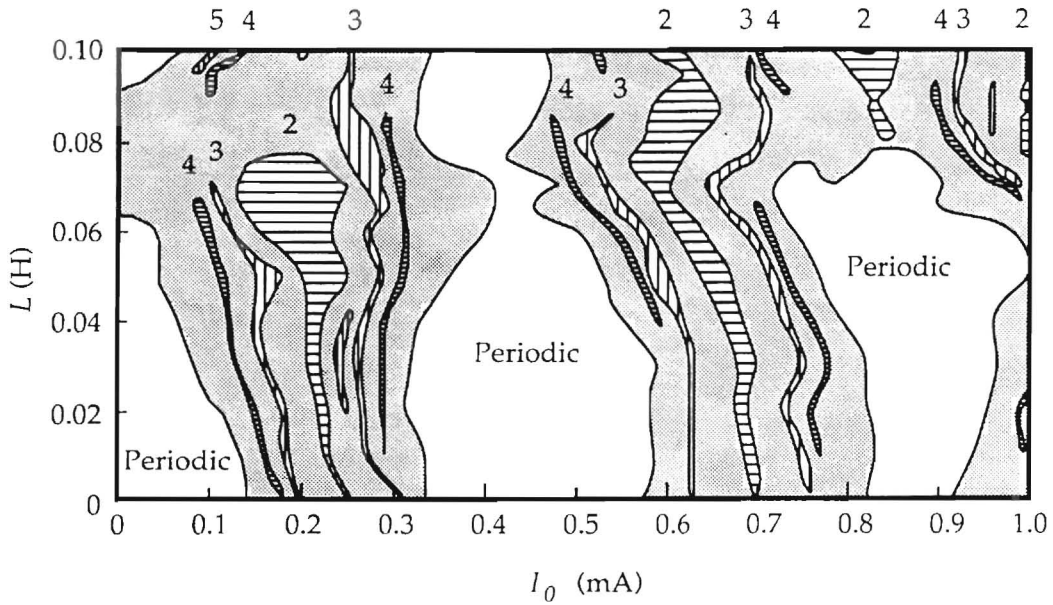
(a) Experimental results



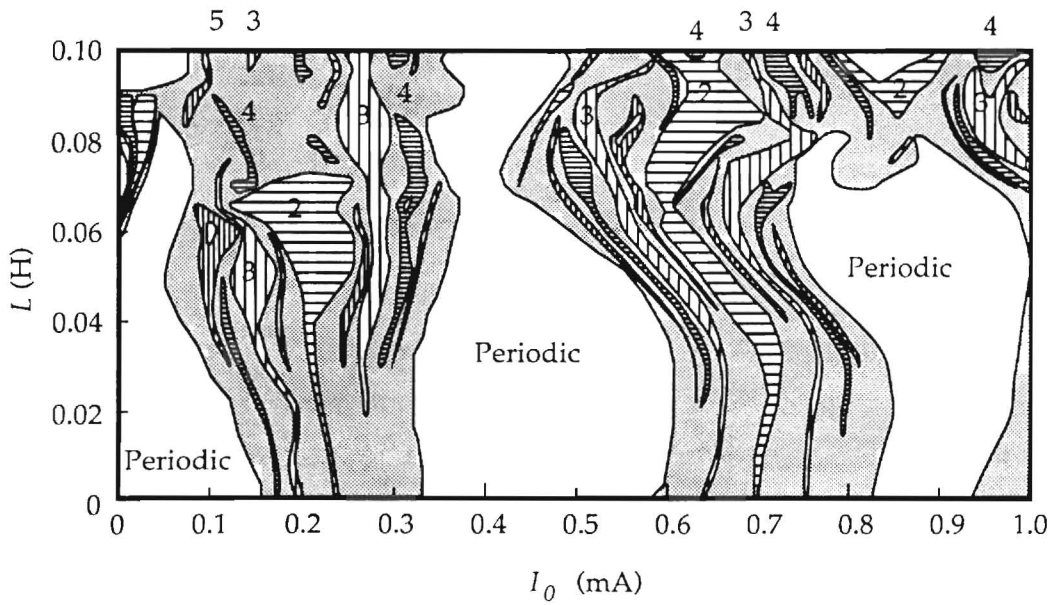
(b) Simulated results

図 4.12 振動モード分布 ($f - I_0$ 平面)

性が見られるが、 $L > 0.06$ [H] 以上の領域では、かなり乱れている。この理由に関しては現在検討中であるが、一般に L が大きくなるほど、振動は複雑になる傾向が見られる。



(a) Experimental results



(b) Simulated results

図 4.13 振動モード分布 ($L - I_0$ 平面)

4.4 結言

ジョセフソン素子回路に生じる各種振動姿態と回路定数の関係の明確化を目的として、オペアンプを用いたアナログ回路によってジョセフソン素子をシミュレートして、実験を

行った結果について述べた。

まずシミュレータの原理を説明し、振動姿態の回路パラメータ依存性に関する実験結果および考察について、新しい知見を述べた。これらは、ジョセフソン素子の特にアナログ応用（計測、通信など）分野において有用な指針になると考えられる。

第 5 章

弛張振動の発生領域の解析

5.1 序

弛張振動を利用したデバイス開発が重要な分野となっている。例えば、ジョセフソン素子に生じる振動の周波数が外部磁界により敏感に変化する性質を超高感度磁気センサー等に応用する研究が現在進められている [54, 55, 56]。この系では、ジョセフソン素子に生じる振動周波数が非常に高く（数百 [GHz] 以上）測定が困難なために、周波数を下げるために弛張振動が利用されている。しかしながら、ジョセフソン素子回路の弛張振動に関して、回路パラメータと振動姿態の詳細な関係は現在、明らかにされていない。そこで本章では、磁界の影響も考慮した計算機シミュレーションにより、弛張振動の発生領域を解析している [51, 53]。本章では、基本的なジョセフソン素子回路のうち、単素子の場合を中心に SQUID 回路も含めて、回路定数と弛張振動の発生領域の大域的な関係を計算機シミュレーションにより解析した結果、従来報告されていない性質として、

- (1) 各振動モードの境界はバイアス電流 I_B と負荷側の抵抗 R_s の積 $R_s \cdot I_B$ ではほぼ決定される。振動モードは $R_s \cdot I_B$ の増加に伴い、弛張振動から単周期振動へ変遷し、その間にカオス振動が生ずる。またインダクタンス L_s の増加に伴い、弛張振動領域は広く、カオス振動は狭くなる。
- (2) SQUID 回路では単素子の場合と同様な振動姿態と回路パラメータの関係があり、さらに外部磁束 Φ_x に対しても弛張振動領域は影響を受ける。

を明らかにしている [51, 53]。

5.2 単素子自律系回路の解析

本解析に用いた単素子回路を図 5.1 に示す。これはトンネル型素子に、抵抗 R_s とインダクタンス L_s を接続し、直流バイアス電流源を印加した自律系回路である。本解析では取扱いを容易にするため表 5.1 に従って正規化を行った。また、表 5.2 に解析に用いる回路パラメータを示す。数値計算は Runge-Kutta-Gill 法により行った。

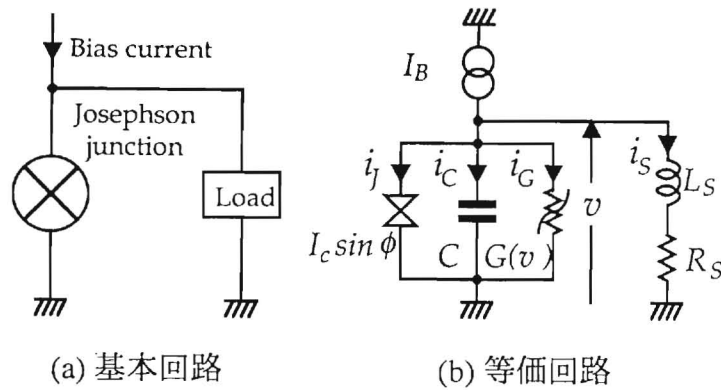


図 5.1 単素子回路

表 5.1 規格化表

項目	正規化因子
電流	I_c (臨界電流)
抵抗	R_{nn} (常伝導抵抗)
電圧	$V_0 \equiv I_c \cdot R_{nn}$
時間	$\omega_0^{-1} \equiv \left(\frac{2\pi V_0}{\Phi_0} \right)^{-1}$
インダクタンス	$L_0 \equiv \frac{R_{nn}}{\omega_g}$
キャパシタンス	$C_0 \equiv \frac{1}{\omega_g R_{nn}}$

図 5.1 の単素子回路には主として以下の 3 つの振動が発生する。

- A. 単周期振動
- B. カオス振動

表 5.2 回路パラメータ

項目	素子値	正規化値
I_C	0.2000 [mA]	1
R_{nn}	6.300 [Ω]	1
R_{sg}	100.0 [Ω]	15.873
V_g	2.500 [mV]	1.9841
V_d	50.00 [μ V]	0.039683
C	0.4800 [pF]	11.577

C. 弛張振動

これらの振動波形の例を (a) 電圧波形 および (b) 電流波形 について、それぞれ図 5.2 ~5.4 に示す。

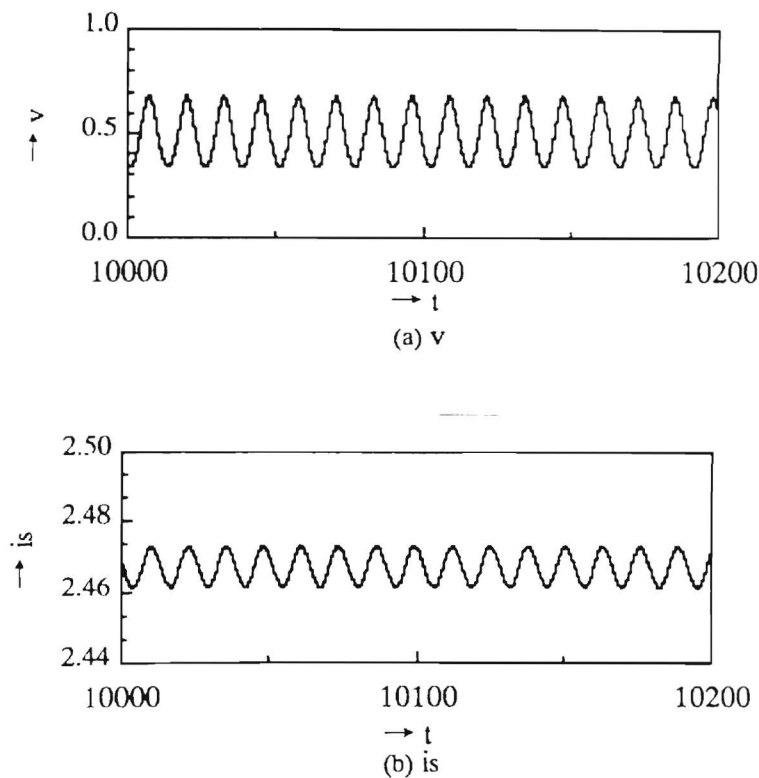


図 5.2 基本調波振動

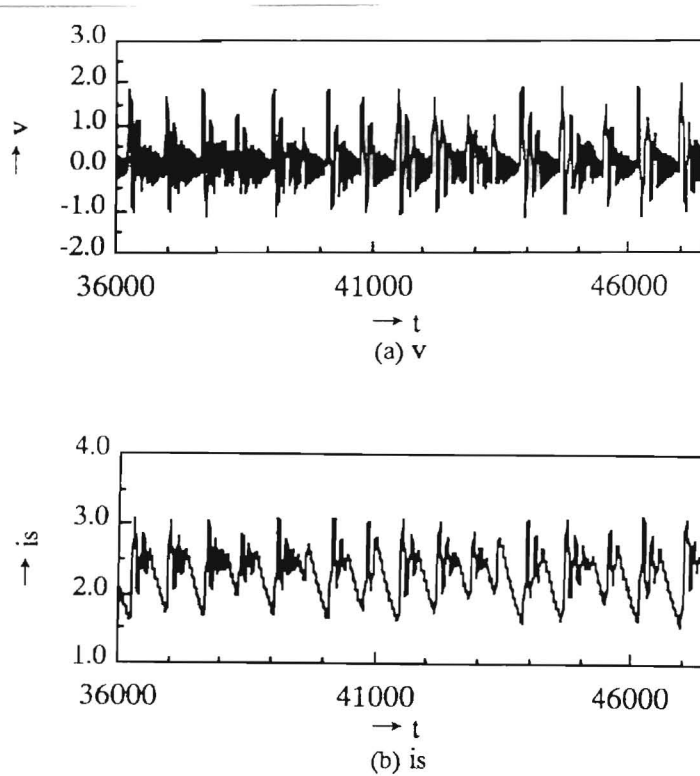


図 5.3 カオス振動

回路パラメータに対する振動モードの変化を観察するため分岐図が用いられる。これは外力の一周期毎に v をプロットするのが一般的であるが、本解析に用いた回路は自励系であるため、 $\phi = 2n\pi$ (n :自然数) における v をプロットする。この方法では弛張振動・カオス振動は多数の点、 m 倍周期振動 (m :自然数) は m 個の点で表される。ここではバイアス電流 $I_B = 2.5$ とし、抵抗 R_s の変化に伴う振動モードの変化をインダクタンス L_s が、

(a) 60.707 (0.10 [nH])

(b) 303.54 (0.50 [nH])

の 2 通りについて解析した結果を図 5.5 に示す。

インダクタンス L_s が小さい場合の (a) では、 R_s が小さい領域で弛張振動が発生していることが判る。 R_s が大きくなるにつれてカオス振動になり、最終的には $R_s = 0.14$ 付近から単周期振動になる。一方 (b) は (a) に比べると弛張振動が R_s の大きい側に広がり、カオス振動が小さくなっている。 $R_s = 0.17$ 付近から単周期振動領域になる。

このような分岐図では振動の大域的な傾向はつかめるものの、弛張振動とカオス振動の明確な区別をつけることは困難である。そこでカオスを判別するリヤプノフ指数を併用し

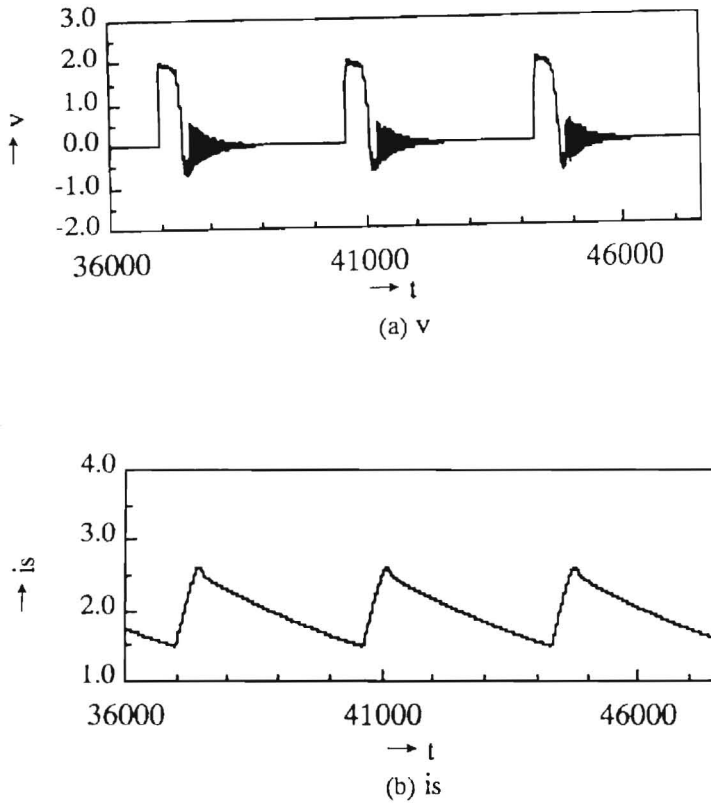


図 5.4 弛張振動

て各振動モードを求めた。リヤプノフ指数は、トラジェクトリーの分離の速さを表わす量である。リヤプノフ指数の符号によりトラジェクトリーの振る舞いが決まり、減衰する場合は負、発散する場合は正、発散も減衰もない場合は0になる。従ってカオスはトラジェクトリーの発散なのでリヤプノフ指数は正になる。リヤプノフ指数は一般に n 変数の系には n 個存在する。これら n 個の値のうち最大のものを最大リヤプノフ指数といい、この値が正であればその系はカオスである。本解析では各 R_s における最大リヤプノフ指数が正になったものをカオス振動と判別した。

単周期振動とカオス振動の振動の境界、およびカオス振動と弛張振動の境界となるパラメータの値を表 5.3 に示す。なお、実際の境界は非常に複雑に入り乱れているため、領域の分類に関しては多少の他の振動の発生は無視する。これより各振動の境界値はバイアス電流と抵抗の積 $R_s \cdot I_B$ でほぼ決定されることがわかる。

また、振動モードと回路パラメータ R_s, L_s の大域的な関係を図 5.6 に示す。

ここでは $I_B = 2.5$ とした。同図から、抵抗 R_s が大きくなるにつれて、振動モードは $C \rightarrow B \rightarrow A$ と変化している。またインダクタンス L_s の増加に伴い、弛張振動領域は次

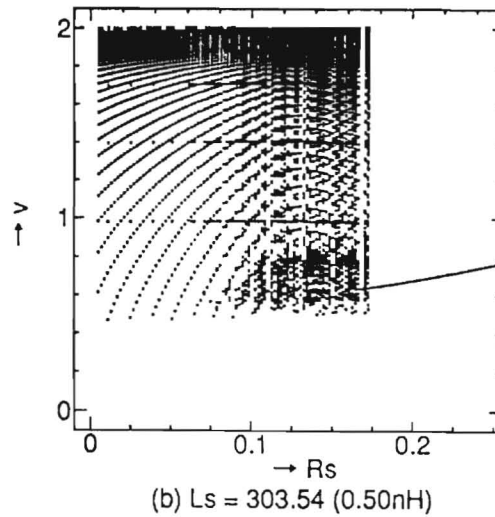
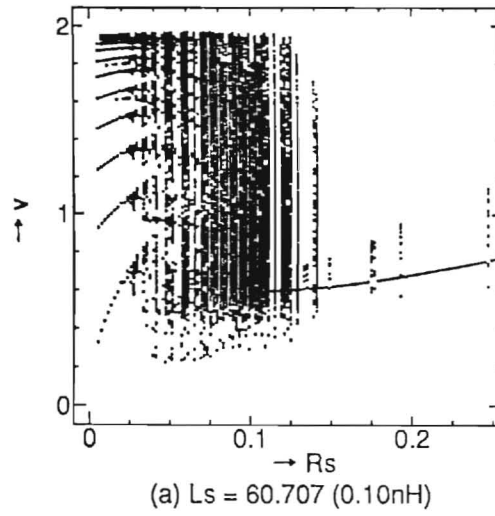


図 5.5 分岐図

第に広くなり、反面カオス領域は狭くなっている。振動モードは $R_s \cdot I_B$ でほぼ決まるため、本解析で用いた素子については横軸 $R_s \cdot I_B$ とした場合、任意の I_B でもこの振動モードの分布はほぼ一致する。

以上の結果は素子の非線形抵抗の特性上に表すことができる。すなわち負荷線により、素子の振動モードが分類可能である。バイアス電流 $I_B = 2.5$ 、インダクタンス L_s が、

(a) 60.707 (0.10 [nH])

(b) 303.54 (0.50 [nH])

の 2 つの場合の負荷線を図 5.7 に示す。

これらの図から、素子の非線形抵抗の特性上のどの部分において、どのような振動が発生するのかを判別することができる。弛張振動を利用するためには、C 領域に入るような

表 5.3 振動モードの境界

		boundary of A and B		boundary of B and C	
Ls	IB	Rs	Rs·IB	Rs	Rs·IB
60.707 (0.10nH)	1.5	0.240	0.36	0.075	0.11
	2.5	0.140	0.35	0.040	0.10
	3.0	0.120	0.36	0.030	0.09
151.77 (0.25nH)	1.5	0.305	0.46	0.130	0.20
	2.5	0.185	0.46	0.080	0.20
	3.0	0.155	0.47	0.070	0.21
303.54 (0.50nH)	1.5	0.275	0.41	0.205	0.31
	2.5	0.165	0.41	0.120	0.30
	3.0	0.135	0.41	0.105	0.32

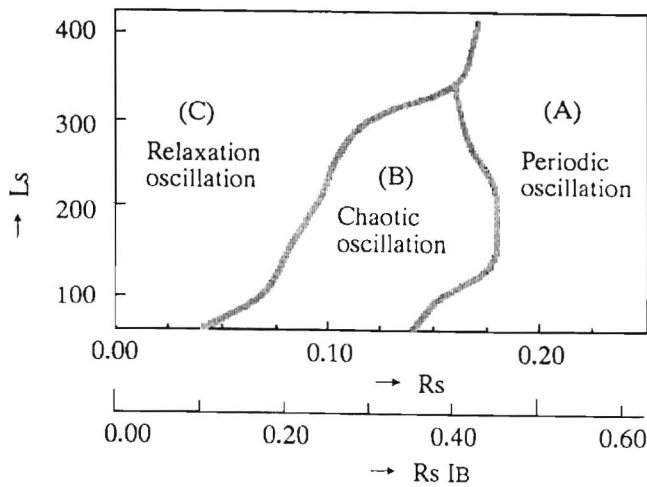
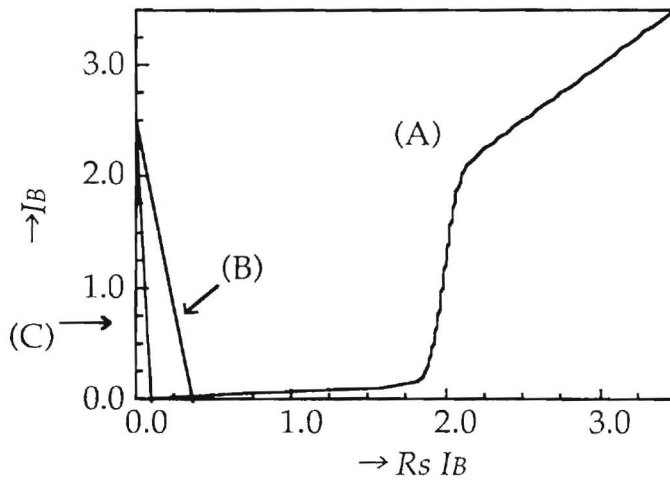


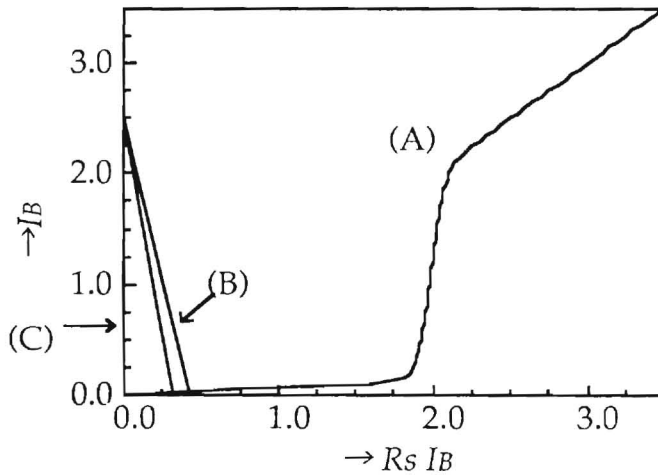
図 5.6 振動モードの R_s, L_s 依存性

回路パラメータを取る必要がある。(a)では $R_s \cdot I_B < 0.10$, (b)では $R_s \cdot I_B < 0.30$ であればよい。また、他のパラメータでは図 5.7をもとにして書き表すことができる。

以上から、振動モードと回路パラメータとの間に次の関係があることが判明した。



(a) $L_s = 60.707$



(b) $L_s = 303.54$

図 5.7 振動モードと負荷線の関係

- (1) 各振動モードの境界は抵抗とバイアス電流の積 $R_s \cdot I_B$ でほぼ決まり，素子の非線形特性上に表すことができる。
- (2) 素子に発生する振動は， $R_s \cdot I_B$ の増加に伴い弛張振動から単周期振動へ変化する。この振動領域の境界部にカオス振動が発生する。
- (3) インダクタンス L_s の増加に伴い，弛張振動領域が広く，カオス振動領域が狭くなる。

5.3 SQUID 回路の解析

解析する SQUID 回路を図 5.8 に示す。これは一般に ROS (Relaxation Oscillating SQUID) とよばれる回路である。この回路では外部磁束に対して SQUID の平均電圧と発振周波数が変化する。この SQUID は対称形で、ループの面積は素子の接合面積に比べ十分大きいとし、外部磁束は素子に影響を与えないものとする。表 5.4 に回路パラメータを示す。SQUID は Φ_0 周期で等しい振る舞いをするため、外部磁束についてはその範囲を $0 \leq \Phi_x \leq \Phi_0$ とした。

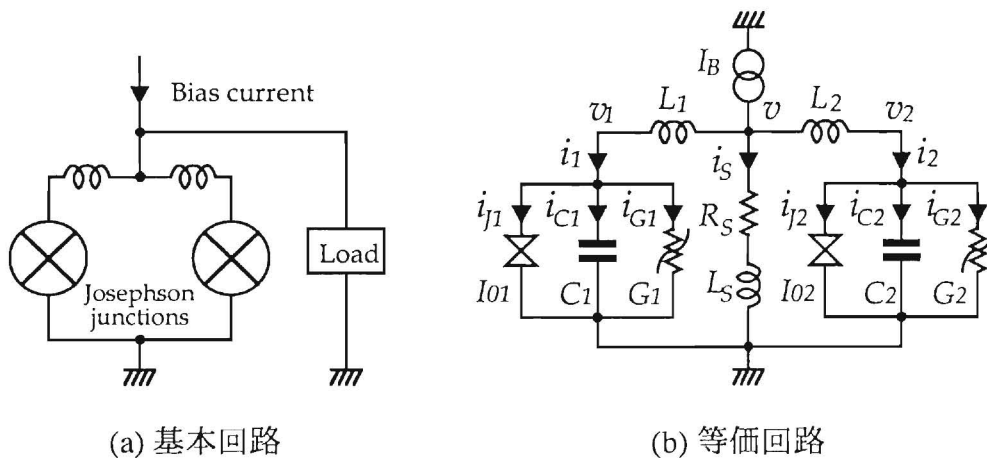


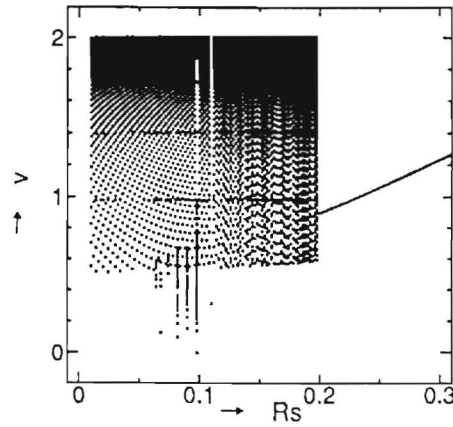
図 5.8 SQUID 回路

表 5.4 回路パラメータ

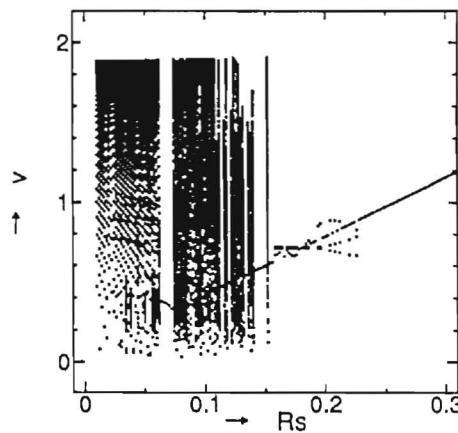
項目	素子値	正規化値
I_{C1}, I_{C2}	0.1000 [mA]	1
R_{nn1}, R_{nn2}	12.60 [Ω]	1
R_{sg1}, R_{sg2}	200.0 [Ω]	15.873
V_{g1}, V_{g2}	2.500 [mV]	1.9841
V_{d1}, V_{d2}	50.00 [μ V]	0.039683
C_1, C_2	0.2400 [pF]	11.577
L_1, L_2	5.000 [pH]	1.5193

回路パラメータと振動モードの関係を観察するために分岐図を用いた。図 5.9 は $I_B = 4.00$, $L_s = 303.85$ とし、(a) $\Phi_x/\Phi_0 = 0$, (b) $\Phi_x/\Phi_0 = 0.5$ の 2 通りの分岐図である。

SQUID 回路では単素子の場合に比べ多くの振動モードが観察される。



(a) $\Phi_x/\Phi_0=0.00$



(b) $\Phi_x/\Phi_0=0.50$

図 5.9 分岐図

(a) では、 R_s が小さい範囲で弛張振動が発生しており、 $R_s = 0.195$ 付近に弛張振動と単周期振動の境界がある。また弛張振動の領域内でも $R_s = 0.070 \sim 0.100$ 付近にカオス振動が発生している。

(b) では、(a) に比べて弛張振動領域が狭くなっており、 R_s が大きくなるにつれて大域的に見て、弛張振動、単周期、カオス、3倍周期、単周期の各振動領域へ順に移り変わる。カオス領域は (a) に比べて広がっている。

これらの結果から SQUID の場合も単素子の場合と同様に R_s の増加に伴い弛張振動領域から単周期振動領域へ変遷し、その間にカオス振動等が発生していることが判る。また外部磁束 Φ_x に対しても弛張振動領域は影響を受けている。

5.4 結言

基本的なジョセフソン素子回路に生じる振動姿態と回路定数との大域的な関係を解析した。その結果、従来報告されていない性質として、

- (1) 各振動モードの境界はバイアス電流 I_B と負荷側の抵抗 R_s の積 $R_s \cdot I_B$ でほぼ決定される。振動モードは $R_s \cdot I_B$ の増加に伴い、弛張振動から単周期振動へ変遷し、その間にカオス振動が生ずる。またインダクタンス L_s の増加に伴い、弛張振動領域は広く、カオス振動は狭くなる。
- (2) SQUID 回路では単素子の場合と同様な振動姿態と回路パラメータの関係があり、さらに外部磁束 Φ_x に対しても弛張振動領域は影響を受ける。

を明らかにした。これらの結果は弛張振動を利用する系（磁気センサー等）における回路定数の設定指針として大いに貢献できると期待される。

第 6 章

回路結線の解析手法（規則性抽出）

6.1 序

現在、電子デバイスは集積回路として製作されることが大半である。したがって、配置配線の手法においても振動の影響を考慮する必要がある。特に素子間を結ぶ配線は必ずインダクタンス成分を持ち、ジョセフソン素子の振動モードに与える影響は少なくない。このような影響を厳密に考慮して設計を行うには、マスクパターンが決定した後に各配線のインダクタンス成分等を抽出して、再度解析を行う必要がある。しかしながら、一般的に有効と考えられる方策としては、(1) 配線長をできるだけ短くすると同時に、(2) 並列に動作する同一の回路ブロックがある場合には、マスクパターンも均一にすることが挙げられる。特に後者は、振動モードが複雑化して予期せぬ異常振動が発生することを防ぐために役立つと考えられる。このようなことから、配置配線に関する設計手法の改善が必要である。

そのためにまず回路結線の構造、特に規則性を抽出するための新しい手法について本章で述べる [89, 90, 91]。この手法を用いて、同一の部分回路を配置されることにより、結合系における振動姿態の複雑化を低減でき、振動現象の解析も簡略化できる。従来、繰り返し規則性の抽出手法は提案されているが、回路を互いにオーバーラップして抽出してしまう欠点があった [98]。本手法はこれらの欠点を解消するために考案されたものである。

本章では、提案する手法の原理について述べた後、計算機実験による結果を示し、有効性を確認する。

6.2 手法

6.2.1 記号の定義

対象とする回路に存在するセル, ネットの集合を各々

$$C = \{C_i; 1 \leq i \leq N_C\} \quad (6.1)$$

$$N = \{N_i; 1 \leq i \leq N_N\} \quad (6.2)$$

とする。ここで N_C は全セル数, N_N は全ネット数を表す。またセルの種類および全ての端子 (外部端子を除く) の種類の集合を

$$K = \{K_i; 1 \leq i \leq N_K\} \quad (6.3)$$

$$T = \{T_i; 1 \leq i \leq N_T\} \quad (6.4)$$

とする。ここで N_K はセルの種類総数, また N_T はセル K_i 内に存在している端子の総数を S_i とすれば,

$$N_T = \sum_{i=1}^{N_K} S_i \quad (6.5)$$

により表せる。

図 6.1 に示す回路を例にすれば,

$$N_C = 22 \quad (6.6)$$

$$C = \{C_1, C_2, \dots, C_{22}\} \quad (6.7)$$

$$N_N = 33 \quad (6.8)$$

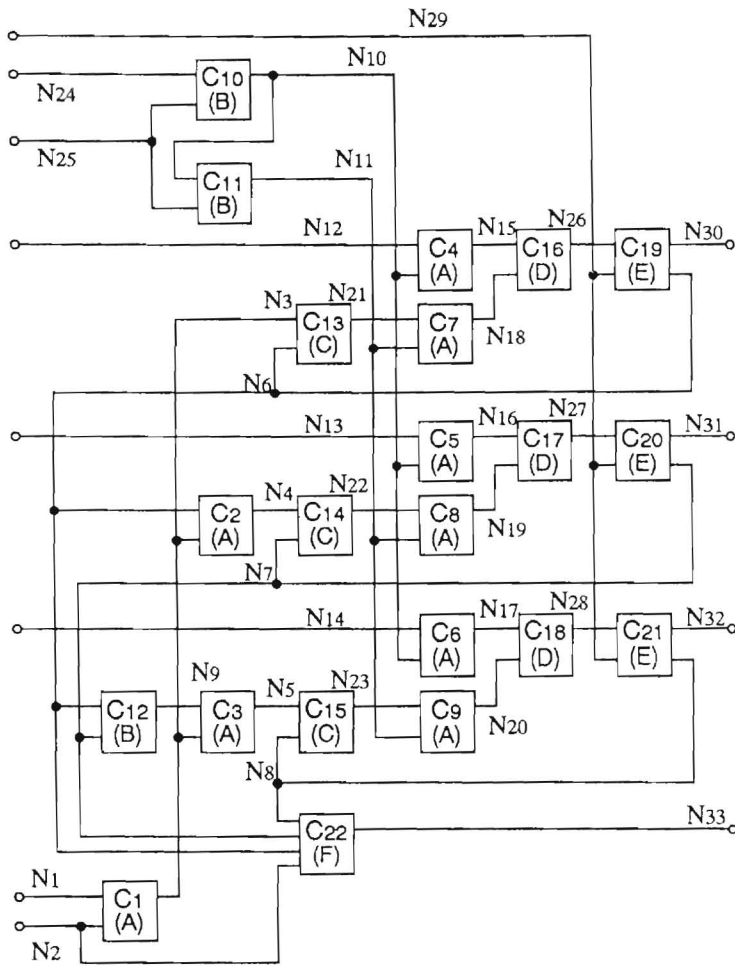
$$N = \{N_1, N_2, \dots, N_{33}\} \quad (6.9)$$

$$N_K = 6 \quad (6.10)$$

$$\begin{aligned} K &= \{K_1, K_2, K_3, K_4, K_5, K_6\} \\ &= \{A, B, C, D, E, F\} \end{aligned} \quad (6.11)$$

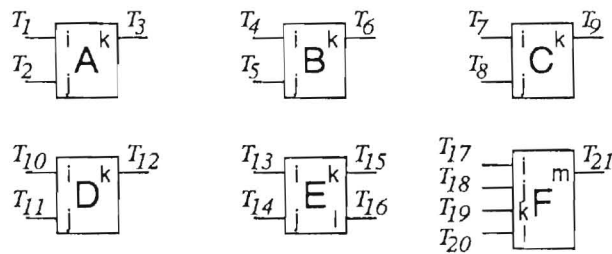
$$\begin{aligned} N_T &= S_1 + S_2 + S_3 + S_4 + S_5 + S_6 \\ &= 3 + 3 + 3 + 3 + 4 + 5 \\ &= 21 \end{aligned} \quad (6.12)$$

$$\begin{aligned} T &= \{T_1, T_2, \dots, T_{21}\} \\ &= \{A.i, A.j, A.k, \\ &\quad B.i, B.j, B.k, \end{aligned}$$



(a) 回路

(Ci : セル名, Ni : ネット名, ()内 : セル種類名)



(b) 使用セルと端子

(セル枠内 : 端子種類名, セル枠外 : 端子名)

図 6.1 対象とする系の具体例

...

$$\{F.i, F.j, F.k, F.l, F.m\}$$

(6.13)

となる（ここで、例えば A_i はセル A の端子 i を意味する）。

6.2.2 ネット間の類似性の抽出

回路の繰り返し規則性を抽出するために、まず全てのネット間の類似性を抽出する。一般にネットは、接続しているセルの種類と端子によって定義されている。一方、本章では、図 6.1(b) に示しているようにセルの種類まで判別可能な端子名をつけているので、2つのネット間の類似性は、互いに共通して含んでいる端子の個数によって定義できる。

いま、取り扱いを見通し良くするために、端子 T_i を行、ネット N_j を列に対応させて行列 A を作成する。

$$A = [a_{ij}] \quad (1 \leq i \leq N_T, 1 \leq j \leq N_N) \quad (6.14)$$

ここで要素 a_{ij} は端子 T_i がネット N_j に接続していれば $a_{ij} = 1$ 、それ以外は $a_{ij} = 0$ とする。そして次に示す行列 X を計算する¹。

$$X = A^t A \quad (6.15)$$

X の成分 x_{ij} は、

$$x_{ij} = \sum_{k=1}^{N_T} a_{ki} a_{kj} \quad (1 \leq (i, j) \leq N_N) \quad (6.16)$$

となり要素 $a_{ki} a_{kj}$ は、端子 T_k がネット N_i, N_j に同時に接続しているなら 1、それ以外の場合は 0 となる。したがって、式 (6.16) の値は、ネット N_i, N_j が類似している程大きな値となる。ここではさらに正規化を行い、

$$r_{ij} = \frac{x_{ij}}{\sqrt{x_{ii} x_{jj}}} \quad (6.17)$$

を成分とする行列 R を作成する。

次に類似性のあるネット同士を抽出する手法について述べる。ここで提案する手法は行列が類似関係を満たすとき、 α -レベル集合をとることにより容易に分割木が得られる性質に基づくものである。

まず最初に用語を補足しておく [100, 101]。

¹記号 t は行列の転置を意味する。

(a) 類似関係

大きさ $N \times N$ の正方行列 S が次の3つの条件を満足するとき、類似関係を満たすという。

- (i) $s_{ii} = 1$ (反射性)
- (ii) $s_{ij} = s_{ji}$ (対称性)
- (iii) $s_{ij} \geq \bigvee_{k=1}^N (s_{ik} \wedge s_{kj})$ (推移性)

なお、記号 \vee は最大値、 \wedge は最小値をとる演算を表わす。

(b) α -レベル集合

α を $0 \leq \alpha \leq 1$ としたとき、

$$s_{\alpha ij} = \begin{cases} 1 & (s_{ij} \geq \alpha) \\ 0 & (s_{ij} < \alpha) \end{cases} \quad (6.18)$$

という要素からなる行列を α -レベル集合という。

(c) 分割木

集合の要素を同値類に分割した結果を木表現したものである。例えば、6つの要素から成る集合 $X = \{x_1, x_2, x_3, x_4, x_5, x_6\}$ があるレベルによって、

$$\begin{array}{lcl} \text{レベル 0} & : & \{x_1, x_2, x_3, x_4, x_5, x_6\} \\ & & \downarrow \\ \text{レベル 1} & : & \{x_1, x_3, x_4, x_6\}, \{x_2, x_5\} \\ & & \downarrow \\ \text{レベル 2} & : & \{x_1, x_3\}, \{x_4, x_6\}, \{x_2, x_5\} \\ & & \downarrow \\ \text{レベル 3} & : & \{x_1, x_3\}, \{x_4\}, \{x_6\}, \{x_2, x_5\} \end{array}$$

のように分割されたとき、対応する分割木は、 $\{x_1, x_2, x_3, x_4, x_5, x_6\}$ を根とし、各部分集合を頂点とする木となる。ここで、レベルを上げるほど各部分集合内の要素は互いに類似度の高いものとなる。すなわちこの例では、 x_4, x_6 という要素は比較的類似しているものの（レベル2）、厳密には一致していない（レベル3）。また、 $\{x_1, x_3\}$ と $\{x_2, x_5\}$ はそれぞれ類似な部分集合であるが、 $\{x_2, x_5\}$ の方が低いレベルで枝分かれしているため、独立性の強い（他に類似なものがない）部分集合と言える。

続いて類似性の高いネットを抽出する具体的手法について述べる。式(6.17)で与えられる行列 R は類似関係の条件のうち、(i) と (ii) は満足するが (iii) は満足しない。そこで推移化という操作を施す。いま、max-min 合成（記号 \circ ）により、

$$R^2 = R \circ R \quad (6.19)$$

$$R^3 = R^2 \circ R \quad (6.20)$$

...

$$R^{N_N-1} = R^{N_N-2} \circ R \equiv S \quad (6.21)$$

とおくと、 S は類似関係の3つの条件を満たす [100]。ここで、 A と B の max-min 合成 $C = A \circ B$ の要素は、

$$c_{ij} = \bigvee_{k=1}^N (a_{ik} \wedge b_{kj}) \quad (6.22)$$

で与えられる。

次に α レベル集合を求めさらに分割木を作成する。このとき、 $\alpha = 1$ にすれば厳密に一致したネットが抽出でき、また $0 \leq \alpha \leq 1$ とすれば、 α の値に応じて、厳密には一致していなくても類似性のあるネットを抽出できる。

なお、 $0 < \alpha < 1$ の場合、 α の値によって抽出結果が異なってくる。いま異なった分割木を与える α の値 α_m が M 個あったとし（ただし1は除く）、その集合を $\beta = \{\alpha_1, \alpha_2, \dots, \alpha_m, \dots, \alpha_M\}$ とすると、 β は行列 S の要素 s_{ij} の中に存在している。したがって、 α の値としては行列 S の要素の中から選択すればよい。また、その中で最も1に近い値 α_M が、厳密には一致しないもので最も類似性が高い結果を与える。いま例として、

$$S = \begin{pmatrix} 1 & 0.25 & 0.25 & 0.25 \\ 0.25 & 1 & 0.28 & 0.28 \\ 0.25 & 0.28 & 1 & 0.40 \\ 0.25 & 0.28 & 0.40 & 1 \end{pmatrix} \quad (6.23)$$

を用いれば、

$$\beta = \{0.25, 0.28, 0.40\} \quad (6.24)$$

となり、 $\alpha_M = 0.40$ が求める値となる。なお、類似度を下げてもっと大づかみに類似性把握したい場合は、 α_{M-1} 、 α_{M-2} 等のより小さな α の値を用いればよい。

6.2.3 繰り返し部分回路の抽出

以上は各ネット間の類似性であるが、実際に必要な情報は、繰り返し出現している部分回路である。そのために、

1. ネットの類似性に関する情報から、2つのセルを組み合わせて新しいセルを作成する。このとき2つのセルは、類似なネットに共通して接続しているものの中から選択する。このとき、類似なネットの集合が複数グループある場合は、要素の数が多きグループを優先させる（これでも複数の候補がある場合、現状ではネット番号およびセル番号の小さい順に選択している）。
2. 新たに作成したセルを用いて元の回路を置き換える。
3. 再びネットの類似性を抽出する。

という操作を類似のネットが無くなるまで繰り返す。

なお、終了判定方法としては次の方法がある。まず、厳密に一致するネットを抽出する場合は、 $\alpha = 1$ のときに互いに一致するネットが存在するか否かを調べればよい。また、厳密に一致するものだけでなく類似なネットも含めて抽出する場合は、 α_M が例えば 0.5 以下ならば終了とすればよい（なお、0.5 という値は一例であり、要求する類似度や回路の性質により異なる）。

6.2.4 計算複雑度

ここでは計算時間の大半を費やす行列 R の推移化について計算複雑度を検討する。行列 R の大きさは行列 X の大きさに等しく、 $N_N \times N_N$ (N_N : ネット数) である。また1つの要素を計算するには N_N に比例する時間を要する。一方、 R^{N_N-1} を計算するとき、 R^{N_N-1} と R^{N_N} , R^{N_N+1} , ... の値は一致するので、

$$2^m \geq N_N - 1 \quad (6.25)$$

を満足する m の値を選んで、 R を $2m$ 回合成した値を使えばよい。例えば R^{31} を計算するには、

$$R^{31} = R^{32} = R^{16} \circ R^{16} \quad (6.26)$$

$$R^{16} = R^8 \circ R^8 \quad (6.27)$$

...

$$R^2 = R \circ R \quad (6.28)$$

を計算すればよいので、およそ $\log_2 N_N$ 回の合成で済む。したがって計算複雑度は

$$O(N_N^3 \log N_N) \quad (6.29)$$

となる。なお、現在ネット数 N_N としては $10^2 \sim 10^3$ 本程度が実用範囲と考えている。

6.3 計算機実験と検討

一例として図 6.1(a) の回路の計算機実験結果を図 6.2(a) に示す。同図はネットの類似

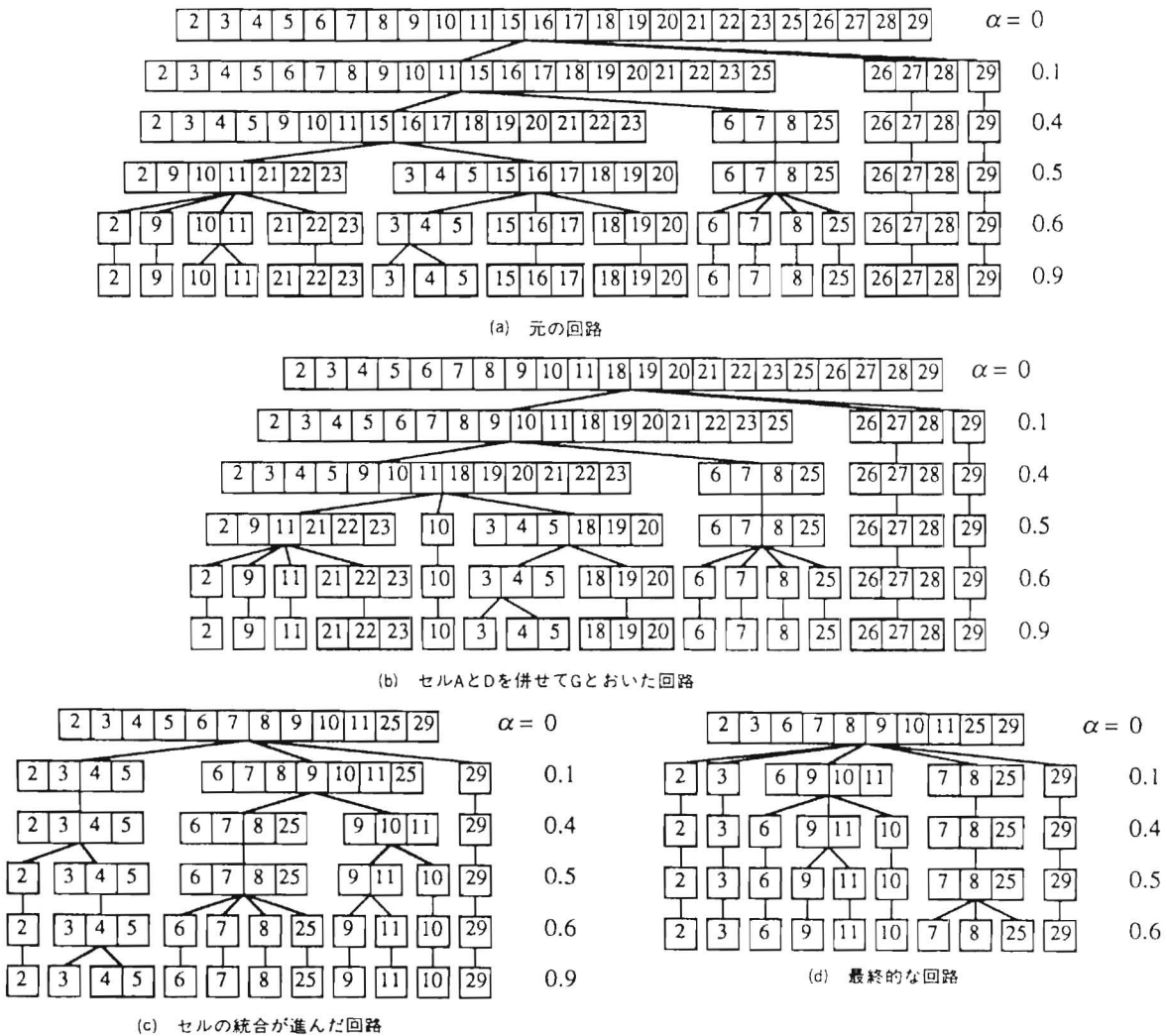


図 6.2 ネットの類似性

度を α をパラメータにして示している。 $\alpha = 0$ の場合、全てのネットは同一のグループと判定されている。なお、ネット 1, 12, 13, 14, 24, 30, 31, 32, 33 は、外部端子につながっている 2 端子間ネットであり、規則性抽出に関しては考慮する必要がないので最初から除外してある。

図6.2(a)において、 $\alpha = 0.1$ の段階で、ネット26, 27, 28が互いに類似なグループとして、また、ネット29が独立性の高いネットとして抽出されている。まず、ネット26, 27, 28に関しては、 $T_{12}(D.k)$ と $T_{13}(E.i)$ を結ぶネットであり、これ以外にはこの2端子間を結ぶネットは存在しない。また、ネット29は $T_{14}(E.j)$ に接続している唯一のネットであることから、 $\alpha = 0.1$ という緩い条件でも独立性が抽出されていると思われる。

次に、 α を0.4にまで上げると、ネット6, 7, 8, 25が類似性のあるネットとして浮かび上がってくる。ここで各ネットが含む端子は、

$$N_6 \ni \{E.l, C.j, A.i, B.i, F.k\} \quad (6.30)$$

$$N_7 \ni \{E.l, C.j, B.j, F.j\} \quad (6.31)$$

$$N_8 \ni \{E.l, C.j, F.i\} \quad (6.32)$$

$$N_{25} \ni \{B.j, B.j\} \quad (6.33)$$

であり、ネット6, 7, 8は $E.l, C.j$ を共通項として含み、ネット7, 25は $B.j$ を共通項として含んでいる。ネット6, 7, 8に比較してネット25は類似性がないように見えるが、セルBは使用個数が少ないのでネット7, 25間の類似性が過大評価されたものと推測される²。

さらに α を上げていくことによって、より類似性の高いネット集合を求めることができる。

$\alpha = 0.9$ の場合は、

$$\{N_{21}, N_{22}, N_{23}\}$$

$$\{N_4, N_5\}$$

$$\{N_{15}, N_{16}, N_{17}\}$$

$$\{N_{18}, N_{19}, N_{20}\}$$

$$\{N_{26}, N_{27}, N_{28}\}$$

が浮かび上がるが、これらは互いにセルの種類と端子が完全に一致しているネット集合である。

なお、ネット26, 27, 28が $\alpha = 0.1$ のときに類似のネットとして抽出されているのに対し、ネット21, 22, 23が $\alpha = 0.6$ になってから抽出されているのは、少し奇異に感じられるかも知れない。この理由はセルDの端子kおよびセルEの端子iは、ネット26, 27, 28にだけ接続しているのに対して、ネット21, 22, 23に接続しているセルの端子は他のネットにも現われていることによる。

次に類似なネットに属しているセルを統合して繰り返し部分回路を抽出する。

²なお、これは好ましいことではないので今後評価関数の再検討をする必要があると考えている。

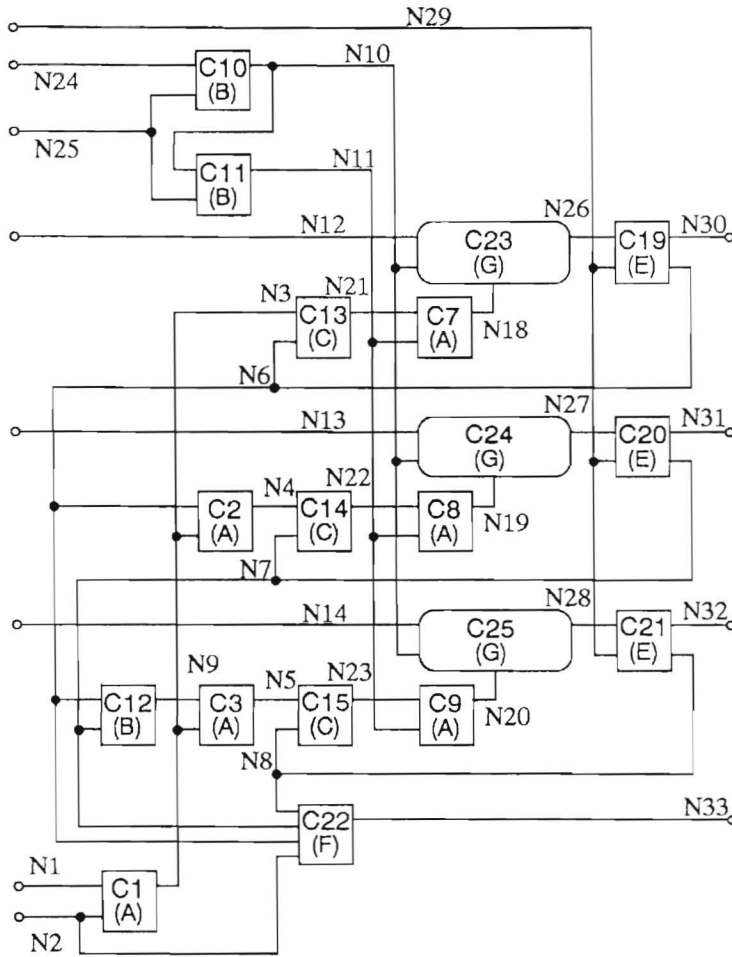


図 6.3 セル A と D を統合してセル G として得られる回路

図 6.2(b) は、互いに類似なネット集合 $\{N_{15}, N_{16}, N_{17}\}$ に接続しているセル A と D を統合してセル G として得られる回路 (図 6.3) におけるネット類似性の抽出結果である。なお、セル G の導入により、ネット 15, 16, 17 は消去される。図 6.2(a), (b) を比較すると、(b) ではネット 10 が 11 から孤立している。これは、図 6.1(a) では、

$$N_{10} \ni \{B.k, B.i, A.j, A.j, A.j\} \tag{6.34}$$

だったものが、新しい回路では、

$$N_{10} \ni \{B.k, B.i, G.j, G.j, G.j\} \tag{6.35}$$

と変化したことにより，ネット 11

$$N_{11} \ni \{B.k, A.j, A.j, A.j\} \tag{6.36}$$

との類似性が殆どなくなったためである。

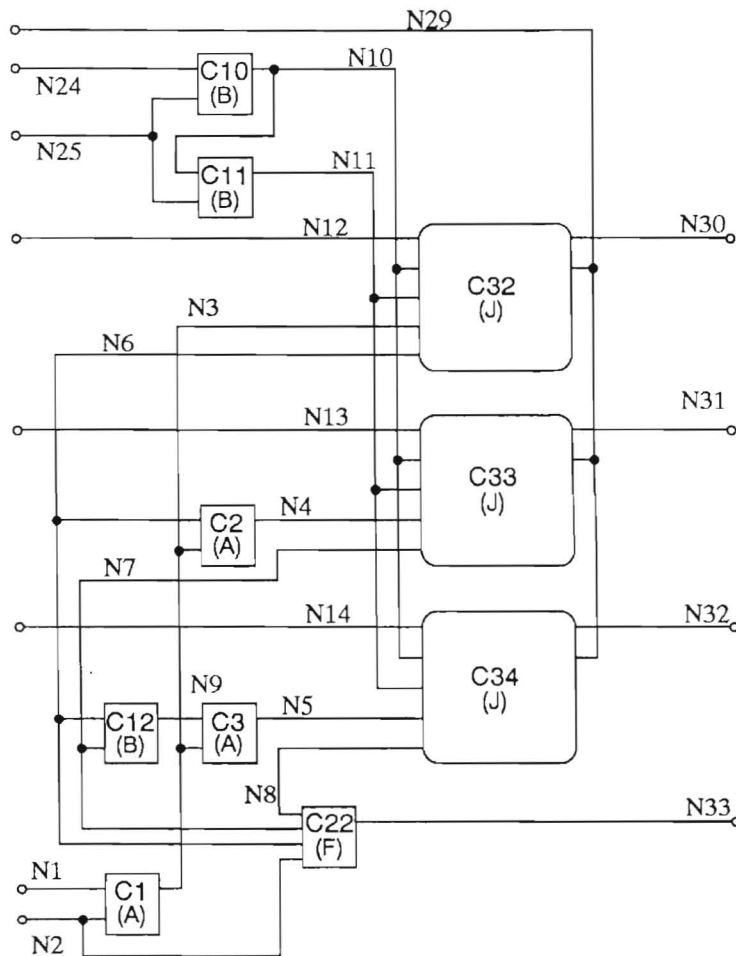


図 6.4 セルの統合が進んだ回路

同様に、ネット集合 $\{N_{18}, N_{19}, N_{20}\}$ に接続しているセル G と A (例えば, C_{23} と C_7) を統合して、セル H を導入して回路を置き換えるという操作を行う。さらに操作を繰り返してゆくと図 6.4 が得られる。また、対応するネットの類似性を図 6.2(c) に示す。同図において $\alpha = 0.6$ の時点でネット 3, 4, 5 に類似性が認められるが、 $\alpha = 0.9$ ではネット 4, 5 だけが類似なネットとして残る。これはセル J と A を結ぶネットという点ではネット 3, 4, 5 は一致するものの、接続の仕方がネット 3 だけ異なるためである。ここではネット

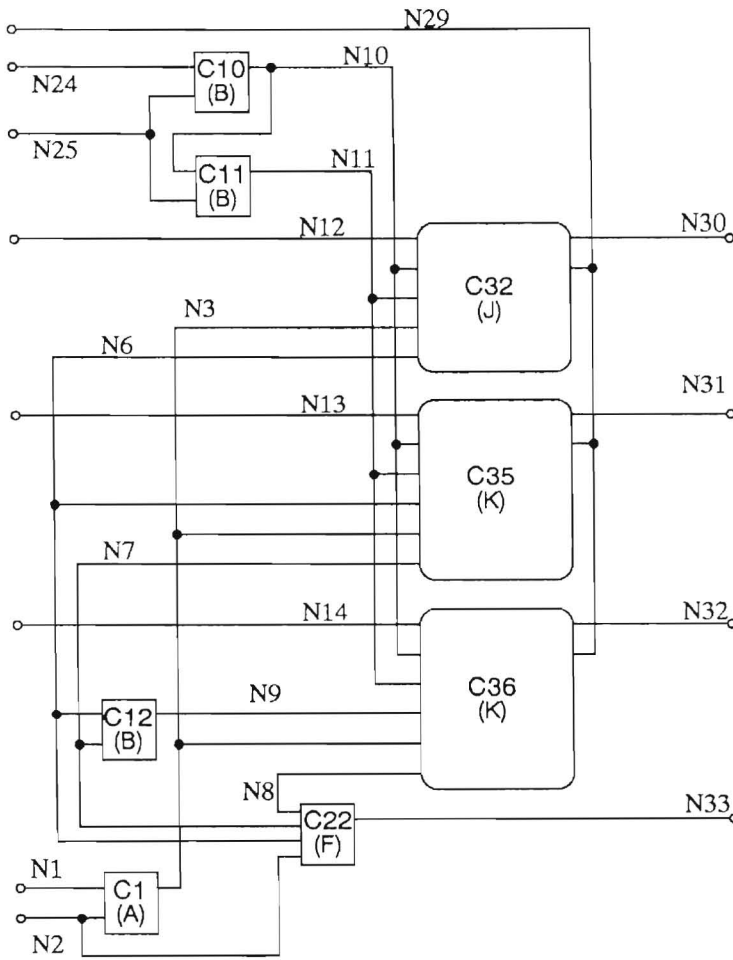


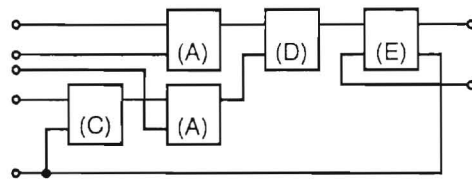
図 6.5 最終的な回路

4,5 だけを類似なネットとし、ここに接続しているセル J と A を統合しセル K とおく。得られる回路を図 6.5 に、また対応するネットの類似性を図 6.2(d) に示す。

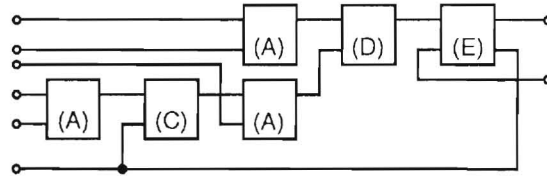
同図を見ると、 $\alpha = 0.6$ の時点で全てのネットは孤立し、ネット間に類似性はなくなるので、図 6.5 を最終的な回路とする。ここでセル J 及び K は繰り返し出現している部分回路であり、等価回路を図 6.6 に示す。

6.4 結言

回路における繰り返し規則性を抽出するための一手法を提案し、その有効性を明らかにした。本手法は、系に同一の回路ブロックがある場合には、マスクパターンを均一にすることによって、振動モードが複雑化して予期せぬ異常振動が発生することを防ぐために役立つと考えられる。また振動解析も容易になる。



(a) セルJ



(b) セルK

図 6.6 繰り返し部分回路

今後の課題として本手法を実際のレイアウトシステムに適用することが挙げられる。

第 7 章

回路レイアウト手法

7.1 序

本章では、配線長をできるだけ短くすることにより浮遊インダクタンスを低減し、カオス振動の防止やジョセフソン素子回路の高速化に有効な回路レイアウト手法について述べる [104, 105, 106, 107]。

提案する方法は、ファジィクラスタリングをフロアプランニングに応用したものである。従来手法はモジュールの集合を面積が等しくなるようにトップダウンに等分割していくために、結びつきの強いブロックが別々のクラスタに分かれる可能性がある。しかしながら本手法は、ボトムアップに結びつきの強いブロック同士を集めてクラスタリングを行うために結合の強いブロック同士が分割される危険性が少ないという特長を有する。計算機実験の結果、従来手法と比較して仮想総配線長において、10～20%程度改善されることを示す。

7.2 手法

ここでは、ファジィ理論に基づく階層クラスタリングを応用したフロアプランニング手法を提案する。この手法は、

- (1) 階層クラスタリング
- (2) 初期配置
- (3) 配置改善

の3ステップからなる。

なお対象とする回路は、図7.1に示すように N 個のモジュール $M_i (i = 1 \sim N)$ から構成されているとし、モジュール M_i と M_j 間の接続本数を c_{ij} とする。またモジュール M_i の面積は S_i とし、形状は未定とする。

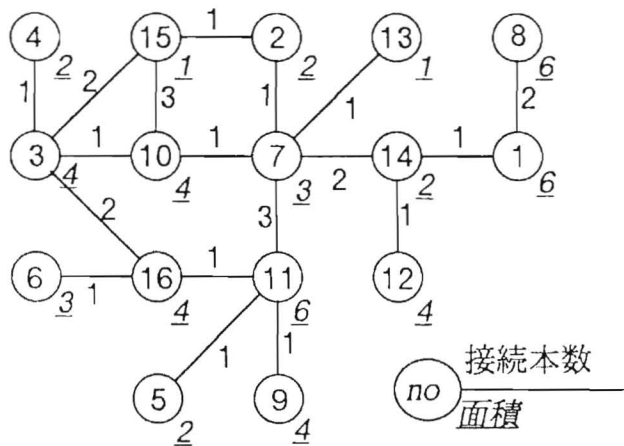


図 7.1 対象とする系の具体例

7.2.1 階層クラスタリング

ここで用いる階層クラスタリング手法は、ファジィ行列が類似関係を満足するとき、 α -レベルカットを行うことにより、分割木が容易に得られることを利用したものである。

まず、モジュール M_i と M_j 間の接続本数 c_{ij} から、結合の強さ r_{ij} を次式により定義する。

$$r_{ij} = \begin{cases} \mu(c_{ij}) & (i \neq j) \\ 1 & (i = j) \end{cases} \quad (7.1)$$

ここで、 μ は、 $\mu(0) = 0$ および $\mu(\infty) = 1$ を満足する単調増加関数とする。後に示す例では、接続本数の最大値を用いて、

$$\mu(x) = \frac{x}{\max_{1 \leq (i,j) \leq N} c_{ij} + 1} \tag{7.2}$$

としている。なお、分母に1を加えているのは、式(7.1)において、 $i \neq j$ のとき、 $\mu(c_{ij}) = 1$ となることを防ぐためである。いま、 r_{ij} を成分とする行列を R とおくと、 R は 8.2.2 節で述べた類似関係の条件のうち、(i) 反射性と (ii) 対称性は満足するが、(iii) 推移性は満足していない。そこで推移化を行う。いま、max-min 合成 (記号 “ \circ ”) により、

$$S \equiv R^{N-1} = \underbrace{R \circ R \circ \dots \circ R}_{N-1} \tag{7.3}$$

とおくと、 S は類似関係の3つの条件を満たす。以下、8.2.2 節と同様にしてクラスタリングが可能となる。

図7.1のモデルの階層クラスタリングをこの手法によって決定した結果を図7.2に示す。

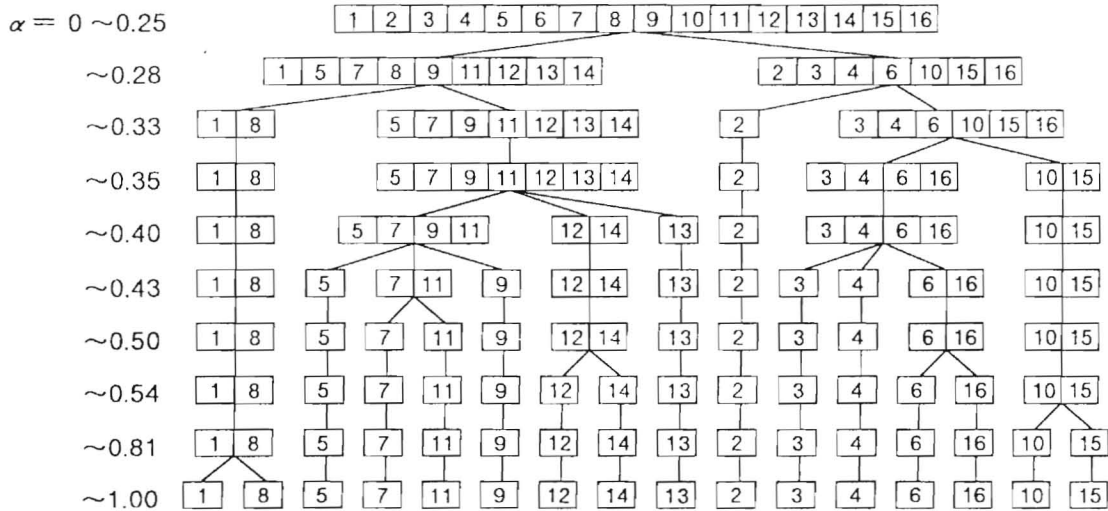


図 7.2 階層クラスタリング結果

7.2.2 初期配置

初期配置は、階層クラスタリングで得られた結果とモジュールの面積をもとに行う。すなわち、各ブロックに含まれるモジュールの総面積により、チップ領域をトップダウンに

分割してゆく。この初期配置手法の基本手順を示す。ただし、記号の意味は次のとおりである。

- L : 現在クラスタリングしている階層レベル
- M_{CHIP} : 全モジュールの集合
- A_{CHIP} : 全チップ領域
- M : 分割対象モジュールの集合
- $A(M)$: 分割対象モジュールの総面積
- $N(M)$: 分割対象モジュールの総数
- $P(M)$: 分割対象領域

【メインルーチン】

(Step. A) $L \leftarrow 1$.

(Step. B) $M \leftarrow M_{CHIP}$.

$P(M) \leftarrow A_{CHIP}$.

【2分割サブルーチン】を適用.

(Step. C) 初期配置終了.

【2分割サブルーチン】

(Step. 0) if $N(M) = 1$
 then $P(M)$ に M を配置. (step.8) へ.

(Step. 1) $\alpha \leftarrow 0$.

(Step. 2) α -レベルでの階層クラスタリング結果をもとにして、 M に対しクラスタリングを行う.

(Step. 3) if ブロック数 > 1
 then (step.4) へ.
 else $\alpha \leftarrow \text{next } \alpha$. (step.2) へ.

(Step. 4) ブロックの集合に対し、Min-Cut 法を適用し、ほぼ等数に2分割する。

(2分割されたブロックの集合をそれぞれ、“左分木” (M_L), “右分木” (M_R) と呼ぶことにする.)

(Step. 5) M_L, M_R それぞれの面積により、 $P(M)$ を2分割する。

(Step. 6) $L \leftarrow L + 1, M \leftarrow M_L, P(M) \leftarrow P(M_L)$. 【2分割サブルーチン】を適用。

$L \leftarrow L - 1$.

(Step. 7) $L \leftarrow L + 1, M \leftarrow M_R, P(M) \leftarrow P(M_R)$. 【2分割サブルーチン】を適用。

$L \leftarrow L - 1$.

(Step. 8) return.

図7.1のモデルの初期配置をこの初期配置手法によって決定する手順を図7.3に示す。図中においてメッシュのかかったモジュール集合が現段階の分割対象モジュールであり、配線は現段階で設定しているカットラインを横切るもののみ表示してある。

最初の分割対象モジュールは全モジュールの1~16であり、分割対象領域は全チップ領域である。図7.2の階層クラスタリング結果を用いて、分割対象モジュールをクラスタに分割する。まず $\alpha=0$ の場合についてクラスタリングを行うと、1~16のモジュールは1つのブロックになる。よって α の値を次の値の0.25にして同様に考えるが、この場合も複数のクラスタに分割されないので $\alpha=0.28$ にする。この α の値の時に分割対象モジュールは2つのブロックに分割される。このブロックに対して Min-Cut 配置法を適用することにより2分割する。この場合はブロック数が2個なのでこのままである。この2分割されたブロックのそれぞれの面積を求めてその比率によって分割対象領域を2分割する。この際に左分木と右分木の面積が著しく異なる場合には異常に長細い領域に分割されモジュールの配置に不都合をきたすので、これをチェックすし、異常であれば α の値を更に上げて再びクラスタリングを行い同様な手順を踏む。このような分割を左分木に注目して行い、それが終了したら今度は右分木に注目して行う。このようにして初期配置が得られる。

この初期配置の手順から、図7.4のような2分木構造が得られる。これを見れば、図7.3における2分割の様子分かる。この2分木構造は次に行う配置改善手法の配置交換に必要となる。

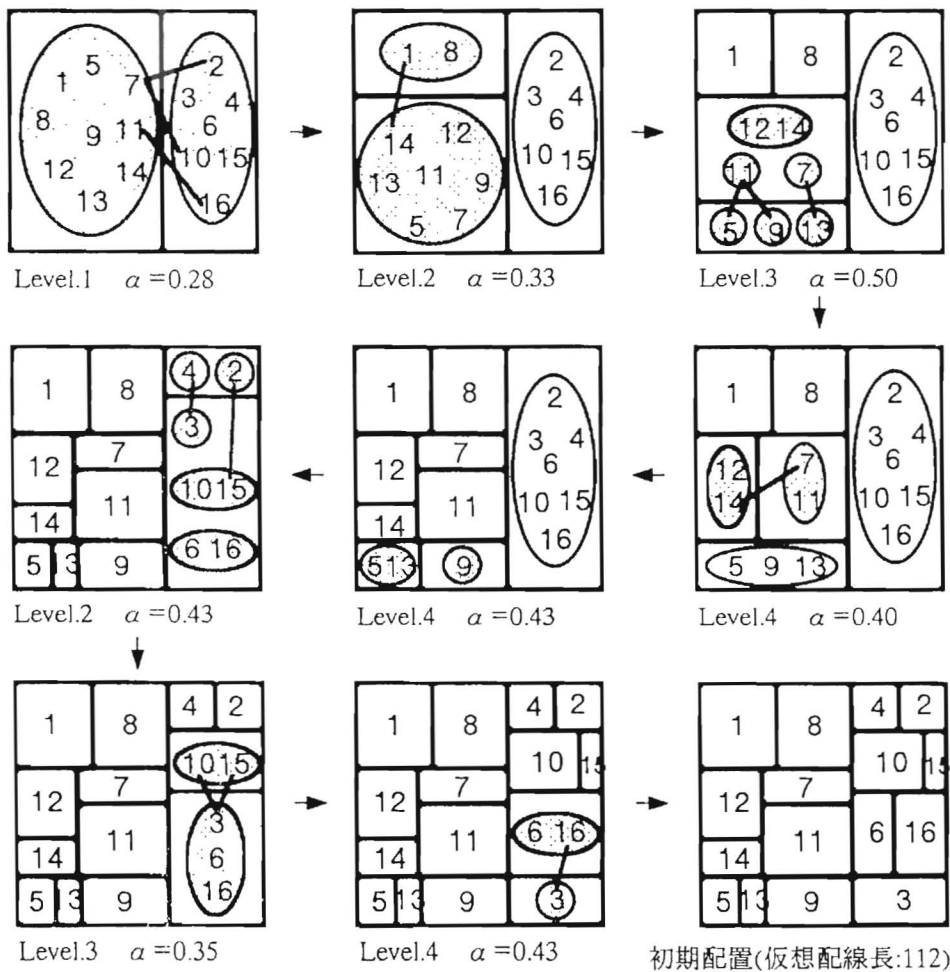


図 7.3 階層クラスタリング結果を用いた初期配置手法

7.2.3 配置改善

配置改善は、初期配置の過程で得られる2分木構造を利用して行う。即ち、2分木構造において同一レベルにあるブロック同士に対し仮想配線長が短くなるような交換をトップダウンに実行する。

配置改善手法は配置改善の評価尺度として仮想配線長を用い、図7.4のような初期配置手順の過程で得られた2分木構造を利用して行う。これは、2分木構造において同一レベルにあるブロック同士の配置に対し仮想配線長が短くなるような交換をトップダウンに実行し、仮想配線長が最小となるような配置を求める方法である。図7.4のような2分木構

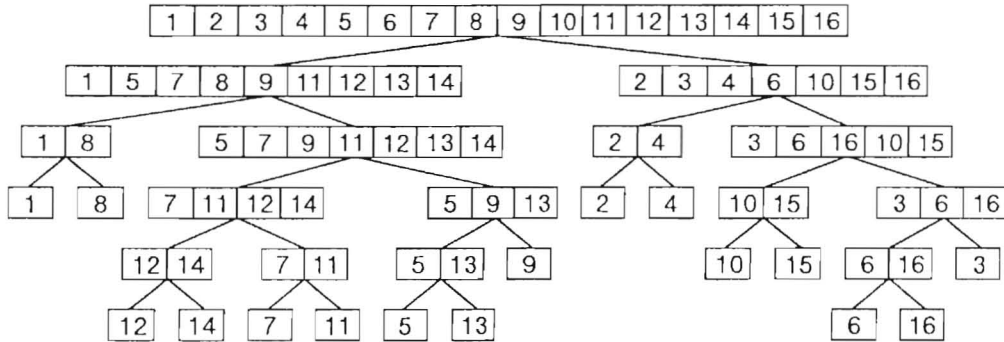


図 7.4 初期配置手法により得られる2分木構造

造は，論理2分割で初期配置を決定する手法であれば必ず得られるため，求められた初期配置に対しこの配置改善手法を適用することにより配置改善できる。

この配置改善手法の基本手順は次のとおりである。

【メインルーチン】

(Step. A) $L \leftarrow 1$.

(Step. B) $M \leftarrow M_{CHIP}$.

$P(M) \leftarrow A_{CHIP}$.

【配置改善サブルーチン】を適用.

(Step. C) if (step.B)における交換回数 = 0

then 配置改善終了.

else (step.A)へ.

【配置改善サブルーチン】

(Step. 0) if $N(M) = 1$.

then (step.9)へ.

(Step. 1) “ M ”の左分木を“ M_L ”，右分木を“ M_R ”，それぞれの配置領域を“ P_L ”，“ P_R ”とする.

- (Step. 2) 各モジュールの配置を配置領域の中心座標で代表させて、仮想総配線長 L_b を算出する.
- (Step. 3) M_L と M_R の配置を交換したときの M_L と M_R の配置座標移動方向 ΔL と ΔR を求める.
- (Step. 4) P_L を ΔL 移動させて P'_L , P_R を ΔR 移動させて P'_R とし、配置を交換する.
- (Step. 5) 各モジュールの配置を配置領域の中心座標で代表させて、仮想総配線長 L_a を算出する.
- (Step. 6) if $L_a < L_b$
 then $P_L \leftarrow P'_L, P_R \leftarrow P'_R$
- (Step. 7) $L \leftarrow L + 1$.
 $M \leftarrow M_L$.
 【配置改善サブルーチン】を適用.
 $L \leftarrow L - 1$.
- (Step. 8) $L \leftarrow L + 1$.
 $M \leftarrow M_R$.
 【配置改善サブルーチン】を適用.
 $L \leftarrow L - 1$.
- (Step. 9) return.

図7.3で得られた初期配置の改善配置をこの配置改善手法によって決定する手順を図7.5に示す。配置の交換は、図中においてメッシュのかかったモジュール集合を一つのブロックとして全体の座標を移動することにより行っている。つまり、2分木において同一レベルにある2つのブロックに対して配置の交換を行っていることになる。図中の矢印は、配置交換の試行の対象となるブロック同士を示しており、その配置交換により仮想配線長が短くなる組み合わせは濃い黒の矢印で、その配置交換により仮想配線長が短くならない組み合わせは薄い矢印で示してある。

最初の配置交換対象クラスタ M は全モジュールの1~16を含んだレベル1のクラスタである。このクラスタ M の左分木 M_L はモジュール1, 5, 7, 8, 9, 11, 12, 13, 14を含んだレベル2のクラスタであり、左分木の配置領域 P_L はこれらのモジュールが配置され

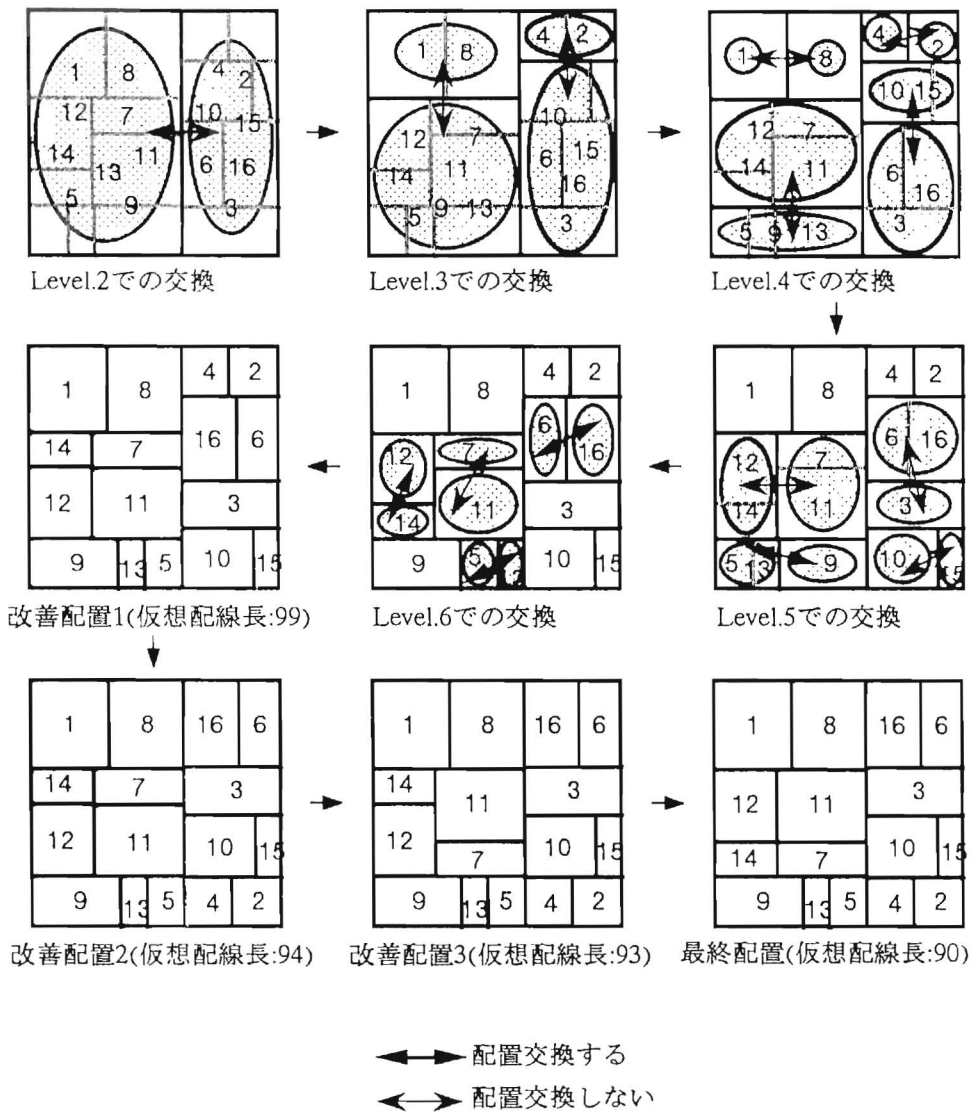


図 7.5 2分木構造を用いた配置改善手法

ている矩形の領域となる。また、右分木 M_R はモジュール 2, 3, 4, 6, 10, 15, 16 を含んだレベル2のブロックであり、右分木の配置領域 P_R はこれらのモジュールが配置されている矩形の領域となる。この状態で交換前の仮想配線長 L_b を求める。次に左分木 M_L と右分木 M_R の配置領域 P_L と P_R の交換を行い、交換後の仮想配線長 L_a を求める。そして交換前の仮想配線長 L_b と交換後の仮想配線長 L_a を比較して、 L_a が L_b よりも短くなっていればその交換を受け入れるが、 L_a が L_b と変わらないかまたは長くなっていればその交換を受け入れず元の配置に戻す。この場合は L_a が L_b よりも短くならないため配置

の交換を行わず元の配置のままとし、次のレベルでの配置交換を考える。左分木 M_L を次に考える配置交換対象クラス M として同様の手順を踏めば良い。これを右分木 M_R に対しても行うことにより、1回目の配置交換が終了する。この1回目の配置交換により仮想配線長は112から99に改善されている。以上のような配置交換手順を一回の配置交換も行われなくなるまで繰り返すことにより、最終的な配置が得られる。この場合では、この配置交換手順を4回繰り返すことにより最終的な配置が得られ、仮想配線長は90と改善されている。

7.3 計算機実験と検討

この配置方法を図7.1に示す対象モデルに適用した配置結果を図7.6に示す。また、従来よく用いられているMin-Cut配置法により初期配置を得、それに対し同様の配置改善手法を適用して得られた配置結果を図7.7に示す。ここでは、簡単化のためモジュールは全て形状と端子位置が未設計で面積のみが与えられているとし、形状は矩形で、端子位置はその中心としている。Min-Cut配置法による配置結果の図7.7の仮想配線長は135であるのに対し、階層クラスタリングを用いた本配置手法による配置結果の図7.6の仮想配線長は90であり、約33%減少し、より改善された配置であることがわかる。

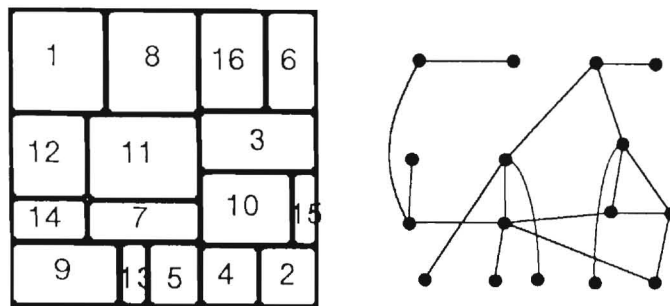


図7.6 階層クラスタリング法による結果（仮想総配線長：90）

また表7.1に、図7.1とは異なるモジュール数各10パターンの場合についての仮想配線長の減少率の平均値及び最終配置を得るまでの時間の平均値を示す¹。

階層クラスタリングを用いた配置手法は、図7.8に示すように

0) 階層化（推移化及び α -カット）

¹なお表中で括弧で囲ってある数値は、有効数字が合っていないが比較にはこの方が有効であると考え、このように示している。

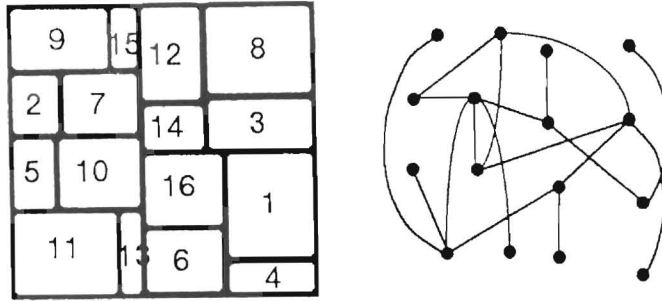


図 7.7 Min-Cut 法による結果 (仮想総配線長: 135)

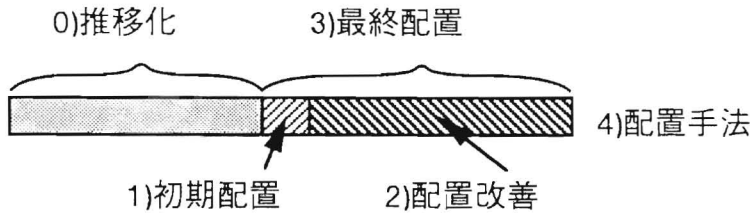


図 7.8 階層クラスタリング法を用いた配置手法の演算時間の内訳

- 1) 初期配置
- 2) 配置改善

の3つの段階からなり、Min-Cut 配置法は、

- 1) 初期配置
- 2) 配置改善

の2つの段階から成る。それぞれについての所要時間についてみると、1) 初期配置は、モジュール数が増えるほど階層クラスタリング法の方が Min-Cut 配置法に比べ、大幅に高速に初期配置を行っていくことがわかる。これは、クラスタリングにより取り扱う対象数が減ったためであるといえ、階層クラスタリングの有効性を示している。

次に 2) 配置改善は、初期配置が得られていれば、それに対し同じ配置改善手法を用いているので、階層クラスタリング法と Min-Cut 配置法の差はなく、いずれの場合もほぼ同じ時間となった。これは n 個のモジュールの2分木構造であれば $(n - 1)$ 個の枝分か

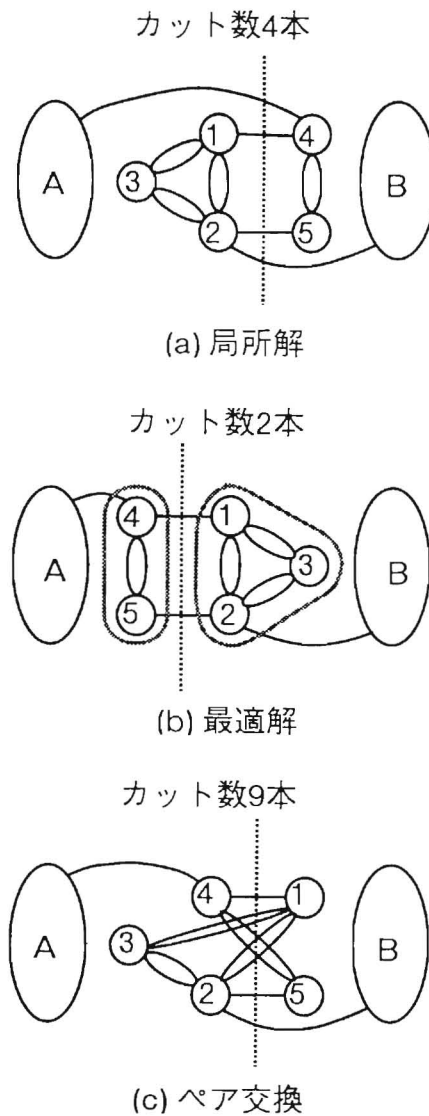


図 7.9 クラスタリングによる局所解からの回避

れがあるので、2分木構造を利用した配置改善手法の所用時間は、この枝分かれの数に依存されるためであると考えられる。また配置改善の繰り返し回数にも依存されるが、繰り返し回数はどのモジュール数においてもほぼ2回程度であった。

よって1)と2)の合計の3)最終配置までの所用時間は、モジュール数が増えるほど階層クラスタリング法の方がMin-Cut配置法に比べ1)初期配置が高速に行える分、短時間で済むことがわかる。しかし、これは階層クラスタリング法において階層化が得られていることを前提として比較しているので、0)階層化に要する時間(殆どは推移化に要する

表 7.1 階層クラスタリング法 (HC) と Min-Cut 法 (MC) の比較

(サンプル数:各10個、仮想配線長の減少率=100×(1-HC/MC)%)

モジュール数 & 配置手法	0) 推移化時間(秒)	1) 初期配置時間(秒)	2) 配置改善時間(秒)	3)=1)+2) 最終配置時間(秒)	4)=0)+3) 配置手法時間(秒)	配置改善繰り返し回数(回)	初期配置仮想配線長減少率(%)	最終配置仮想配線長減少率(%)	最終/初期仮想配線長減少率(%)
10.HC	(0)	(0)	1	1	1	1.2			16
10.MC		(0)	1	1	1	1.0			20
HC/MC		(2.0倍)	(1.0倍)	(1.1倍)	(1.4倍)		21	18	
20.HC	1	1	4	5	6	2.0			21
20.MC		1	4	5	5	1.8			17
HC/MC		(0.75倍)	(1.0倍)	(0.94倍)	(1.2倍)		16	20	
30.HC	5	2	8	10	14	2.2			16
30.MC		4	7	11	11	1.7			19
HC/MC		(0.53倍)	(1.1倍)	0.90倍	1.3倍		16	14	
40.HC	11	3	15	18	29	2.4			16
40.MC		9	15	24	24	2.4			14
HC/MC		(0.33倍)	0.97倍	0.73倍	1.2倍		9	11	
50.HC	22	4	23	27	49	2.3			13
50.MC		19	22	41	41	2.0			11
HC/MC		(0.21倍)	1.1倍	0.67倍	1.2倍		9	10	

時間)をも含めて考えると、約1.2倍階層クラスタリング法の方が余計にかかっている。これは0)階層化(推移化)に要する時間が大きく影響しているためである。この0)階層化(推移化)に要する時間はモジュール数が増加するほど4)総配置時間に対して大きく占めるようになる。

また仮想配線長の減少率についてみるとは、初期配置及びその配置改善結果の最終配置のいずれの場合においても、階層クラスタリング法の方がMin-Cut配置法に比べ、おおむね約10%~20%の減少率が得られている。このような減少率が得られる理由は、Min-Cut配置法が初期配置として図7.9(a)のような配置が与えられたとき、どのようなペア交換を用いても、図7.9(c)のように1回のペア交換ではカットラインを横切る配線数を4本より減らすことはできず、局所最適解に陥ってしまうのに対し、階層クラスタリングを用いた方法では、いくつかのモジュールを一つのまとまり(クラスタ)としてペア交換を行うことができるため、図7.9(b)のようにカットラインを横切る配線数を2本に減らすことが可能となり、より最適解に近づくことができるためと考えられる。次に配置改善手法に

よりどれだけの減少率が得られるかを見るために、階層クラスタリング法及び Min-Cut 配置法それぞれについて初期配置から最終配置への仮想配線長の減少率を考えると、いずれの配置方法の初期配置を用いても約10%~20%の減少率が得られ、この配置改善手法が有効な手法であることがわかる。

7.4 結言

ファジィ階層クラスタリングを利用した配置手法を提案し、その有効性を示した。配置結果は、Min-Cut 配置法を用いた配置結果に比べ、仮想総配線長で約10%~20%の減少率が得られた。したがって、浮遊インダクタンスを低減し、カオス振動の防止やジョセフソン素子回路の高速化に有効であると期待される。

今後の課題としては、

1. 形状と端子位置も決まっているハードモジュールをも含めた配置を行うこと
2. 実際のマスクレイアウトシステムに適用すること

が挙げられる。

第 8 章

結 論

8.1 本研究の成果

本研究は、ジョセフソン機能デバイスの開発を目的とし、振動現象の解明を主たるテーマとして行なったものである。すなわち、ジョセフソン素子は電圧状態では常に発振しているため、あらゆる応用分野において振動現象の解明は不可欠であるにも関わらず、素子の持つ強い非線形性により、現在、十分には解明されていないからである。

本論文の第 1 章では、本研究の背景として、従来の半導体素子に対するジョセフソン素子の優位性、特徴、応用分野、そして解決すべき課題を示し、本研究を行った背景と目的について述べ、さらに本論文の構成と各章の概要についてまとめた。

また第 2 章では、まず、ジョセフソン素子の構造と基本的な特性を示した後、この素子を用いた回路に生じる典型的な非線形振動現象とその解析手法について述べ、最後にその定常振動波形を求める一解析手法として、調波平衡法を基にした手法の提案とその結果について述べた [79, 80, 81, 82, 83, 84, 85]。

第 3 章では、ジョセフソン素子に生じる振動現象全容の解明を目的とした解析結果について述べた [41, 42, 43, 44, 45, 83, 57, 58]。従来、ジョセフソン素子回路の非線形振動現象は、外部から強制的に振動を加えた非自律系について解析されてきた [35, 36, 37, 38, 39, 40]。しかしながら、自律系については、あまりまとまった解析結果は見受けられない。この一つの理由として、非自律系においては、外力の周期を基準として分岐図が容易に作成でき、回路パラメータと振動モードの関係を把握できるのに対し、自律系においては基準となる周期が存在しないことが考えられる。本章では、自律系の解析手法として、素子の接合電圧 (y 軸)、位相 (ϕ)、負荷電流 (x 軸) から成るシリンダ状態空間を作り、位相を一定とした面で切断したポアンカレ写像平面を考え、この平面上の点の接合電圧軸上への写像、および平均電圧によって振動形態を観察する方法を提案し、回路パラメータと振動モード

の大域的関係を示した。また負荷インダクタンスの変化にともない、平均電圧と周期が不連続的に変化し、さらにその積もステップ状に変化することを解析およびシミュレーションによって示した。

次にジョセフソン素子を 2 つ結合した SQUID 回路について、両素子の振動モードおよび位相関係について検討した。シミュレーションの結果、次の 3 つの振動モードに分類されることを示した。

1. 同一波形同期振動モード
2. 同期振動モード
 - (i) 両素子の接合電圧波形の主要な周波数成分が一致するモード
 - (ii) 両素子の接合電圧波形の主要な周波数成分が異なるモード
3. カオス振動モード

続いてウェーブレット変換による振動姿態の解析について述べた。従来、ジョセフソン素子回路に生じるカオス振動および関連する振動の解析には時間波形図、位相平面図、分岐図、ポアンカレマップ、フーリエスペクトル等が用いられてきた。これらは、時間領域、周波数領域、もしくは位相的な情報の一つしか与えないのに対して、ウェーブレット変換を適用すれば、時間領域と周波数領域から同時に信号を観察できる。そこで本章ではジョセフソン素子回路に生じる複雑な振動姿態の解析にウェーブレット変換が有力と考え、数値解析した結果について述べた。ここではまず、基本調波振動、分数調波振動、カオス振動、概周期振動および弛張振動に対応するウェーブレット変換結果を示し、各モードの特徴を指摘した。次に周期倍分岐現象に対してウェーブレット変換を適用し、分岐の様子が明確に判別できることを示した。また従来手法と比較しながら、その有効性を明らかにした。

振動現象の解析の次のステップとして、ジョセフソン素子回路に生じる各種振動姿態と回路定数の関係の明確化が必要である。そこで第 4 章では、オペアンプを用いたアナログ回路によってジョセフソン素子をシミュレートして、実験を行った結果について述べた [71, 72]。従来、ジョセフソン素子回路の分岐現象に関して、川上等により解析結果が示されている [70]。これは、対象とする系の不動点とその安定性に関する方程式をニュートン法を用いて解くことにより分岐集合（分岐が生じる回路定数）を求める方法である。しかしながらこの方法では、与えられた回路定数に対する振動姿態を求めることはできない。

そこで本章では、各種振動姿態と回路定数の関係をアナログシミュレータによって検討した。ここでは回路パラメータを 2 種類選択し、平面上に対応する振動モードをプロットして整理した。計算機シミュレーションでは、2 次元パラメータ平面上の全ての点にお

る振動を計算した後、振動モードを判別する必要があるのに対し、シミュレータを用いればパラメータを連続的に変化させ、振動モードに変化が生じた時点のパラメータ値を記録すればよく、能率的に観察することができる。また、シミュレータを用いれば、パラメータの変化に対する波形、位相平面図、ポアンカレマップ、周波数スペクトルの変化が即座に観察できる。本章ではまず、シミュレータの原理について述べ、製作した回路に生ずる振動が計算機シミュレーション結果と良く一致することを示した。そして、振動モードの回路パラメータ依存性について、詳細に実験を行った結果について考察を述べた。これらは、ジョセフソン素子の特にアナログ応用（計測、通信など）分野において有用な指針になると考えられる。

一方、弛張振動を利用したデバイス開発は重要な分野となっている（磁気センサー等）。これは、ジョセフソン素子に生じる振動周波数が非常に高く（数百 [GHz] 以上）測定が困難なために、周波数を下げるために用いられている。したがって、弛張振動に関して十分な解析が求められている。本研究では、磁界の影響も考慮した計算機シミュレーションにより、弛張振動の発生領域を解析している。これらの解析結果は第5章において述べた [51, 53]。本章では、基本的なジョセフソン素子回路のうち、単素子の場合を中心に SQUID 回路も含めて、回路パラメータと弛張振動の発生領域の大域的な関係を計算機シミュレーションにより解析した結果、従来報告されていない性質として、

- (1) 各振動モードの境界はバイアス電流 I_B と負荷側の抵抗 R_s の積 $R_s \cdot I_B$ でほぼ決定される。振動モードは $R_s \cdot I_B$ の増加に伴い、弛張振動から単周期振動へ変遷し、その間にカオス振動が生ずる。またインダクタンス L_s の増加に伴い、弛張振動領域は広く、カオス振動は狭くなる。
- (2) SQUID 回路では単素子の場合と同様な振動姿態と回路パラメータの関係があり、さらに外部磁束 Φ_x に対しても弛張振動領域は影響を受ける。

を明らかにした。これらの結果は弛張振動を利用する系（磁気センサー等）における回路パラメータの設定指針として大いに貢献できると期待される。

さらに、デバイスは集積回路として製作されることが大半であることを考えれば、配置配線手法においても振動の影響を考慮する必要がある。特に素子間を結ぶ配線は必ずインダクタンス成分を持ち、ジョセフソン素子の振動モードに与える影響は少なくない。このような影響を厳密に考慮して設計を行うには、マスクパターンが決定した後に各配線のインダクタンス成分等を抽出して、再度解析を行う必要がある。しかしながら、一般的に有効と考えられる方策としては、(1) 配線長をできるだけ短くすると同時に、(2) 並列に動作する同一の回路ブロックがある場合には、マスクパターンも均一にすることが挙げられる。特に後者は、振動モードが複雑化して予期せぬ異常振動が発生することを防ぐため

に役立つと考えられる。このようなことから、配置配線に関する設計手法の改善が必要である。

そのためにまず回路結線の構造、特に規則性を抽出するための新しい手法について第6章で述べた[89, 90, 91]。これにより、同一の部分回路を配置されることにより、結合系における振動姿態の複雑化を低減でき、振動現象の解析も簡略化できる。従来、繰り返し規則性の抽出手法は提案されているが、回路を互いにオーバーラップして抽出してしまう欠点があった[98]。本手法はこれらの欠点を解消するために考案されたものである。本章では、提案する手法の原理について述べた後、計算機実験による結果を示し、有効性を確認した。

さらに第7章では、配線長をできるだけ短くすることにより浮遊インダクタンスを低減し、カオス振動の防止やジョセフソン素子回路の高速化に有効な回路レイアウト手法について述べた[104, 105, 106, 107]。本章で提案した方法は、ファジィクラスタリングをフロアプランニングに応用したものである。従来手法はモジュールの集合を面積が等しくなるようにトップダウンに等分割していくために、結びつきの強いブロックが別々のクラスタに分かれる可能性がある。しかしながら本手法は、ボトムアップに結びつきの強いブロック同士を集めてクラスタリングを行うために結合の強いブロック同士が分割される危険性が少ないという特長を有する。計算機実験の結果、従来手法と比較して仮想総配線長において、10~20%程度の改善が示された。

第8章は、本研究の総括と今後の展望について述べている。

以上本研究は、振動現象の解明からマスクパターン設計に至るまでの一連の研究をまとめたものであり、これらの成果はジョセフソン機能デバイスの開発に大いに貢献できるものと期待される。

8.2 今後の展望と課題

ジョセフソン素子は電子デバイスとして極めて優れた特性を持ち、実用化も進んでいる。従来、この素子の利用上の大きな制約は、極低温に冷却する設備を必要とすることであった。しかし現在、液体窒素温度以上で動作する高温超伝導素子技術の進歩により、その制約は緩和する方向に向かっている。本研究の成果の多くは、従来の液体ヘリウム温度で動作する素子技術に限定されるわけではなく、高温超伝導デバイスに対しても貢献するところは大きいと考えられるが、今後の研究方向としては、高温超伝導を念頭におく必要があると思われる。

また本研究における振動解析において、カオスの応用については特に述べていない。しかしながら、カオスの持つ性質を有効に用いれば、少ない素子で高度な情報処理ができる

可能性があり，現在，論理回路やメモリ素子等への研究を進めている。

また，本研究で提案した実装手法よりもさらに配線長を短縮するための新しい手法についても研究を進めている [108]。一方，集積回路チップ間の信号の伝搬の解析も重要であり，この面においても解析を進めている [110, 111, 112]。さらに，集積回路チップ間の浮遊インダクタンスを減らす一手法として，一枚のウェーハ上にシステム全体を実装するウェーハ・スケール集積回路技術がある [113]。既に CMOS 技術による FFT プロセッサの試作については報告しているが [114, 115, 116, 117, 118, 119, 120]，ジョセフソン素子回路をウェーハ・スケール技術により試作した報告例はない。しかしながら，ジョセフソン機能デバイスとして，ウェーハ・スケール集積回路はメリットが多いため，現在研究を進めているところである。

謝 辞

本研究の全過程を通じて、懇切なる御指導と御鞭撻を賜りました埼玉大学工学部長森末道忠教授に心から感謝の意を表します。

また本論文をまとめるにあたり貴重な御助言を頂きました埼玉大学工学部電気電子工学科 中川靖夫教授，竹内智教授，大嶋健司教授，羽石操教授，小林信一教授に厚く御礼申し上げます。

また計算機シミュレーションや実験に御協力を頂いた，埼玉大学工学部の飯塚武志技官，同電子制御研究室卒業生の小林一葉氏，佐藤修司氏，および大学院生の野口弘氏，山田谷政幸氏に深く感謝致します。

参考文献

- [1] B.D. Josephson, “Possible new effect in superconductive tunneling”, *Phys. Rev.*, **1**, pp. 251–253 (1962).
- [2] P. W. Anderson and J. M. Rowell, “Probable observation of the Josephson superconducting tunneling effect”, *Phys. Rev. Lett.*, **10**, pp. 230–232 (1963).
- [3] 電子技術総合研究所, “大型工業技術研究開発「科学技術用高速計算システムの研究開発」成果発表会論文集 I”, (1990).
- [4] 科学技術用高速計算システム技術研究組合, “大型工業技術研究開発「科学技術用高速計算システムの研究開発」成果発表会論文集 II”, (1990).
- [5] W. Anacker, “Computer at 4 degrees Kelvin”, *IEEE spectrum*, **16**, pp. 26–37 (1979).
- [6] 中村 彬, “ジョセフソン効果と標準計測”, 信学誌, **64**, 4, pp.371–378 (昭 56).
- [7] 石田晶, “ジョセフソン素子とその応用”, 情報処理, **20**, 9, pp.779–784 (昭 54).
- [8] H. Koch and H. Lübbig (Eds.), “Superconducting Devices and Their Applications”, Springer-Verlag (1991).
- [9] 蓮尾信也, “ジョセフソン素子のコンピュータへの応用 [I] ~ [V]”, 信学誌, **64**, 5 ~ 9 (昭 56).
- [10] 田村浩一郎, “スーパーコンピュータプロジェクトにおける高速素子開発”, 信学誌, **72**, 7, pp.774–787 (平元).
- [11] 黒沢格, 仲川博, 高田進, “ジョセフソンコンピュータ技術 [I] ~ [IV]”, 信学誌, **74**, 12 ~ 75, 3 (平 3~4).
- [12] 仲川博, 黒沢格, 青柳晶宏, 幸坂紳, 濱崎陽一, 岡田義邦, 高田進, “ジョセフソンコンピュータ : ETL-JC1”, 信学技報, **SCE89-59** (1990).

- [13] 電気学会クライオエレクトロニクス常置専門委員会, “ジョセフソン効果”, 電気学会 (昭 53).
- [14] 中村 彬, “クライオエレクトロニクス”, オーム社 (昭 55).
- [15] 小野寺大, 山下努, “超伝導回路”, 共立出版 (昭 56).
- [16] 石田晶, 柳川文彦, 吉清治夫, “超伝導集積回路”, 電子情報信学会 (昭 58).
- [17] 原宏, 菅原昌敬, “超伝導デバイスおよび回路の原理”, コロナ社 (昭 58).
- [18] 早川尚夫編, “超高速ジョセフソン・デバイス”, 培風館 (昭 61).
- [19] 菅野卓雄監訳, “ジョセフソン効果の物理と応用”, 近代科学社 (昭 63).
- [20] 後藤俊成, “超伝導の基礎・応用・実験技術”, アイピーシー (昭 64).
- [21] 志村正道, “非線形回路理論”, 昭晃堂 (昭 52).
- [22] 藤田廣一, “非線形問題”, コロナ社 (昭 53).
- [23] 石橋幸男, “非線形回路論”, 共立出版 (昭 53).
- [24] 合原一幸編, “カオス”, サイエンス社 (平 2).
- [25] S. Wiggins, “非線形の力学系とカオス上・下”, シュプリンガー・フェアラーク東京 (平 4).
- [26] R. L. Devaney, “カオス力学系入門”, 共立出版 (平 2).
- [27] 長島弘幸, 馬場良和, “カオス入門”, 培風館 (平 2).
- [28] 数理科学編, “特集応用カオス”, 数理科学, 6, サイエンス社 (1992).
- [29] 武者利光, 樋口住久, “非線形力学とカオス”, オーム社 (昭 63).
- [30] G. L. Baker and J. P. Gollub, “カオス力学入門”, 啓学出版 (平 4).
- [31] 松本 隆, 徳永隆治, “見えない不動点を追う: 分岐トポロジー”, 情報処理, 33, 4, pp. 384 - 395 (平 4).
- [32] A. Lasota and M. C. Mackey, “Chaos, Fractals, and Noise”, Springer-Verlag (1994).

- [33] Davis, "Functional Chaotic Devices", *Proc. of 2nd Int. Conf. on Fuzzy Logic and Neural Networks*, pp.61 - 64 (1992).
- [34] Yamakawa, T. Miki and E. Uchino, "A Chaotic Chip for Analyzing Nonlinear Discrete dynamical Network Systems", *Proc. of 2nd Int. Conf. on Fuzzy Logic and Neural Networks*, pp.563 - 566 (1992).
- [35] R. L. Kautz, "Chaos in Josephson Circuits", *IEEE Trans. Magn.*, **MAG-19**, 3, pp. 465-474 (1983).
- [36] M. Morisue, H. Fukuzawa and Y. Marushima, "Chaos in Super conducting Electronic Circuit", *Proc. of ISCAS '85*, pp. 855-858 (1985).
- [37] 福沢均, 森末道忠, "ジョセフソン素子におけるカオス現象", 信学論 (A), **J67-A**, 9, pp. 926-927 (昭59).
- [38] 福沢均, 森末道忠, "ジョセフソン素子回路におけるカオス現象一, 二", 信学技報, **CAS83-165** (1983).
- [39] 福沢均, 福島義明, 森末道忠, "ジョセフソン素子回路に生ずるカオス現象の計算機解析", 信学技報, **SCE84-9** (1984).
- [40] 福沢均, 丸島吉久, 森末道忠, "ジョセフソン回路の非線形振動とカオス", 信学技報, **CAS84-166** (1984)
- [41] 金杉昭徳, 森末道忠, "ジョセフソン非線形回路における分数調波振動現象", 信学技報, **NLP84-1** (1984).
- [42] 金杉昭徳, 村山泰浩, 森末道忠, "2自由度系ジョセフソン回路の振動モード", 信学技報, **NLP84-16** (1984).
- [43] 金杉昭徳, 森末道忠, 村山泰浩, "ジョセフソン非線形回路の分数調波解析", 信学技報, **CAS84-167** (1984).
- [44] 金杉昭徳, 森末道忠, "ジョセフソン自律系回路における非線形振動の一考察", 信学技報, **NLP90-32** (1990).
- [45] 芹沢裕司, 森末道忠, 金杉昭徳, "複数ジョセフソン素子回路に生ずる非線形振動", 信学技報, **NLP91-81** (1992).

- [46] 細谷宏生, 李富強, 森末道忠, 金杉昭徳, “ジョセフソン計算機回路のシミュレーション”, 信学技報, NLP91-56 (1991).
- [47] N. F. Pedersen and A. Davidson, “Chaos and noise rise in Josephson junctions”, *Appl. Phys. Lett.*, **39**, 10, pp. 830-832 (1981).
- [48] R. H. Koch, J. M. Martinis and J. Clarke, “Measurements of chaotic noise in current-biased Josephson junctions shunted with a resistance and an inductance in series”, *Bull. Amer. Phys. Soc.*, p. 266 (1982).
- [49] M. T. Levinsen, “Even and Odd subharmonic frequencies and Chaos in Josephson junctions: Impact on Parametric Amplifiers?”, *J. Appl. Phys.*, **53**, 6, pp.4294-4299 (1982).
- [50] A. H. Silver, R. D. Sandell and J. Z. Wilcox, “SQUID voltage controlled oscillator”, *IEEE Trans. Magn.*, MAG-19, 3, pp.625-628 (1983).
- [51] A. Kanasugi, M. Morisue and K. Kobayashi, “Novel Oscillation Modes Produced in Josephson Circuits”, *Proc. of 1992 Symp. on Nonlinear Theory and Its Applications*, pp.103-106 (1992).
- [52] M. Morisue, M. Yamadaya and A. Kanasugi, “Theoretical Analysis of A Relaxation Oscillator with SQUID”, *1994 Applied Superconductivity Conference* (1994).
- [53] 山田谷政幸, 森末道忠, 金杉昭徳, “ジョセフソン素子回路における弛張振動の解析”, 信学技報, SCE93-30 (1993).
- [54] J. Kawai, G. Uehara, T. Komuro and H. Kado, “The Unstable Mode of a Relaxation Oscillator with a Josephson Junctions”, *Proc. of 1993 Symp. on Nonlinear Theory and Its Applications*, pp.737-742 (1993).
- [55] N. Shimizu and M. Morisue, “Relaxation Oscillation observed with dc SQUID”, *Proc. of 1993 Symp. on Nonlinear Theory and Its Applications*, pp.743-747 (1993).
- [56] 近藤, 上原, 河合, 水谷, 原田, 賀戸, “Nb/AlO_x/Nb トンネル接合を用いた Relaxation Oscillating SQUID”, 信学技報, SCE91-20 (1992).
- [57] A. Kanasugi and M. Morisue, “Analysis of Oscillations Produced in Josephson Circuits using Wavelet Transform”, *Proc. of 1993 Joint Technical Conf. on Circuits/Systems, Computers and Communications*, pp. 958-963 (1993).

- [58] A. Kanasugi and M. Morisue, "Wavelet Analysis of Bifurcations in Josephson Circuits", *Proc. of 1993 Symp. on Nonlinear Theory and Its Applications*, pp. (1993).
- [59] 菊池久和, "見てわかる「ウェーブレット」", *信学誌*, **75**, 7, pp. 781-785 (平4)
- [60] 山口昌哉, 他, "特集・ウェーブレット 信号の新しい表現", *数理科学*, **354**, pp. 5-51 (平4)
- [61] 山田道夫, "ウェーブレット解析とその応用", *信学誌*, **76**, 5, pp. 518-528 (平5)
- [62] 山田道夫, 他, "「ウェーブレットとその応用小特集号」", *システム/制御/情報*, **37**, 7, pp. 388-417 (平5)
- [63] C. K. Chui, "ウェーブレット入門", 東京電機大学出版局 (平5)
- [64] I. Daubechies, "The Wavelets Transform, Time-Frequency Localization and Signal Analysis", *IEEE Trans. Inform. Theory.*, **IT-36**, 5, pp. 961-1005 (1990).
- [65] I. Daubechies, S. Mallat and A.S. Willsky Ed., "Special Issue on Wavelet Transforms and Multiresolution Signal Analysis", *IEEE Trans. Inform. Theory.*, **IT-38**, 2 (1992).
- [66] Y. Meyer, "Wavelets and Applications", Springer-Verlag (1992).
- [67] R. K. Young, "Wavelet Theory and Its and Applications", Kluwer Academic Publishers (1993).
- [68] T. H. Koornwinder, "WAVELETS: An Elementary Treatment of Theory and Applications", World Scientific (1993).
- [69] M. Farge, J. C. R. Hunt and J. C. Vassilicos (Eds), "Wavelets, Fractals, and Fourier Transforms", Oxford University Press (1993).
- [70] 川上博, 七野剛, "ジョセフソン接合素子を含む回路の解析", *信学技報*, **NLP84-5** (1984).
- [71] M. Morisue, H. Noguchi and A. Kanasugi, "A Chaos Simulator using Analogue Circuit to Model Josephson Junction", *Proc. of 5th Int. Fuzzy Systems Association World Conf.*, pp.849 - 852 (1993).

- [72] A. Kanasugi, H. Noguchi and M. Morisue, "Mapping of Oscillation Modes produced in Josephson Circuits", *Proc. of 1993 Symp. on Nonlinear Theory and Its Applications*, pp. 731 - 736 (1993).
- [73] 石川正俊, 原 俊弘, 塩田ふゆひこ, 原 宏, "ジョセフソンダブルジャンクションのアナログシミュレーション", *応用物理*, **47**, pp. 25 - 32 (1978).
- [74] 田中宏明, 大石進一, "ジョセフソン接合線路の電気回路シミュレーション", *信学技報*, **CAS82-15** (1982).
- [75] M. Urabe, "Galerkin's Procedure for Nonlinear Periodic Systems", *Arch. Rational Mech. Anal.*, **20**, pp. 120-152 (1965).
- [76] M. Urabe, "Numerical Investigation of Subharmonic Solutions to Duffing's Equation", *Publ. RIMS., Kyoto Univ.*, **5**, pp. 79-112 (1969).
- [77] 占部実, "非線形振動の解析法(その2) 周期解を求めるガレルキン法", *電子通信学会誌*, **56**,9, pp. 1266-1271 (1973).
- [78] 篠原, 山本, "自励振動の周期解およびその周期を求めるガレルキン法について", *信学技報*, **CAS82-123** (1982).
- [79] 金杉昭徳, 森末道忠, "ジョセフソン素子回路における定常振動の解析", *電子通信学会論文誌(C)*, **J67-C**,10, pp. 749-755 (1984).
- [80] M. Morisue and A. Kanasugi, "A Novel Computer Approach for Nonlinear Oscillations", *Proc. of IEEE Int. Symp. on Circuit and Systems* (1986).
- [81] 金杉昭徳, 森末道忠, "ジョセフソン素子回路における定常振動解の高調波成分について", *信学技報*, **NLP83-20** (1983).
- [82] 金杉昭徳, 森末道忠, "ジョセフソン回路の振動モード解析", *信学技報*, **SCE90-15** (1990).
- [83] 森末道忠, 金杉昭徳, "超電導デバイスにおける非線形現象とその解析手法", *電子情報通信学会, 第1回非線形問題とその応用学術研究集会論文集*, pp.169-176 (1990).
- [84] 金杉昭徳, 森末道忠, "ジョセフソン素子非線形回路の高調波解析", *電子情報通信学会総合全国大会*, p.1-30 (1984).

- [85] 金杉昭徳, 金子正幸, 村山泰浩, 森末道忠, “2 自由度系ジョセフソン素子回路の定常状態振動解析”, 電子情報通信学会総合全国大会, p.1-14 (1985).
- [86] 吉川敏則, 森末道忠, 金杉昭徳, 佐久間哲雄, 貫井 晋, 石崎達也, “ジョセフソン素子を含む基本回路の一解析法”, 信学技報, NLP82-16 (1982).
- [87] 吉川敏則, 金杉昭徳, 森末道忠, “ジョセフソン素子回路の一解析法”, 信学技報, NLP83-1 (1983).
- [88] 吉川敏則, 森末道忠, 金杉昭徳, “ジョセフソン素子を含む基本回路の定常状態の応答について”, 電子情報通信学会総合全国大会, p.1-14 (1983).
- [89] 金杉昭徳, 佐藤修司, 森末道忠, “回路結線の規則性抽出の一手法”, プリント回路学会誌, 8, 7, pp. 532 - 538 (1993).
- [90] 金杉昭徳, 佐藤修司, 森末道忠, “論理回路における規則性抽出の一手法”, 信学技報, VLD91-69 (1991).
- [91] 金杉昭徳, 佐藤修司, 森末道忠, “論理回路における規則性抽出手法”, 電子情報通信学会春季大会, A-116 (1992).
- [92] 山田, 上原, 白石, 鹿毛, “VLSI コンピュータの CAD”, 産業図書, 第 3 章 (昭 58)
- [93] 松山泰男, 富沢孝, “VLSI 設計入門”, 共立出版 (昭 60).
- [94] 菅野卓雄監修, “ULSI 設計技術”, 電子情報通信学会 (平 5).
- [95] 今井正治, “ASIC 技術の基礎と応用”, 電子情報通信学会 (平 6).
- [96] 枝廣正人, 吉村猛, “階層クラスタリング法を用いたセル列型 LSI のための配置手法”, 信学技報, VLD90-62 (1990-10)
- [97] H. Kubosawa, G. Goto, S. Tsutsumi, Y. Suehiro and T. Shirato, “Layout Approaches to High-density Channelless Masterslice”, *Proc. CICC '87*, pp.48-51 (1987).
- [98] 佐藤真司, 堤定雄, 後藤源助, “マスタスライスのセル自動発生”, 信学技報, ICD88-70 (1988).
- [99] 富田昌宏, 大野優人, 藤井天午, “バスに着目した自動配置システム”, サークットテクノロジー, Vol.5, No.5, pp.263-274 (1990).

- [100] 寺野寿郎, 浅居喜代治, 菅野道夫, “ファジィシステム入門”, オーム社 (昭 62).
- [101] 水本雅晴, “ファジィ理論とその応用”, サイエンス社 (昭 63).
- [102] J. C. Bezdek and S. K. Pal, “Fuzzy Models For Pattern Recognition”, *IEEE PRESS* (1991).
- [103] 小野寺秀俊, “アナログ回路の合成と最適化”, 信学論 (A), **J74-A**, 2, pp. 179-186 (1991-02).
- [104] A. Kanasugi, S. Sato and M. Morisue, “An Efficient Algorithm for Floorplanning of High-Speed VLSI Circuits Using Hierarchical Clustering with Fuzzy Theory”, *Proc. of 1993 Joint Technical Conf. on Circuits/Systems, Computer and Communications*, pp. 649-654 (1993).
- [105] 金杉昭徳, 佐藤修司, 森末道忠, “ファジィ理論を用いた階層クラスタリング手法”, 情報処理学会 DA シンポジウム'91 論文集, pp.101-104 (1991-08)
- [106] 金杉昭徳, 佐藤修司, 森末道忠, “ファジィ理論を用いた階層クラスタリング”, 電子情報通信学会秋季大会, p.1-48 (1991).
- [107] 金杉昭徳, 佐藤修司, 森末道忠, “ファジィ理論による階層クラスタリングを用いた一配置手法”, プリント回路学会第 8 回学術講演大会論文集, pp.87-88 (1994).
- [108] 中谷直司, 金杉昭徳, 森末道忠, “任意形状ブロックの一配置手法”, プリント回路学会第 8 回学術講演大会論文集, pp.85-86 (1994).
- [109] Z. C. Gu, S. Yamada and S. Yoneda : “A Decomposition of VLSI Network based on Fuzzy Clustering Theory”, *Proc. of 1991 Joint Technical Conf. on Circuits/Systems, Computer and Communications*, pp. 483-488 (1991-07).
- [110] M. Morisue, S. Furusawa, J. Asahina and A. Kanasugi, “Analysis of Pulse Propagation on High-Tc Superconducting Transmission Lines”, *IEEE Trans. on Magn.*, **27**, 2, pp.2805-2808 (1991).
- [111] M. Morisue, S. Hayashi, A. Kanasugi and T. Van Duzer, “A New Simulator for Josephson Circuits with Lossy Transmission Lines”, *IEEE Trans. on Magn.*, **27**, 2, pp.2906-2909 (1991).
- [112] 金杉昭徳, 森末道忠, “周波数特性を持つ分布定数線路の一解析法”, 電子情報通信学会, 回路とシステム研究会資料, **CAS90-120** (1991).

- [113] 山下公一, 金杉昭徳, 土屋真平, 後藤源助, “ウェーハ・スケール LSI の可能性と限界”, 日経エレクトロニクス, **422**, pp. 141-161 (1987).
- [114] K. Yamashita, A. Kanasugi, S. Hijiya and G. Goto, N. Matsumura and S. Shirato, “A Wafer Scale 170,000-Gate FFT Processor with Built-In Test Circuits”, *Proc. of IEEE Custom Integrated Circuits Conf.*, pp. 207-210 (1987).
- [115] K. Yamashita, A. Kanasugi, S. Hijiya, G. Goto, N. Matsumura and S. Shirato, “A Wafer Scale 170,000-Gate FFT Processor with Built-In Test Circuits”, *IEEE J. of Solid State Circuits*, **23**, 2, pp. 336-342 (1988).
- [116] K. Yamashita, A. Kanasugi, S. Hijiya, G. Goto, “A Wafer-Scale FFT Processor Featuring a Repeatable Building Block”, *Proc. of IEEE Int. Conf. on Wafer Scale Integration*, pp. 299-307 (1989).
- [117] 山下公一, 金杉昭徳, 土屋真平, 後藤源助, 松村信威, 白土猛英, “BIST 回路内蔵ウェーハ・スケール FFT プロセッサ”, 電子情報通信学会, 集積回路研究会資料, **ICD87-67** (1987).
- [118] 金杉昭徳, 佐藤真司, 山下公一, “ウェーハ集積回路の一配置手法”, 情報処理学会, 設計自動化研究会資料, **DA46-4** (1989).
- [119] 金杉昭徳, 山下公一, 土屋真平, “ウェーハ集積回路における配置配線の一手法”, 情報処理学会全国大会, 5H-9 (1987).
- [120] 山下公一, 金杉昭徳, 土屋真平, 後藤源助, 松村信威, 白土猛英, “ウェーハ・スケール 17 万ゲート FFT プロセッサ”, 電子情報通信学会, 半導体・材料部門全国大会, p.1-146 (1987).

本研究に関する発表文献

本研究に関する論文・国際会議

- [1] 金杉昭徳, 森末道忠, “ジョセフソン素子回路における定常振動の解析”, 電子通信学会論文誌 (C), J67-C,10, pp. 749-755 (1984).
- [1']] A. Kanasugi and M. Morisue, “Analysis of Stationary Oscillations on Josephson Circuit”, *Electronics and Communications in Japan*, Part 2, 68, 3 (1985)
- [2] M. Morisue and A. Kanasugi, “A Novel Computer Approach for Nonlinear Oscillations”, *Proc. of IEEE Int. Symp. on Circuit and Systems* (1986).
- [3] A. Kanasugi, M. Morisue and K. Kobayashi, “Novel Oscillation Modes Produced in Josephson Circuits”, *Proc. of 1992 Symp. on Nonlinear Theory and Its Applications*, pp.103-106 (1992).
- [4] M. Morisue, H. Noguchi and A. Kanasugi, “A Chaos Simulator using Analogue Circuit to Model Josephson Junction”, *Proc. of 5th Int. Fuzzy Systems Association World Conf.*, pp.849 - 852 (1993).
- [5] A. Kanasugi and M. Morisue, “Analysis of Oscillations Produced in Josephson Circuits using Wavelet Transform”, *Proc. of 1993 Joint Technical Conf. on Circuits/Systems, Computers and Communications*, pp. 958-963 (1993).
- [6] A. Kanasugi, H. Noguchi and M. Morisue, “Mapping of Oscillation Modes produced in Josephson Circuits”, *Proc. of 1993 Symp. on Nonlinear Theory and Its Applications*, pp. 731 - 736 (1993).
- [7] A. Kanasugi and M. Morisue, “Wavelet Analysis of Bifurcations in Josephson Circuits”, *Proc. of 1993 Symp. on Nonlinear Theory and Its Applications*, pp. 395 - 398 (1993).

- [8] A. Kanasugi, S. Sato and M. Morisue, "An Efficient Algorithm for Floorplanning of High-Speed VLSI Circuits Using Hierarchical Clustering with Fuzzy Theory", *Proc. of 1993 Joint Technical Conf. on Circuits/Systems, Computer and Communications*, pp. 649-654 (1993).
- [9] 金杉昭徳, 佐藤修司, 森末道忠, "回路結線の規則性抽出の一手法", *プリント回路学会誌*, 8, 7, pp. 532 - 538 (1993).
- [10] M. Morisue, S. Furusawa, J. Asahina and A. Kanasugi, "Analysis of Pulse Propagation on High-Tc Superconducting Transmission Lines", *IEEE Trans. on Magn.*, 27, 2, pp.2805-2808 (1991).
- [11] M. Morisue, S. Hayashi, A. Kanasugi and T. Van Duzer, "A New Simulator for Josephson Circuits with Lossy Transmission Lines", *IEEE Trans. on Magn.*, 27, 2, pp.2906-2909 (1991).
- [12] K. Yamashita, A. Kanasugi, S. Hijiya, G. Goto, N. Matsumura and S. Shirato, "A Wafer Scale 170,000-Gate FFT Processor with Built-In Test Circuits", *Proc. of IEEE Custom Integrated Circuits Conf.*, pp. 207-210 (1987).
- [12'] K. Yamashita, A. Kanasugi, S. Hijiya, G. Goto, N. Matsumura and S. Shirato, "A Wafer Scale 170,000-Gate FFT Processor with Built-In Test Circuits", *IEEE J. of Solid State Circuits*, 23, 2, pp. 336-342 (1988).
- [13] K. Yamashita, A. Kanasugi, S. Hijiya and G. Goto, "A Wafer-Scale FFT Processor Featuring a Repeatable Building Block", *Proc. of IEEE Int. Conf. on Wafer Scale Integration*, pp. 299-307 (1989).

本研究に関する学会研究会資料

- [1] 吉川敏則, 森末道忠, 金杉昭徳, 佐久間哲雄, 貫井 晋, 石崎達也, "ジョセフソン素子を含む基本回路の一解析法", 電子情報通信学会, 非線形問題研究会資料, NLP82-16 (1982).
- [2] 吉川敏則, 金杉昭徳, 森末道忠, "ジョセフソン素子回路の一解析法, 電子情報通信学会", 非線形問題研究会資料, NLP83-1 (1983).

- [3] 金杉昭徳, 森末道忠, “ジョセフソン素子回路における定常振動解の高調波成分について”, 電子情報通信学会, 非線形問題研究会資料, NLP83-20 (1983).
- [4] 金杉昭徳, 森末道忠, “ジョセフソン非線形回路における分数調波振動現象”, 電子情報通信学会, 非線形問題研究会資料, NLP84-1 (1984).
- [5] 金杉昭徳, 村山泰浩, 森末道忠, “2自由度系ジョセフソン回路の振動モード”, 電子情報通信学会, 非線形問題研究会資料, NLP84-16 (1984).
- [6] 金杉昭徳, 森末道忠, 村山泰浩, “ジョセフソン非線形回路の分数調波解析”, 電子情報通信学会, 回路とシステム研究会資料, CAS84-167 (1984).
- [7] 金杉昭徳, 森末道忠, “ジョセフソン回路の振動モード解析”, 電子情報通信学会, 超伝導エレクトロニクス研究会資料, SCE90-15 (1990).
- [8] 森末道忠, 金杉昭徳, “超伝導デバイスにおける非線形現象とその解析手法”, 電子情報通信学会, 第1回非線形問題とその応用学術研究集会論文集, pp.169-176 (1990).
- [9] 金杉昭徳, 森末道忠, “ジョセフソン自律系回路における非線形振動の一考察”, 電子情報通信学会, 非線形問題研究会資料, NLP90-32 (1990).
- [10] 細谷宏生, 李富強, 森末道忠, 金杉昭徳, “ジョセフソン計算機回路のシミュレーション”, 電子情報通信学会非線形問題研究会資料, NLP91-56 (1991).
- [11] 芹沢裕司, 森末道忠, 金杉昭徳, “複数ジョセフソン素子回路に生ずる非線形振動”, 電子情報通信学会, 非線形問題研究会資料, NLP91-81 (1992).
- [12] 山田谷政幸, 森末道忠, 金杉昭徳, “ジョセフソン素子回路における弛張振動の解析”, 電子情報通信学会, 超伝導エレクトロニクス研究会資料, SCE93-30 (1993).
- [13] 金杉昭徳, 佐藤修司, 森末道忠, “ファジィ理論を用いた階層クラスタリング手法”, 情報処理学会 DA シンポジウム '91 論文集, pp.101-104 (1991).
- [14] 金杉昭徳, 森末道忠, “周波数特性を持つ分布定数線路の一解析法”, 電子情報通信学会, 回路とシステム研究会資料, CAS90-120 (1991).
- [15] 金杉昭徳, 佐藤修司, 森末道忠, “論理回路における規則性抽出の一手法”, 電子情報通信学会, VLSI 設計技術研究会資料, VLD91-69 (1991).

- [16] 山下公一, 金杉昭徳, 土屋真平, 後藤源助, 松村信威, 白土猛英, “BIST 回路内蔵ウェーハ・スケール FFT プロセッサ”, 電子情報通信学会, 集積回路研究会資料, ICD87-67 (1987).
- [17] 金杉昭徳, 佐藤真司, 山下公一, “ウェーハ集積回路の一配置手法”, 情報処理学会, 設計自動化研究会資料, DA46-4 (1989).

本研究に関する口頭発表

- [1] 吉川敏則, 森末道忠, 金杉昭徳, “ジョセフソン素子を含む基本回路の定常状態の応答について”, 電子情報通信学会総合全国大会, p.1-14 (1983).
- [2] 金杉昭徳, 森末道忠, “ジョセフソン素子非線形回路の高調波解析”, 電子情報通信学会総合全国大会, p.1-30 (1984).
- [3] 金杉昭徳, 金子正幸, 村山泰浩, 森末道忠, “2 自由度系ジョセフソン素子回路の定常状態振動解析”, 電子情報通信学会総合全国大会, p.1-14 (1985).
- [4] 金杉昭徳, 佐藤修司, 森末道忠, “ファジィ理論を用いた階層クラスタリング”, 電子情報通信学会秋季大会, p.1-48 (1991).
- [5] 金杉昭徳, 佐藤修司, 森末道忠, “論理回路における規則性抽出手法”, 電子情報通信学会春季大会, A-116 (1992).
- [6] 金杉昭徳, 佐藤修司, 森末道忠, “ファジィ理論による階層クラスタリングを用いた一配置手法”, プリント回路学会第 8 回学術講演大会論文集, pp.87-88 (1994).
- [7] 中谷直司, 金杉昭徳, 森末道忠, “任意形状ブロックの一配置手法”, プリント回路学会第 8 回学術講演大会論文集, pp.85-86 (1994).
- [8] 金杉昭徳, 山下公一, 土屋真平, “ウェーハ集積回路における配置配線の一手法”, 情報処理学会全国大会, 5H-9 (1987).
- [9] 山下公一, 金杉昭徳, 土屋真平, 後藤源助, 松村信威, 白土猛英, “ウェーハ・スケール 17 万ゲート FFT プロセッサ”, 電子情報通信学会, 半導体・材料部門全国大会, p.1-146 (1987).