

スケジューリングとバス分割によるVLSI消費電力削減

プロジェクト代表者：伊藤和人（情報メディア基盤センター・准教授）

1 はじめに

LSIの全消費電力のうち、データ通信による消費電力が占める割合は無視できず、本研究プロジェクトではデータ通信の消費電力削減に注目している。

LSIの設計は、スケジューリング、バインディング、レイアウトの各部分設計を必要とする。スケジューリングは、LSI実現する処理を構成する加算、乗算といった演算をいつ実行するかを決定する。バインディングは、演算をどの演算器で実行するか、データをどのレジスタに記憶するかを決定する。レイアウトは、LSIチップ上に演算器やレジスタといった機能ブロックを2次的に重なりがないように配置し、電源、データ通信のための配線を施す。

CMOS型のLSIでは、データ通信消費電力は、配線の長さやデータ通信回数に依存する。配線の長さは機能ブロックの配置(レイアウト)に依存し、データ通信回数はバインディングに依存する。同時に実行する演算は同一演算器にバインドできず、同時に保持すべきデータは同一レジスタに記録できないので、バインディングはスケジュールに依存する。すなわち、LSIのデータ通信消費電力はスケジュール、バインディング、レイアウトに依存するので、データ通信消費電力を最少にするにはこれら3つを最適化する必要がある。しかし、これは解候補数が膨大な組み合わせ最適化問題となる。

そこで、データ通信消費電力最少化を目的として、図1に示すようにスケジューリングとバインディングの最適化と、レイアウトの最適化に問題を分割し、実用時間内に準最適解を得る手法を検討した。

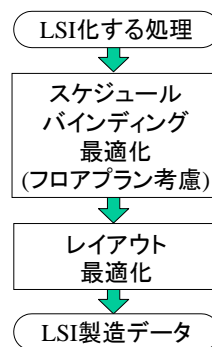


図1 設計フロー

2 スケジューリングとバインディングの最適化

スケジューリングとバインディングの最適化については、Simulated Annealing手法により制約条件を満たすスケジュールを探索し、各候補スケジュールについてバインディングを施す方式を検討した。ここでは、次に実施するレイアウト最適化によって、通信回数の多い配線の配線長が短くなるようにレイアウトされ、真に消費電力を最少化する配置が得られるようなバインディングを導く手法を検討した。具体的には、ファンアウト最少化、通信回数2乗和最少化、通信回数分散最少化などを目標としてデータ通信回数を最適化するバインディングを行った場合に、機能ブロックの概略配置であるフロアプラン最適化後のデータ通信消費電力を評価する実験を行った。

ファンアウト最少化を最適化目的としてバインディングを行った場合の結果を図2、データ出力木ごとの通信回数分散総和を最少化することを目標としてバインディングを行った場合の結果を図3に示す。図2、図3は、複数通りのスケジュール候補のそれぞれについてバインディングを最適化し、得られたバインディングに対してデータ通信配線長を最短化したフロアプランを求めたときのバインディング評価値とフロアプラン評価値の関係を示している。図で点は実験データを示し、直線は実験結果を近似する関係式を最小二乗法によって求めたものである。実験結果が直線に沿っている、すなわち相関係数が高ければ、良好なフロアプランを得るためにはバインディングを最適化することが有効であり、近似直線の右端が下にあるほど最適なフロアプランが得られることを意味している。図2、

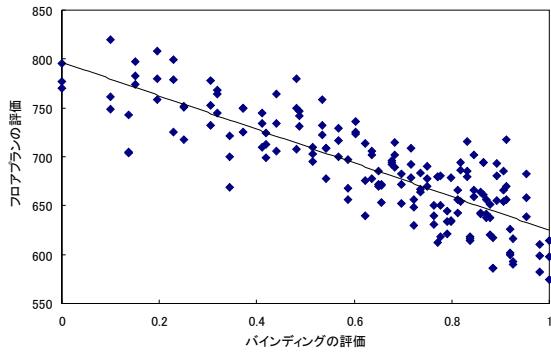


図2 ファンアウト最少化

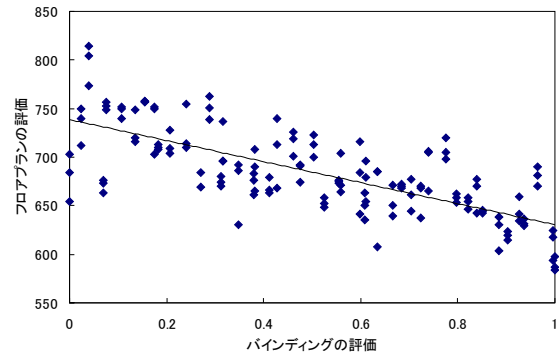


図3 木毎分散最少化

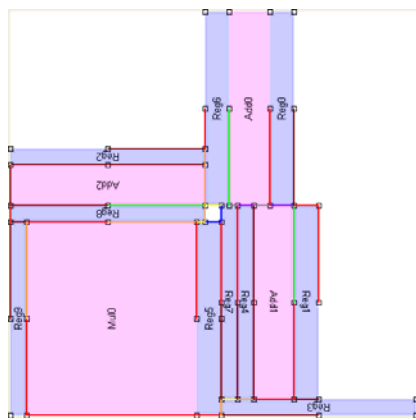


図4 フロアプラン

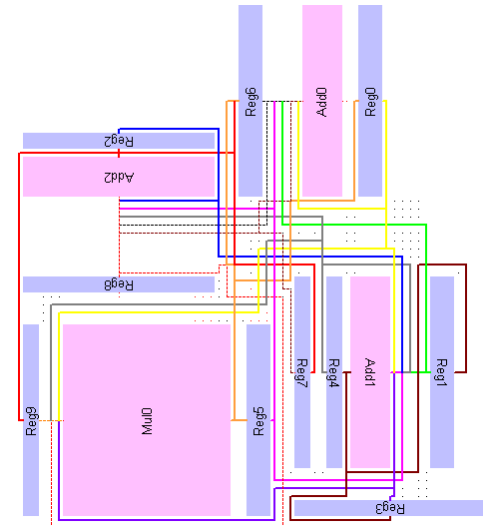


図5 データバス幅を考慮したレイアウト

図3および他の最適化目標を用いた場合の結果の比較により、ファンアウト最少化が最も優れたバインディング目標であることを明らかにした。

3 レイアウトの最適化

データバスは、データビット数に等しい数の配線を束ねたものであり、LSIレイアウトではデータバスの長さだけでなく幅を考慮しなければならない。従来のレイアウト最適化では、まずデータバス幅を無視したフロアプラン(図4)によって機能ブロックの相対的位置を決定し、その後にデータバスの幅を考慮して機能ブロックの詳細配置とデータバスの詳細配線経路を決定する。データ通信消費電力最少化ではデータバス長の精度が重要であり、データバス幅を無視して最適化したフロアプランに対して詳細レイアウトを求めた結果は、必ずしも消費電力が最少とならない。そこで、候補フロアプランに対してそれぞれ詳細配線を施した詳細レイアウト(図5)を生成してデータバス長を正確に評価し、それに基づいて消費電力最少なフロアプランを探索する手法を考案し、実験により有効性を確認した。

4 まとめ

以上の成果は、前者については平成18年度卒業論文「LSI内データ通信消費エネルギーを低減するバインディング手法」、後者については平成18年度修士論文「詳細配線を考慮してデータ通信による消費電力を削減するLSI設計手法」により報告した。今後、学術雑誌等への発表を検討している。