論　文

UDC 621.373.13.072.9

改良型遅延ロックループの位相追従特性について

正員　長谷川孝明[†]　　正員　中川　正雄[†]　　正員　若林　邦彦[†*]

Tracking Performance of Improved Delay-Lock Loop

Takaaki HASEGAWA[†], Masao NAKAGAWA[†] *and*
Kunihiko WAKABAYASHI[†*], *Members*

あらまし　測距や計測，同期クロック伝送等でしばしば疑似ランダム（PN）符号が利用される．PN符号の伝送は低SN比においても良好な受信が約束される伝送方法である．こうした場合，雑音の中からPN符号を取り出す有効な回路としてPN符号に同期する遅延ロックループ（DLL）があり，広く用いられている．しかしながら従来のDLLは，その位相比較特性において制御電圧の出る範囲が非常に狭く，ほとんどの位相差では制御電圧が生じない．雑音等によりひと度同期はずれが起こると同期回復には非常に時間がかかる．この点を改善するため，本論文ではまず，制御電圧の生ずる範囲を広げた改良型DLL（IDLL－1）を提案し，その1次ループの位相追従特性について理論的検討を行ない，2次ループについて実験結果を示す．さらにこれに簡単な回路を付加し，IDLL－1よりもさらに良好な追従特性をもつ改良型DLL（IDLL－2）を提案し，実験およびシミュレーションにより，さらに改善された追従特性の検討を行なう．

1．まえがき

PN符号がその相関関数のシャープさゆえに，また雑音にうずもれても良好な受信が可能という理由で，測距や計測[4]，そして音声信号と同一周波数帯域内での同期クロックの伝送[2]等に広く用いられている．こうした場合雑音の中からPN符号を取り出す有効な回路としてPN符号に同期する遅延ロックループ（DLL）があり広く用いられている[1),(2),(4]．しかし，PN符号の自己相関関数が極めてシャープであるという性質上，相関器（位相比較器）の出力で位相誤差信号の出る範囲がごく一部に限られ，多くの位相差に対しては制御信号がまったく生じない．このため雑音など何らかの原因でひと度同期はずれを起こし，位相比較出力の出ない範囲に動作点が陥ると，再引き込みのためにはスライディング相関器など同期捕捉装置を用いるために大きな時間を要してしまう．

本論文では，まず，単純に局部参照信号の数を増加させることで，位相比較出力の生ずる範囲を拡大することにより位相追従特性の向上を狙った改良型DLL（IDLL－1）を提案し，1次のループについてフォッカー・プランクの方程式を解くことにより，位相誤差の確率密度関数から位相誤差の分散を求め，改善された追従特性を評価し，さらに2次ループに関し実験を行ない，その追従特性を評価する．

IDLL－1は信号対雑音比（SNR）の低い場合は良好であるが，SNRが高い場合には従来のDLL（Conventional DLL；CDLL）よりも追従特性の劣下を生じてしまう．この欠点を補償するため，簡易な回路を付加することによりさらに改善されたDLL（IDLL－2）を提案し，その追従特性の評価を実験およびシミュレーションにより行ない，高SNR時における追従特性の劣下を生ずることなしに，追従限界SNRを伸ばすことを実現できることを示す．

2．従来のDLL（CDLL）

従来のDLLのブロック線図を図1に示す．乗算器と加算器から成る相関器，ループフィルタ（LF），電圧制御クロック（VCC），PN系列発生器（PNG）から成る．PNGはn段のシフトレジスタにより，系列長$M=2^n-1$のPN系列（ここではM系列のみ扱う）を発生する．CDLLの相関器の位相比較特性を図2に示す．これはPN系列の自己相関関数を合成したものである．ただし，Δは$2\pi/M$を示す．相関器出力$x(t)$は，

† 慶応義塾大学理工学部電気工学科，横浜市
Faculty of Science and Technology, Keio University, Yokohama-shi, 223 Japan
* 現在，日本電気株式会社

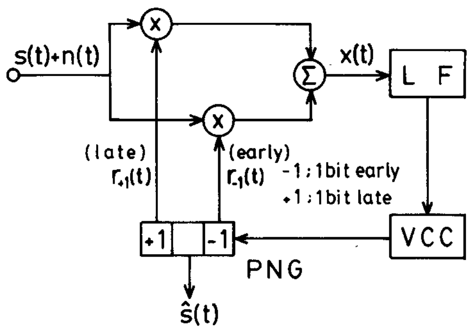

図1　CDLLの構成
Fig. 1 - Block diagram of CDLL.

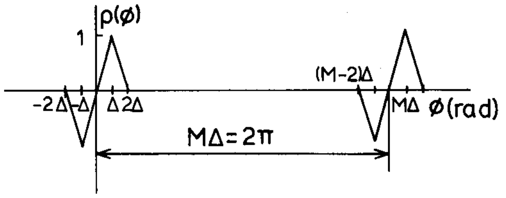

図2　CDLLの位相比較特性
Fig. 2 - Discriminator characteristic for CDLL.

$$x(t)=\sqrt{P_s P_{\hat{s}}}\left(1+\frac{1}{M}\right)\rho(\phi)+n(t)\cdot r(t)+\text{高周波項} \tag{1}$$

となる[5],[6]．ここでϕは，入力信号$s(t)$とDLLのPN信号$\hat{s}(t)$の位相差であり，$\rho(\phi)$は，その最大値および最小値がそれぞれ$+1$，-1となるように正規化された位相比較特性であり，$s(t)$の自己相関関数R_sを用いて，$\rho(\phi)=(R_s(\phi-\Delta)-R_s(\phi+\Delta))\dfrac{M}{M+1}$で定義される．ただし自己相関関数の1周期を$2\pi$としている．$P_s$および$P_{\hat{s}}$はそれぞれ$s(t)$，$\hat{s}(t)$の電力である．また$n(t)$は白色ガウス雑音であり，そのスペクトル密度が$N_0$であるとし，$r(t)=r_{+1}(t)-r_{-1}(t)$は局部参照信号を表わす．LFの伝達関数が定数である1次ループでは，

$$\dot{\phi}=(\omega-\omega_0)-K_1 x(t) \tag{2}$$

となる．ここで，ωは入力のPN系列のクロックの角周波数，ω_0はVCCの自走角周波数，K_1はVCCの変調感度である．式(1)，式(2)より，1次ループの動作方程式は，

$$\dot{\phi}=(\omega-\omega_0)-K_1\left\{\sqrt{P_s P_{\hat{s}}}\left(1+\frac{1}{M}\right)\rho(\phi)+n'(t)\right\} \tag{3}$$

となる．ただし，$n'(t)=n(t)\cdot r(t)$であり，$n'(t)$のスペクトル密度は$N_0 P_r$である（P_rは$r(t)$の電力である）．なお，高周波項はループの低域通過特性のために無視されるものであり，自己雑音も同様である[1]．

図2の位相比較特性において，Mは一般に数百～数千の大きな値であり，それに対し，位相比較出力の出る範囲は，$-2\Delta<\phi<2\Delta$であり，ほとんどの位相差において位相比較出力が生じない．そのため入力信号のSNRの低下に伴い，急激に位相追従特性の劣下を生じる．そこでこうした急激な特性劣下をできるだけ起こさないようなDLLが要求される．

3. 改良型DLL－1（IDLL－1）

前章で述べた理由による急激な位相追従特性の劣下を防ぐため，本章ではまず，IDLL－1を提案し，その対雑音特性を明らかにする．

3.1　IDLL－1の構成

従来のDLLは位相ずれのある2つの局部参照信号を用いるが，この数を増加させることにより，制御電圧の出る範囲を拡大したIDLL－1のブロック線図を図3に示す．図はPN局部参照信号を2個から6個に増加した例を示しており，その時の位相比較特性を図4に示す．

3.2　1次ループのフォッカー・プランク方程式による解析

付加的白色ガウス雑音存在下における位相同期ループの位相誤差の確率密度関数はフォッカー・プランク方程式を満足することが知られている[3],[6]．この厳密な解の導出は1次ループについてのみ可能である．位相誤差の確率密度関数を$P(\phi,t)$とすると，フォッカー・プランク方程式は，一般的に

$$\frac{\partial P(\phi,t)}{\partial t}=-\frac{\partial}{\partial\phi}[A(\phi)P(\phi,t)]$$

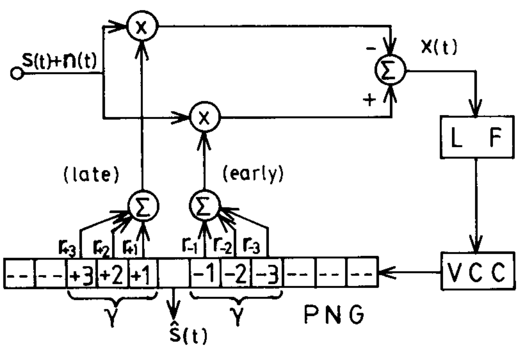

図3　IDLL－1の構成
Fig. 3 - Block diagram of IDLL-1.

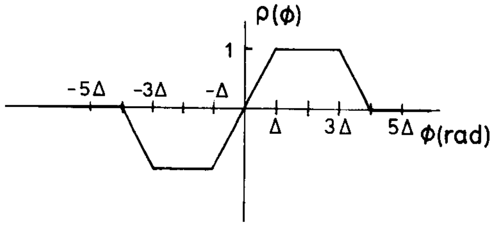

図4　IDLL−1の位相比較特性
Fig.4 - Discriminator characteristic for IDLL−1.

$$\left.\begin{aligned}&+\frac{1}{2}\frac{\partial^2}{\partial\phi^2}[B(\phi)P(\phi,t)]\\ &A(\phi)=\lim_{\Delta t\to 0}\frac{E_\phi[\Delta\phi]}{\Delta t}\\ &B(\phi)=\lim_{\Delta t\to 0}\frac{E_\phi[(\Delta\phi)^2]}{\Delta t}\end{aligned}\right\}\quad(4)$$

（ただし $E_y[x]$ は条件付平均を表わす）

である．1次DLLの動作方程式(3)より $\Delta\phi$ は，

$$\begin{aligned}\Delta\phi&=\int_t^{t+\Delta t}\dot{\phi}(t)dt\\ &=\left[(\omega-\omega_0)-\sqrt{P_sP_{\hat{s}}}\left(1+\frac{1}{M}\right)K_1\rho(\phi)\right]\Delta t\\ &\quad-K_1\int_t^{t+\Delta t}n'(u)du\end{aligned}\quad(5)$$

となり，式(5)より，式(4)に示した $A(\phi)$，$B(\phi)$ は，

$A(\phi)$

$$\begin{aligned}&=\lim_{\Delta t\to 0}\left\{\frac{E_\phi\left[(\omega-\omega_0)-\sqrt{P_sP_{\hat{s}}}\left(1+\frac{1}{M}\right)K_1\rho(\phi)\right]\Delta t}{\Delta t}\right.\\ &\qquad\left.+\frac{K_1\int_t^{t+\Delta t}n'(u)du}{\Delta t}\right\}\\ &=\omega-\omega_0-\sqrt{P_sP_{\hat{s}}}\left(1+\frac{1}{M}\right)K_1\rho(\phi)\end{aligned}\quad(6)$$

$B(\phi)$

$$\begin{aligned}&=\lim_{\Delta t\to 0}\frac{K_1^2}{\Delta t}\int_t^{t+\Delta t}\int_t^{t+\Delta t}E[n'(u)\cdot n'(v)]dudv\\ &=\lim_{\Delta t\to 0}\frac{K_1^2}{\Delta t}\int_t^{t+\Delta t}\int_t^{t+\Delta t}\frac{N_0P_r}{2}\delta(u-v)dudv\\ &=\frac{K_1^2N_0P_r}{2}\end{aligned}\quad(7)$$

となる（付録1参照）．ここで局部参照信号

$$r(t)=\sum_{i=1}^{r}(r_{+i}(t)-r_{-i}(t))$$

の電力 P_r は

$$P_r=2r(1+1/M)P_{\hat{s}}\quad(8)$$

で表わされる（付録2参照）．また r は局部参照信号の半分の数であり，$r=1$ のときCDLLを表わす．式(6)，式(7)より，式(4)のフォッカー・プランク方程式は次式となる．

$$\frac{\partial P(\phi,t)}{\partial t}=\frac{\partial}{\partial\phi}\left[\left\{\omega_0-\omega+\sqrt{P_sP_{\hat{s}}}\left(1+\frac{1}{M}\right)K_1\rho(\phi)\right\}\cdot P(\phi,t)\right]+\frac{K_1^2N_0P_r}{4}\frac{\partial^2P(\phi,t)}{\partial\phi^2}\quad(9)$$

定常状態では，式(9)の左辺は0となり，整理すると次式が得られる．

$$0=\frac{d}{d\phi}\left\{(-\beta+\alpha\rho(\phi))P(\phi)+\frac{dP(\phi)}{d\phi}\right\}\quad(10)$$

ここで，

$$\alpha=\frac{4\sqrt{P_sP_{\hat{s}}}\left(1+\frac{1}{M}\right)}{K_1N_0P_r}=\frac{2\sqrt{P_s}}{K_1N_0r\sqrt{P_{\hat{s}}}}\quad(11)$$

$$\beta=\frac{4(\omega-\omega_0)}{K_1^2N_0P_r}\quad(12)$$

式(10)を解いて，C，Dを定数とすると，

$$P(\phi)=Ce^{-\int_0^\phi(\alpha\rho(x)-\beta)dx}\cdot\left(D\int_{-\pi}^{\phi}e^{\int_0^y(\alpha\rho(x)-\beta)dx}dy+1\right)\quad(13)$$

が得られる．ここで境界条件

$$P(-\pi)=P(\pi)\quad(14)$$

$$\int_{-\pi}^{\pi}P(\phi)d\phi=1\quad(15)$$

により，C，Dが決定される．

$\omega-\omega_0=0$，つまり，$\beta=0$ とすれば，式(14)より $D=0$ となり，次式が得られる．

$$P(\phi)=Ce^{-\alpha\int_0^\phi\rho(x)dx}\quad(16)$$

いま

$$H(\phi)=-\int_0^\phi\rho(x)dx\quad(17)$$

とおけば，式(15)より，定数 C は次式となる．

$$C=1\Big/\int_{-\pi}^{\pi}e^{\alpha H(\phi)}d\phi\quad(18)$$

これを用いて位相誤差の分散 σ_ϕ^2 は

$$\sigma_\phi^2=\int_{-\pi}^{\pi}\phi^2P(\phi)d\phi=\int_{-\pi}^{\pi}\phi^2\frac{e^{\alpha H(\phi)}}{\int_{-\pi}^{\pi}e^{\alpha H(y)}dy}d\phi\quad(19)$$

で得られる．$H(\phi)$ は従来のDLL（CDLL）では，

図2に示される位相比較特性より次式となる．

$$H(\phi)=\begin{cases}-\Delta & (-\pi\leqq\phi<-2\Delta)\\ \dfrac{1}{2\Delta}\phi^2+2\phi+\Delta & (-2\Delta\leqq\phi<-\Delta)\\ -\dfrac{1}{2\Delta}\phi^2 & (-\Delta\leqq\phi<\Delta)\\ \dfrac{1}{2\Delta}\phi^2-2\phi+\Delta & (\Delta\leqq\phi<2\Delta)\\ -\Delta & (2\Delta\leqq\phi<\pi)\end{cases} \quad (20)$$

また，IDLL-1では，図4の位相比較特性により，$H(\phi)$ は次式となる．

$$H(\phi)=\begin{cases}-\gamma\Delta & (-\pi\leqq\phi<-(\gamma+1)\Delta)\\ \dfrac{1}{2\Delta}\phi^2+(\gamma+1)\phi+\dfrac{1}{2}(\gamma^2+1)\Delta & (-(\gamma+1)\Delta\leqq\phi<-\gamma\Delta)\\ \phi+\dfrac{1}{2}\Delta & (-\gamma\Delta\leqq\phi<-\gamma\Delta)\\ -\dfrac{1}{2\Delta}\phi^2 & (-\Delta\leqq\phi<\Delta)\\ -\phi+\dfrac{1}{2}\Delta & (\Delta\leqq\phi<\gamma\Delta)\\ \dfrac{1}{2\Delta}\phi^2-(\gamma+1)\phi+\dfrac{1}{2}(\gamma^2+1)\Delta & (\gamma\Delta<\phi<(\gamma+1)\Delta)\\ -\gamma\Delta & ((\gamma+1)\Delta\leqq\phi<\pi)\end{cases} \quad (21)$$

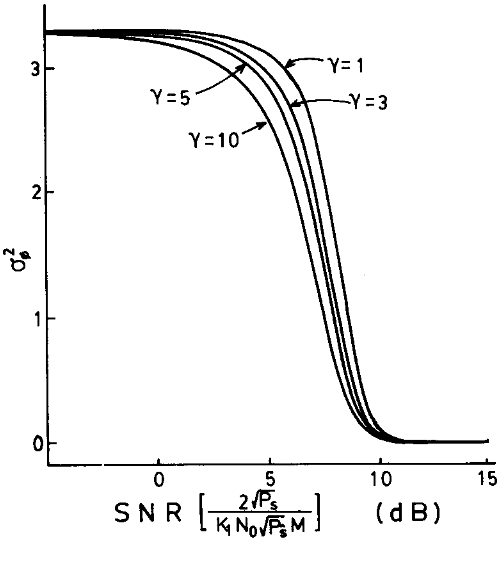

図5 1次ループの位相誤差の分散 σ_ϕ^2 (M=511)
Fig. 5 - Variance of phase-error for first-order loop (M=511).

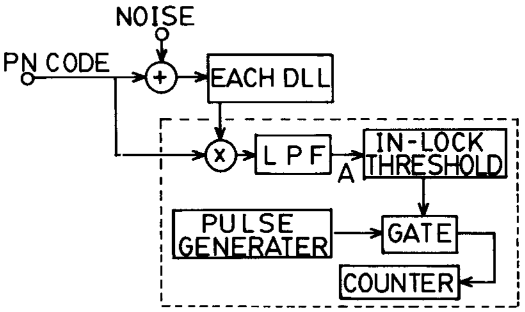

図6 実験システムのブロック図
Fig. 6 - Experimental system.

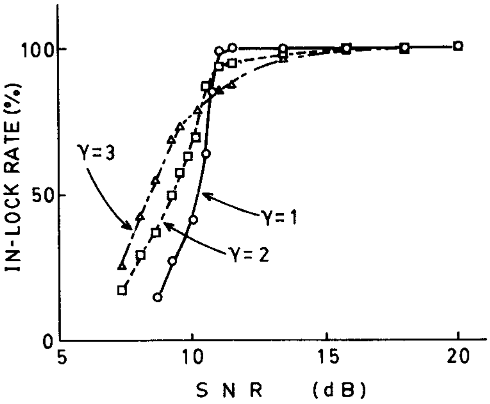

図7 2次ループの同期率 (M=511)
Fig. 7 - In-lock rate for second-order loop (M=511).

式(20)，式(21)を式(19)に代入することにより，それぞれCDLL，IDLL-1の1次ループの位相誤差の分散が計算できる．

図5は M=511のとき，SNRに対する位相誤差の分散 σ_ϕ^2 をいくつかの γ について示した．γ の増加により低SNRにおける位相誤差の分散 σ_ϕ^2 をおさえることが可能になったが，高SNRの領域では逆にややジッタの増加が見られる．

3.3 2次ループの実験による検討

2次ループについては理論解析が困難なため，実験により評価を行なった．実験システムのブロック図を図6に示す．追従特性の評価としては次に定義する同期率を用いる．

無雑音の入力信号に同期状態にあるDLLに，ある時刻から定常白色ガウス雑音を加え，図6の点 A で相関値を観測した場合に，無雑音の時の相関値のピーク値の1/2以上の相関値が得られた状態を同期状態とみ

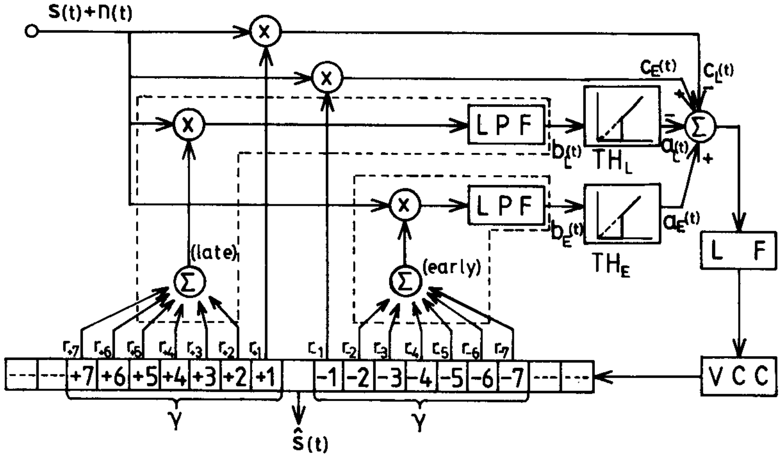

図8　IDLL－2の構成
Fig.8－Block diagram of IDLL－2.

なし，十分に長い時間（本実験では１０秒間）測定し，同期状態にある時間率を同期率と定義する．

実験結果を図７に示す．ここでも$M=511$である．IDLL－１のループフィルタはラグリード型を用い，周波数オフセットは$(\omega-\omega_0)/\omega_L=0.15$となる値にとった場合である．$r$が１から３に増加するに従い，位相追従限界ＳＮＲが伸びているのが明らかである．しかし１次ループの場合と同様に，やはり高ＳＮＲの領域では逆に位相追従特性の劣下が見られる．これは高SNR時には，位相差が$\phi=0$の付近を中心として狭い領域でジッタを生じているため，位相比較のための制御電圧が主としてr_{-1}，r_{+1}の局部参照信号との相関によってのみ生じ，その外側の$r_{\pm2}$，$r_{\pm3}$，…，$r_{\pm r}$は入力雑音を増加させる方向になってしまうためである．

このため，構造が簡易であるIDLL－１は低SNR時で良好な追従特性をもつが，高ＳＮＲ時に劣下するため，その点の改善が要求される．

4. スレッショルド回路を加えた改良DLL－2（IDLL－2）

前章で述べた欠点を改良するために２つのスレッショルド回路を加えたIDLL－２の構成を図８に示す．本ループの改良点は，高ＳＮＲ時の追従に必要な局部参照信号$r_{\pm1}$と，低ＳＮＲ時にのみ制御信号に関与する他の局部参照信号$r_{\pm2}$，$r_{\pm3}$，…，$r_{\pm r}$を分離し，ローパスフィルタ（LPF）回路，スレッショルド（TH）回路を加えた点にある．ＬＰＦ回路は相関器出力の直流分を検出し，同時に雑音電力を低減させるための回路

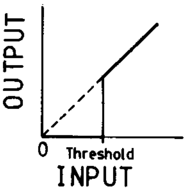

図９　スレッショルド回路の入出力特性
Fig.9－Threshold circuit characteristic.

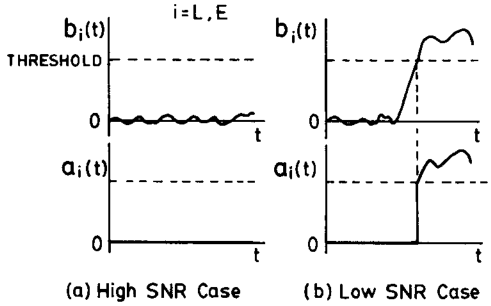

図10　スレッショルド回路の動作
Fig.10－Behavior of input and output in threshold circuit.

であり，TH回路は図９に示すようにスレッショルドを越えたときのみその信号を通過させる特性を持つスレッショルド回路である．図１０にこれらの回路の動作を示す．高ＳＮＲのとき，位相差は±２ビット以内にあり，ループを制御する相関出力は図８のC_LまたはC_Eのいずれかから得られる．その時b_L，b_Eには相関出力はなく，雑音のみが存在することになるが，スレッショルドを雑音のレベルより大きくとることにより，

a_L, a_E は共に 0 となり，ループの追従特性を妨害しない．それに対し，低 SNR 時においては雑音により位相差が ±2 ビットの範囲を越えることがあるが，この時図 10(b)の様に，（雑音＋相関出力）がスレッショルドを越え，出力 a_E 又は a_L はループの位相制御電圧として加えられる．

実験を $M=511$ で，次の仕様で行なった．

ロックレンジ；120 Hz

ループフィルタの伝達関数；$H(s)=\dfrac{1+1.7\times10^{-3}s}{1+4.5\times10^{-2}s}$

PN 符号クロック速度；10 kHz

LPF 回路のローパスフィルタの伝達関数；

$$F(s)=\frac{1}{1+8.2\times10^{-3}s}$$

なお，TH 回路のスレッショルド値 μ は相関のピークを 1 として正規化したものである．

実験結果を図 11 に示す．μ を高くとると CDLL に近づき，追従限界の SNR をあまり広げられず（μ=2.8），逆に低過ぎる値とすると，高 SNR 時に追従特性の劣下を生じてしまう（μ=0.7）．後述するディジタルシミュレーションによって明らかにされる様に，スレッショルド値には適正な値が存在し，この時には高 SNR 時における特性劣下を生じることなしに，追従限界の

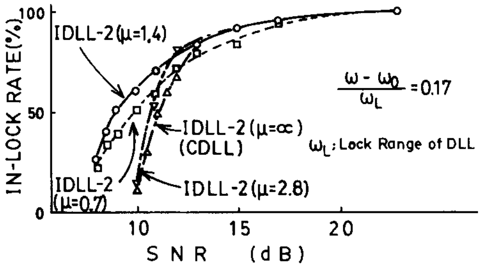

図 11 スレッショルド μ を変えた時の同期率の比較
Fig. 11 - Comparison of in-lock rate for IDLL-2 with various threshold μ.

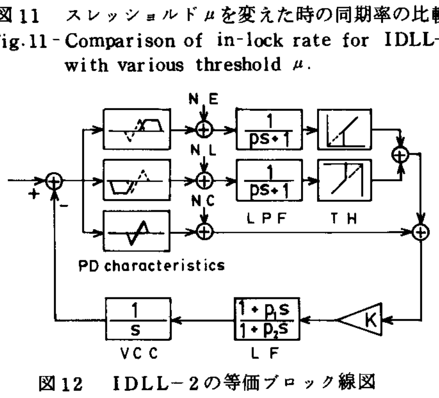

図 12 IDLL－2 の等価ブロック線図
Fig. 12 - Equivalent block diagram of IDLL-2.

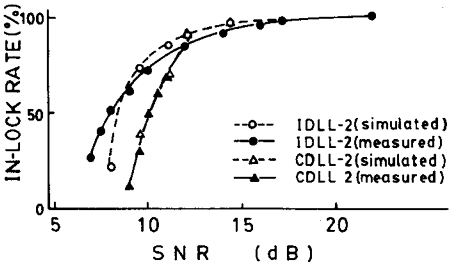

図 13 実験値とシミュレーション値の比較
Fig. 13 - Comparison of experimental and simulated results.

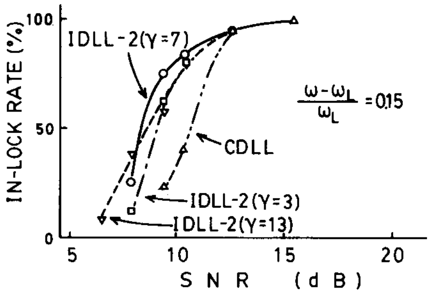

図 14 いろいろな加算数 γ に対する同期率の比較
Fig. 14 - Comparison of in-lock rate for IDLL-2 with various number of γ.

SNR を拡張することができる．

さらに局部参照信号の増加，各パラメータの設定など広く検討するため，ディジタルコンピュータシミュレーションを行なった．図 12 に IDLL－2 の等価ブロック線図を示す．追従特性の評価は，実験と同様に同期率で行なう．入力雑音は等価的に図に示す NE, NL, NC として加えることができ，この三者間の相関はすべて PN 符号が 1 ビット以上離れていることから 0 と考えられ，各々独立に加えている．当然ではあるが，従来の CDLL では一番下の NC の加わった部分だけが働いている訳である．ディジタルコンピュータシミュレーションにおいて，実験と同じパラメータを用いた結果を図 13 に示す．実験とシミュレーションの良い一致がわかる．

次にシミュレーションを用いて，加算数 γ による特性の違いを求め，図 14 に示す．このシミュレーションにおいては，それぞれの γ に対し最も有効となるスレッショルドを用いている．この結果より，いずれの場合も従来の CDLL に対して追従限界の SNR は伸びているが，γ が大き過ぎても小さ過ぎても十分な改善はなされない．中間の $\gamma=7$ 程度で良好な追従特性を

示し，CDLLに対し約3dB SNRの悪いところでも同程度の追従特性を示していることがわかる．

5. むすび

まず位相比較特性を単純に広げた改良型DLL(IDLL-1)を示し，その1次ループの位相誤差についてフォッカー・プランク方程式を解くことにより，確率密度関数から位相誤差の分散を求めた．また，2次ループについては，実験によりその位相追従特性の評価を行なった．いずれの場合も，低SNR時における位相追従特性の改善がなされ，雑音が多い場合などに有効であることを示したが，回路構成が簡単である反面，高SNR時に特性が劣下することが欠点と言える．

それに対し，新たにスレッショルド回路を加えることによるIDLL-2を提案し，高SNR時における特性劣下を起さずに，位相追従限界のSNRを約3dB拡張できることを実験およびシミュレーションで示した．

謝辞 常日頃よりお世話いただく本学角替利男教授に感謝いたします．

文献

(1) Spilker Jr., J. J.: "Delay-Lock Tracking of Binary Signals", IEEE Trans. Space Electron Telemetry, SET-9, pp. 1-8 (March 1963).

(2) Zegers, L. E.: "Common Bandwidth Transmission of Information Signals and Pseudonise Synchronization Waveforms", IEEE Trans. Commun. Tech., COM-16, pp. 796-807 (Dec. 1968).

(3) Viterbi, A. J.: "Phase-Locked Loop Dynamics in the Presence of Noise by Fokker-Planck Techniques", Proc. IEEE, 51, pp. 1737-1753 (Dec. 1963).

(4) Dixon, R. C.: "Spread Spectrum Systems", John Wiley & Sons Inc. in U. S. A. (1976).

(5) Wakabayashi, K., Nakagawa, M. and Tsunogae, T.: "Tracking Performance of Improved Delay-Locked Loops", in Proc. NTC, pp. 24.3.1-5 (Nov. 1980).

(6) Layland, J. W.: "On Optimal Signals for Phase-Locked Loops", IEEE Trans. Commun. Tech., COM-17, pp. 526-531 (Oct. 1969).

付録

1. 式(7)の導出

$$B(\phi)=\lim_{\Delta t\to 0}\frac{1}{\Delta t}E_\phi\Bigg[\Bigg\{(\omega-\omega_0)-\sqrt{P_s P_{\hat{s}}}\left(1+\frac{1}{M}\right)$$

$$\cdot K_1\rho(\phi)\Bigg\}^2(\Delta t)^2$$

$$-2\left\{(\omega-\omega_0)-\sqrt{P_s P_{\hat{s}}}\left(1+\frac{1}{M}\right)K_1\rho(\phi)\right\}$$

$$\cdot\Delta t K_1\int_t^{t+\Delta t}n'(u)du$$

$$+K_1^2\int_t^{t+\Delta t}\int_t^{t+\Delta t}n'(u)n'(v)dudv\Bigg]$$

$$=\lim_{\Delta t\to 0}\frac{1}{\Delta t}\Bigg[\Bigg\{(\omega-\omega_0)-\sqrt{P_s P_{\hat{s}}}\left(1+\frac{1}{M}\right)$$

$$\cdot K_1\rho(\phi)\Bigg\}^2(\Delta t)^2$$

$$-2\left\{(\omega-\omega_0)-\sqrt{P_s P_{\hat{s}}}\left(1+\frac{1}{M}\right)K_1\rho(\phi)\right\}^2$$

$$\cdot\Delta t K_1\int_t^{t+\Delta t}E[n'(u)]du$$

$$+K_1^2\int_t^{t+\Delta t}\int_t^{t+\Delta t}E[n'(u)n'(v)]dudv\Bigg]$$

となるが，第1項，第2項は共に0となるため，第3項のみが残る．

2. 局部参照信号の電力P_r

$r_{\pm 1}$，$r_{\pm 2}$，$r_{\pm 3}$，…，$r_{\pm\gamma}$より成るM系列PN符号の局部参照信号の電力P_rは

$$P_r=E\left[\left(\sum_{i=1}^{\gamma}r_{-i}-\sum_{i=1}^{\gamma}r_i\right)^2\right]$$

$$=E\Bigg[\left(\sum_{i=1}^{\gamma}r_{-i}\right)^2+\left(\sum_{i=1}^{\gamma}r_i\right)^2$$

$$-2\left(\sum_{i=1}^{\gamma}r_{-i}\right)\left(\sum_{i=1}^{\gamma}r_i\right)\Bigg]$$

$$=E[\gamma\cdot r_{-i}^2+(\gamma^2-\gamma)\underset{(i\neq j)}{r_{-i}r_j}+\gamma r_i^2+(\gamma^2-\gamma)\underset{(i\neq j)}{r_i r_j}$$

$$-2\cdot\gamma^2\underset{(i\neq j)}{r_i r_j}]$$

$$=E[2\gamma r_i^2+\{2(\gamma^2-\gamma)-2\gamma^2\}\underset{(i\neq j)}{r_i r_j}]$$

$$=E[2\gamma r_i^2-2\gamma\underset{(i\neq j)}{r_i r_j}]$$

$$=2\gamma\{E[r_i^2]-E[\underset{(i\neq j)}{r_i r_j}]\}$$

$$=2\gamma P_{\hat{s}}\left(1+\frac{1}{M}\right)$$

（昭和59年5月1日受付，7月5日再受付）