

配置配線における各種アルゴリズムについて

金杉 昭徳*

Algorithms for Placement and Routing Problems

Akinori KANASUGI*

*埼玉大学工学部 (〒338-8570 埼玉県浦和市下大久保255)

*Faculty of Engineering, Saitama University (255 Shimo-Okubo, Urawa-shi, Saitama 338-8570)

1. まえがき

エレクトロニクスシステムにおける実装設計は、集積回路 (IC) レベル、プリント配線板 (PWB) レベル、機器セットレベルに大別される。本稿では、ICからPWBレベルにおける各種配置配線アルゴリズムについて概説する。

まず最初に、ICとPWBの基本的な配置配線手法について述べる。両者に用いられる手法は共通する部分が多いため、ここでは特に区別しない。

続いて、新しい実装形態に対する配置配線手法について言及する。ここでは、プログラマブルなICであるフィールド・プログラマブル・ゲートアレイ (Field Programmable Gate Array, 以下FPGA) およびICとPWBの融合した実装形態であるウエハスケール集積回路 (Wafer Scale Integration, 以下WSI) を取り上げる。

最後に新しいアルゴリズムの一例として、遺伝的アルゴリズム (Genetic Algorithm, 以下GA) を用いた配置配線手法について述べる。GAは大域的探索能力に優れた組み合わせ最適化手法として近年注目されている。ここでは筆者らによる応用事例を交えて紹介する。

2. 基本的な配置配線手法^{1)~5)}

ICやPWBにおける配置配線問題、すなわち大量の回路素子を決められた領域内に配置し、各端子間を要求通りに100%配線する問題は、きわめて複雑な組み合わせ最適化問題である。そのため通常は、配置と配線に分けて行う。

2.1 配置手法

配置は、回路素子の位置を決められた領域内に互いに重ならないように決定する工程である。このとき、後で行う配線がやりやすいように考慮する必要がある。

通常、配置設計は、初期配置を決定する工程と、配置改善を行う工程に分けて行われる。前者においては、次のような方法がある。

(a) クラスタ成長法：あらかじめ定めた種になる回路ブロックと最も多く接続している未配置の回路ブロッ

クを選び、その近傍に配置するという手順を繰り返す。

(b) 力学的モデルに基づく方法：回路ブロック間の結線や重なりに応じて、張力と反発力を設定し、平衡解を求める。

(c) Min-Cut法：領域をほぼ2分割する操作を階層的に繰り返す。その際にカットラインを横切る配線本数が最小になるように回路ブロックを入れ替える。

また後者においては、

(d) ペア交換法：2つの回路ブロックをランダムに選択して互いに位置を入れ替え、配置品質が改善されれば交換を有効とし、そうでない場合は元に戻す操作を繰り返す。しかしながら、局所最適解に陥ると抜け出すことが難しいため、シミュレーテッドアニーリング法を併用すると効果がある。

他に、(e)重心緩和法、(f)Steinberg法などが知られている。

2.2 配線手法

配線は、ブロックの端子間を要求通りに接続する工程である。LSIのように大規模な配線問題では、概略配線と詳細配線の2段階に分けて行う。

ICでは配線領域は通常チャンネル (およびスイッチボックス) に分割される。概略配線は各配線をどのチャンネルに割り当てるかを決定し、詳細配線はチャンネル内部での最終的な幾何学的形状を決定する。

代表的な配線手法の特徴は以下のとおりである。

(a) 迷路法：経路が存在すれば、そのうちの最短のものが必ず得られるという特徴を有するが、反面、計算時間と記憶容量を多く必要とする。次に述べる線分探索法で発見できなかった経路や、複雑な経路の探索に用いられる。

(b) 線分探索法：折れ曲がり数が最小の経路を高速に求めることができ、広く用いられているが、経路が存在しても発見できない場合がある。

(c) チャンネル配線法：チャンネル領域の配線に用いられる。これはネットをどの幹線 (トラック) に割り当て

るかを定めることによって配線を実行するものである。

また、スイッチボックス領域の配線は、問題が複雑であり、高い結線率が要求されるため、専用のルータが発表されている。その他にクロック信号の配線においては、クロックスキューの低減のため、専用の手法が提案されている⁶⁾。

3. 新しい実装形態に対する配置配線手法

新しい実装形態として、FPGAとWSIを取り上げ、その配置配線アルゴリズムについて言及する。

3.1 フィールド・プログラマブル・ゲートアレイ (FPGA)

FPGAは、ユーザが手元で回路構成を変更できるICである。当初はプロトタイプ用としての色彩が強かったが、近年搭載ゲート数の増大、高速化、低価格化が進み、製品に組み込まれる事例も増えている。

FPGAの構造はゲートアレイに類似する部分が多いが、配線経路の変更にはトランジスタスイッチが使用される。したがって、一般のゲートアレイに比較して、配線抵抗・容量が大きくなる。そのため、短距離用と長距離用の配線が用意されており、距離に応じて使い分けるようになっている。

したがってFPGAの配線手法は、このような配線種類を有効に使い分けることが求められる。また配置手法としても基本的には一般のICと同じ方法が適用できるが、FPGAの構造を生かす工夫が必要になる。このようにFPGA固有の構造を考慮した手法が提案されている⁷⁾。

3.2 ウエハスケール集積回路 (WSI)

WSIは、ウエハ上に形成した集積回路を互いに切り離すことなく、相互結線することにより製造される超大規模集積回路である。WSIは、小型化、配線距離の短縮による高速化、製造工程の簡略化による高信頼化・低コスト化、などのメリットを持つ。これまでに、メモリ、FFTプロセッサ、画像処理プロセッサ、ニューロコンピュータなどの開発事例が報告されている⁸⁾。

しかしながら、テスト手法や巨大なウエハの機器への実装方法など、解決すべき課題も多い。そのなかでも、不良ブロックを回避しながら良品ブロック同士を結線する工程(再構成と呼ばれる)は、中心的な開発課題であり、WSIにおける配置配線技術と言えよう。

再構成は、製造プロセス、システムのアーキテクチャ、配置配線アルゴリズムを総括して考える必要がある。

4. 遺伝的アルゴリズム (GA) の配置配線への応用

組み合わせ最適化問題に対する解法は、配置配線問題に対しても有効である場合が多い。GAもその1つである。以下GAの概要と配置配線問題への適用例について紹介する。

4.1 遺伝的アルゴリズムの概要^{10)~13)}

遺伝的アルゴリズムは、生物の進化の過程にヒントを得た最適化アルゴリズムの1つであり、大域的探索に優れるという特徴を持っている。この手法は、対象としている問題の解候補を生物の染色体を模倣した1次元配列形式にコード化した後、選択、交叉、突然変異等の遺伝的操作を繰り返し適用することによって、最適解を探索する方法である。

以下に方法の概要について述べる。

- (a) コード化：対象とする事柄を遺伝的アルゴリズムで扱えるように染色体形式で表現する。
- (b) 初期集団の生成：ランダムなモジュールの並びを持った複数の個体を生成し、これを初期集団とする。初期集団は、第1世代の親の集団となる。
- (c) 選択：集団の中から、2つの個体を選択する。選択の仕方は、適応度の高い優秀な個体ほど選ばれやすくする。
- (d) 交叉：選択された2つの個体から、それぞれの特徴を受け継いだ子となる個体を生成する。交叉においては、親の優れた性質(スキマタ)を壊すことなく子に継承させることが重要である。
- (e) 突然変異：突然変異は、一部の個体に対してランダムに配列の要素を操作する。この操作によって、交叉、選択だけでは作りだせない個体を作り出し、新たな解の探索を可能にする。
- (f) 評価：集団に含まれている各個体を適応度により評価する。この評価値によって、次の世代での交叉に加わる確率が異なるようにして、より優秀な個体が残るようにする。

これらの選択、交叉、突然変異、評価を一世代として、これをあらかじめ定められた世代数実行し、最終的に得られた解の中で、最も優秀な解を最終解とする。

4.2 配置問題への応用

同一形状の回路モジュールを同一形状のスロットに配置する問題¹⁴⁾、一般矩形の回路モジュールの配置問題¹⁵⁾、フロアプラン問題¹⁶⁾などに、GAを応用した事例が報告されている。

図1に、一般矩形の回路モジュールの配置問題に適用した例を示す。この例では、モジュール数は50個であり、うち10個は凹部を持つ。配置領域も一般矩形である。図から無駄領域なく配置されていることがわかる。

4.3 配線問題への応用

配線の大まかな経路を決定する概略配線問題¹⁷⁾、最終的な詳細経路を決定するチャンネル配線問題¹⁸⁾およびスイッチボックス配線問題¹⁹⁾に、GAを応用した事例が報告されている。

また、一層配線問題の例もある²⁰⁾。図2に適用例を示す。これは、20×20のグリッド領域に20本のネットを配線する

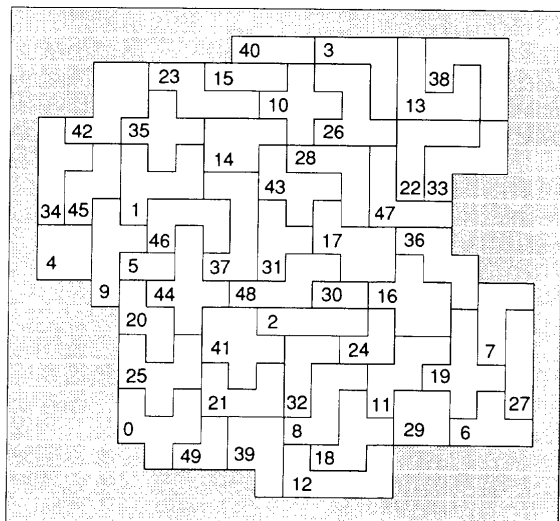


図1. 一般矩形ブロック配置問題への適用例

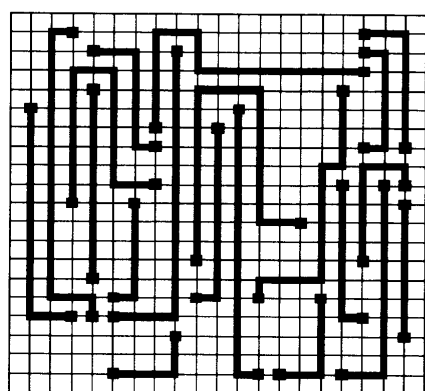


図2. 一層配線問題への適用例

例である。迷路法を使って逐次配線した場合は、平均して70%しか結線できないが、GAを用いて配線順序を制御することにより、100%近い結線率を得ることができる。

4.4 ウエハスケール集積回路への応用

WSIの場合、搭載するシステムによって、結線形態が変わる。主な形態として、1次元アレイ、2分木、ハイパーキューブ、などがある。ここでは、最も単純な1次元アレイの再構成にGAを適用した例を示す²¹⁾。

ここでは、89個の搭載ブロックのうち、53個のブロックが良品と仮定し、さらに隣接するブロック間だけが結線可能としている。図3は良品ブロックをすべて結線した例である。

4.5 課題

GAは枠組みが単純で汎用性が高いため、幅広い応用が可能な反面、

- ・問題に適したコード化や交叉手法を設定する必要がある
- ・パラメータが多く、適切な設定に経験を要する
- ・計算時間が長い

などの短所がある。

しかしながら、配置配線問題のような難しい組み合わせ最適化問題へのアプローチとして有望であることは間違い

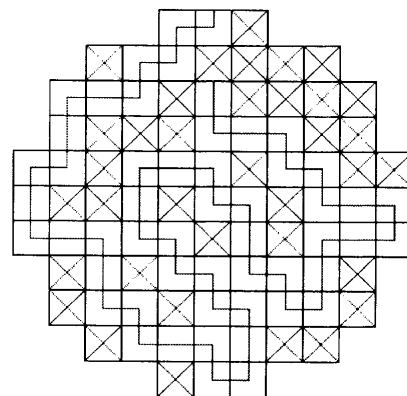


図3. WSI再構成問題への適用例

なく、今後とも研究を続けてゆく必要がある。

5. むすび

本稿では、ICとPWBの基本的な配置配線手法、新しい実装形態であるFPGAとWSIに対する配置配線手法、そして新しいアルゴリズムであるGAを用いた配置配線手法について概説した。

しかしながら、誌面の制約上、割愛したトピックも多い。例えば、ニューラルネットワーク^{22)~24)}、シミュレーテッドアニーリング²⁵⁾、知識ベース²⁶⁾を応用した配置配線手法がある。また、最近優れたパッキングアルゴリズム^{27)~30)}が発表され、集積回路などの設計問題への応用が期待されている。

配置配線は、ICやPWBの自動設計では最も早くから研究され、実用化が進んだ古い分野である。しかしながら、実装技術の進歩からの新たな要求や、人工知能分野などからの数学的ツールのサポートを受けて、今後とも一層の研究・開発が進んでいくであろう。

(1999.2.10-受理 1999.3.4-再受理)

文 献

- 1) 渡辺 誠, 浅田邦博, 可児堅二, 大附辰夫: “VLSIの設計 I-回路とレイアウト”, 岩波書店, 1984
- 2) 電子情報通信学会編: “ULSI設計技術-第7章ULSI用CAD技術”, コロナ社, 1993
- 3) 佐藤政生: “プリント配線板設計と電磁特性-3. CAD設計/レイアウトCADの基本的手法”, サーキットテクノロジー, Vol.7, No.3, pp.222-226, 1992
- 4) 渡辺孝博: “LSIレイアウト自動設計の現状と可能性”, 信学誌, Vol.76, No.7, pp.774-782, 1993
- 5) 若林真一, 渡辺孝博, 小出哲士: “新しい知能化へ向けたLSIシステム技術特別小特集/5. システムオンシリコン時代を支えるCAD技術”, 信学誌, Vol.81, No.9, pp.903-907, 1998
- 6) E.G.Friedman: “Clock Distribution Networks in VLSI Circuits and Systems”, IEEE Press, 1995
- 7) 佐藤政生, 戸川 望: “FPGA-その現状, 将来とインパク

- ト/5. FPGA用のレイアウト手法”, 情報処理, Vol.35, No.6, pp. 535-540, 1994
- 8) 高浪五男, 松野浩嗣: “新しい知能化へ向けたLSIシステム技術特別小特集/2. WSI (ウエーハスケール集積) におけるフォールトトレランス”, 信学誌, Vol.81, No.9, pp.888-892, 1998
- 9) 堀口 進: “WSIデバイスの研究開発動向”, 電子情報通信学会, ウエーハスケール集積システム研究会資料, WSI93-6, 1993
- 10) 樋口哲也, 北野宏明: “遺伝的アルゴリズムとその応用”, 情報処理, Vol.34, No.7, pp.871-883, 1993
- 11) 北野宏明: “遺伝的アルゴリズム”, 産業図書, 1993
- 12) 電気学会編: “遺伝的アルゴリズムとニューラルネットワークスケジューリングと組み合わせ最適化”, コロナ社, 1997
- 13) R.Drechsler: “Evolutionary Algorithms for VLSI CAD”, Kluwer Academic Publishers, 1998
- 14) J.P.Cohoon and W.D.Paris: “Genetic Placement”, IEEE Trans.CAD, Vol.6, No.6, pp.956-964, 1987
- 15) 中谷直司, 金杉昭徳, 近藤邦雄: “任意形状ブロックを対象とした一配置手法”, エレクトロニクス実装学会誌, Vol.1, No.6, pp.476-482, 1998
- 16) V.Schnecke and O.Vornberger: “Hybrid Genetic Algorithms for Constrained Placement Problem”, IEEE Trans. Evolutionary Computing, Vol.1, No.4, pp.266-277, 1997
- 17) 金杉昭徳, 高原敦史: “遺伝的アルゴリズムを用いた概略配線手法”, 情報処理学会, 設計自動化研究会資料, DA87-7, 1998
- 18) 谷口成広, 劉 興劬, 坂本明雄, 島本 隆: “遺伝的アルゴリズムを用いたチャンネル配線の試み”, 信学論(A), Vol.J76-A, No.9, pp.1376-1379, 1993
- 19) J.Lienig: “A Parallel Genetic Algorithm for Performance-Driven VLSI Routing”, IEEE Trans. Evolutionary Computing, Vol.1, No. 1, pp.29-39, 1997
- 20) 金杉昭徳, 中谷直司: “迷路法と遺伝的アルゴリズムに基づく一層配線手法”, 情報処理学会, 設計自動化研究会資料, DA91-14, 1999
- 21) 府川典文, 金杉昭徳, 中谷直司: “遺伝的アルゴリズムを用いたWSI再構成”, エレクトロニクス実装学会, 第8回マイクロエレクトロニクスシンポジウム, pp.237-240, 1998
- 22) R.Joobbani: “An Artificial Intelligence Approach to VLSI Routing”, Kluwer Academic Publishers, 1986
- 23) 伊達 博, 林 照峯: “ニューラルネットによるLSIモジュール配置手法”, 信学論(A), Vol.J73-A, No.10, pp.1641-1647, 1990
- 24) 島本 隆, 坂本明雄: “ニューラルネットワークを用いたチャンネル配線問題の一解法”, 信学論(A), Vol.J72-A, No.8, pp.1287-1295, 1989
- 25) C.Sechen: “VLSI Placement and Global Routing Using Simulated Annealing”, Kluwer Academic Publishers, 1988
- 26) G.Taylor and G.Russell: “Algorithmic and Knowledge Based CAD for VLSI”, Peter Peregrinus Ltd., 1992
- 27) 白川 功: “電子情報通信と数学小特集/5. VLSI設計と数学”, 信学誌, Vol.79, No.7, pp.681-683, 1996
- 28) 澤 卓, 長尾 明, 神戸尚志, 白川 功, 千原国宏: “方形パッキングの一算法”, 信学技報, VLD97-38, 1997
- 29) 梶谷洋司: “方形パッキング問題の新解法とVLSIレイアウトへの応用”, 信学誌, Vol.80, No.6, pp.576-579, 1997
- 30) 梶谷洋司: “配置の数理: 多数の長方形を最小面積に埋め込む”, 信学技報, VLD98-38, 1998

用語解説

シミュレーテッドアニーリング: “焼きなまし” 過程を模倣した, 確率的組み合わせ最適化手法の1つ。

チャンネル: 矩型の配線領域において, 互いに向い合う2辺だけに端子が存在し, 残りの2辺には端子がないもの。

スイッチボックス: 矩型の配線領域において, 3辺ないしは4辺に端子が存在するもの。2つのチャンネル領域が交差することにより生じる。

ルータ: 集積回路もしくはプリント配線板における端子間の配線経路を設計するコンピュータプログラム。

金杉 昭徳 (かなすぎ あきのり)

昭和35年生まれ。昭和60年, 埼玉大学大学院工学研究科電子工学専攻修了。現在, 埼玉大学工学部電気電子システム工学科助手。電子回路のCAD, アルゴリズムの研究等に従事。工学博士。

