

# カスタム集積回路による埋め込み型機能的電気刺激装置の開発

## Implantable FES System using Custom Integrated Circuit

高橋 幸郎

Kohro Takahashi

埼玉大学理工学研究科 電気電子システム専攻  
Graduate School of Science and Engineering, Saitama University

### Abstract

An implantable stimulation unit for multichannel functional electrical stimulation (FES) system applied to the restoration of motor functions has been developed. Up to 32 independently controlled stimulus output channels are provided, with output channel selection and stimulus pulse amplitude controlled externally. Miniaturization and low power consumption of the implanted unit has been realized by using a custom integrated circuit for digital control unit.

**Key Word:** FES, Implantable System, Custom IC

#### 1. はじめに

一般に、事故などによって脊髄や神経に損傷を受け運動機能麻痺となった患者に対して、機能的電気刺激（FES：Functional Electrical Stimulation）による刺激は効果的な機能回復法である[1]。

これまでに図1に示す様な、刺激電極と刺激装置を体内に埋め込んだ完全埋め込み型 FES 装置の開発を進めてきた[2]。この刺激装置は、埋め込み装置の受信回路のデジタル回路部に FPGA（Field Programmable Gate Array）を用いて1チップとし、アナログ回路部にはマルチチップモジュール法を用いて、装置サイズ 50mm×65mm×11mm のものを実現した。ここでは実用化を前提に、小型・低消費電力化のために刺激装置にカスタム集積回路を導入した完全埋め込みFESシステムを構築した。

#### 2. FES 装置

##### 2.1 FES 装置の仕様

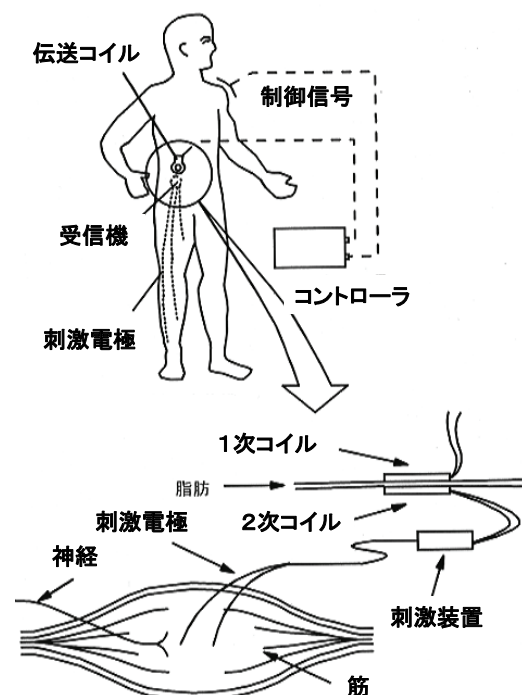


図1 埋め込み FES システム概念図

表 1 埋め込み型 FES 装置仕様

電力伝送方式	アモルファス磁性線を装着したコイルによる電磁結合
情報伝送方式	ASK (振幅シフトキーイング) 方式
誤り訂正符号	ハミング SEC-DED 符号
コイル間距離	10mm
刺激電極数	32 チャンネル
刺激振幅	0~15V
刺激振幅データ	12 ビット (1LSB=3.7mV)
刺激パルス幅	163 μsec
送信データ数 (1 フレーム)	26 ビット
返信データ数 (1 フレーム)	8 ビット
刺激装置サイズ	50×50×7mm 以下

表 1 に埋め込み型 FES 装置の設計仕様を示す。FES 装置では、心臓ペースメーカーに比べて大きな電力を必要とするため、バッテリー駆動には適していない。そのため、電力伝送はアモルファス磁性線を併用したループコイルによる電磁結合を用いて体外から供給する方式を採用した[3]。電力伝送波の周波数は、コイルの効率等を考慮して 123kHz としている。刺激装置は皮下組織に埋め込むものとし、コイル間距離は 10mm 以下を想定した。

刺激電極数は、既に行われている臨床実験の経験より、滑らかな動作再建のためには最低 16 チャンネル以上が必要とされることから、本研究ではより滑らかで高度な動作再建が可能な 32 チャンネルのシステムを設計した。

刺激制御信号の伝送は、8 の字形フープ型コイルを用いて ASK (振幅シフトキーイング) 方式のオンオフシフトキーイング方式により、123kHz のシリアルデータを 1.23MHz のバースト波の有無で伝送する。制御信号の送信データ形式は、1 フレーム 26 ビットで構成し、1 フレームごとにランダムにチャンネルを選択することができる。全チャンネルに刺激を行う場合を 1 周期とすると、1 周期は最短で約 20ms、刺激周波数は最大で約 50Hz となる。

信号伝送の信頼性を高めるために誤り訂正符号を導入した[4]。これにはハミング符号を用いて伝送する刺激制御信号に対し、1 ビットの誤り訂正と 2 ビットの誤り検出能力を持つハミング SEC-DED 記号を用いた。誤り検出対象ビットは、チャンネルデータ 5bit、モード選択 2bit、振幅上位 4bit の計 11bit に対して 5bit の誤り検出符号を用いている。

さらに埋め込みシステムの安全性を確保するために、刺激装置に供給される電力及び電極の断線を診断モードによりチェックし、その結果を体

外コントローラに返信する相互通信機能を持たせている。

## 2.2 FES 装置の構成

埋め込み型 FES 装置は大きく分けて体外のコントローラと体内に埋め込まれる刺激装置で構成される。図 2 に埋め込み型 FES 装置のシステム構成を示す。

体外のコントローラからは刺激制御信号および電力が 2 つのコイルを用いてそれぞれの受信コイルへと出力される。体内の装置はコイルを通して刺激制御信号と電力信号を得て、データの復調と供給する定電圧の生成を行う。制御部は任意の刺激電圧波形を任意の刺激電極に与え、筋、神経を刺激することで筋肉の収縮を引き起こし、動作の再建を図る。制御部はデジタル回路で構成し、その他の部分はアナログ回路で構成した。

受信回路のデジタル制御回路部は、刺激装置の小型化および低電力化のために、CMOSFET によるカスタム集積回路化を行った。

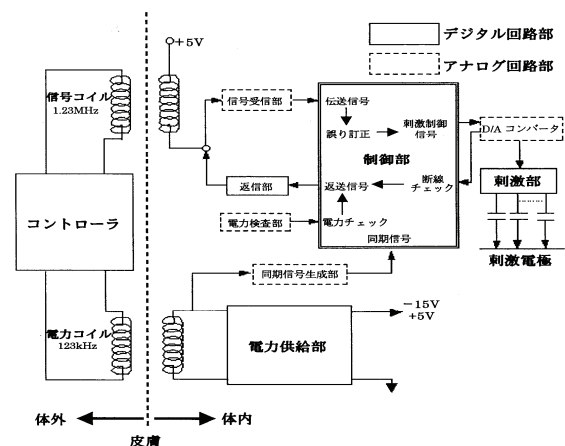


図 2 埋め込み FES 装置の構成

## 3. 集積回路の設計・検証

### 3.1 制御回路機能

制御部の機能ブロックを図 3 に示す。制御部には、受信コイルを通じて受信した情報伝送信号と同期信号の 2 つの信号が入力される。制御部用のクロック信号は、クロック生成部に入力され、返信信号用の 1.23MHz の搬送波と、ベースクロック 4.9152MHz に同期した 123kHz の同期クロック信号が作られる。刺激信号は、信号再生部において復調され、シリアルデータに変換される。スタートビットが検出されると、各モジュールに制御信号を出力する。信号再生部から出力されたシリ

アルデータは、データ再生部にも送られる。制御信号は、誤り検出を行い、2ビットの誤り検出時には刺激動作を停止させる。誤り訂正された刺激制御信号はモードコントロール部、D/Aコンバータコントロール部に送られ、刺激が行われる。また断線チェック信号と電力チェック信号、データの2ビット誤り検出信号が返送信号生成部に入力され、計5ビットのシリアルデータが返送信号として作成される。

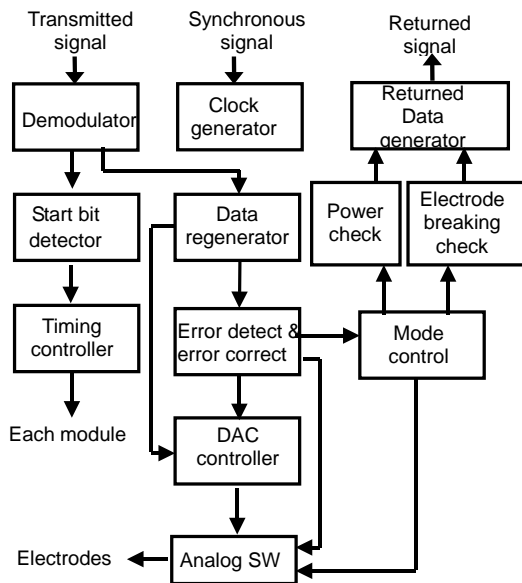


図3 制御回路機能ブロック

### 3.2 回路設計

今回の試作では、VDECが提供しているオンセミコンダクタ(株)の2層ポリシリコン、2層メタル配線、電源電圧5Vの1.2 $\mu$ m CMOS Nウェルプロセスを使用した[5]。

設計手順は、まず回路図入力を行い、自動配置配線ツールを用いて、セルの自動配置配線を行う。自動配置配線ツールで、コア部分のみセルの自動配置配線を行い、チップの入出力パッド、入出力バッファとコア部分を手動で配置配線した。

配置配線が完了した後、対話型設計検証ツールDivaを用いて、Cadenceのレイアウトデータ上でデザインルールチェックを行い、設計違反箇所を修正した。

以上の手順で設計した刺激装置の制御部は、トランジスタ数5827個、コア部分の大きさ2.012mm $\times$ 2.014mmで構成することができた。設計したチップのレイアウトを図4に示す。

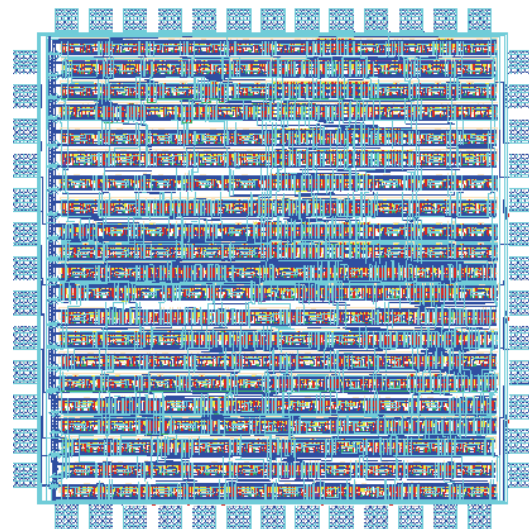


図4 FES制御回路集積回路パターン

### 3.3 ポストレイアウトシミュレーション

レイアウトの完成後、レイアウトから回路情報を抽出して行うポストレイアウトシミュレーションを実行した。シミュレータには、SYNOPTISのHSPICEを使用した。数種類の擬似データを作成し、それぞれのデータパターンにおけるシミュレーションを行った。モジュールごとに設けたテスト端子からの出力信号、入力データの誤り訂正・検出機能の動作を検証した。この結果、各モジュールの動作が確認された。

シミュレーションの後、設計した回路レイアウトのデータ形式ファイルをGDSII format stream file形式に変換し、再度設計検証ツールDraculaで設計違反箇所がないことを確認した。

### 4. 埋め込み装置の試作と動作

図5に試作カスタムICおよび表面実装部品として、抵抗、コンデンサおよびアナログICを両面プリント基盤に実装したものを示す。全システムを基板寸法45mm $\times$ 45mmに納めることができた。

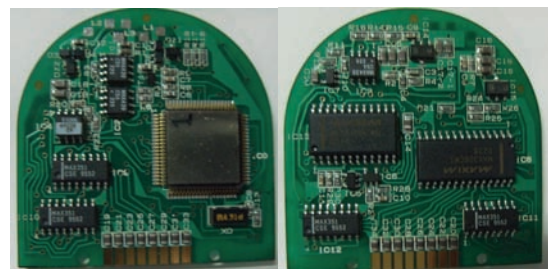
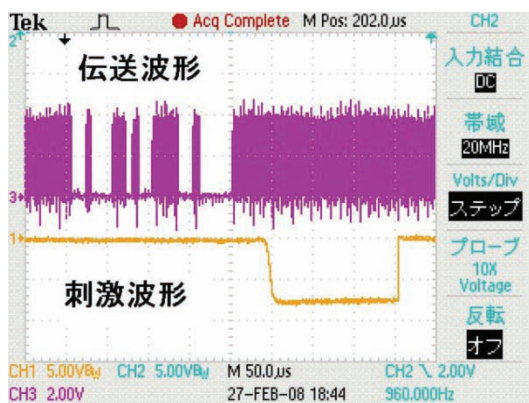


図5 埋め込みFES用基盤

試作チップを用いた埋め込み装置の動作確認は、動作確認用のテスト回路を作り、シミュレーションの場合と同様の信号と電力伝送波をコイルを通じて送信し、出力波形を観測した。図6にチャンネル番号と刺激振幅のセット情報を受信器に伝送した結果、この情報に応じて D/A コンバータを通して指定されたチャンネルに刺激出力電圧波形が現れている様子を示す。これより、シミュレーション時と同様の動作を確認でき、集積回路を含むシステムの動作が実証できた。

装置の定常状態での消費電流は約 7mA である。



## 5. まとめ

本研究では、完全埋め込み型 FES 装置の実用化を目指し、体内へ埋め込む刺激装置の低消費電力化と小型化を目的として、刺激装置内の制御部デジタル回路をカスタム IC 化したシステムを構築した。

IC の構成にはスタンダードセル方式を用いて、IC 設計用 CAD で回路レイアウトパターンを作成し、パターンレイアウトから作成したネットリストでシミュレーションを行った。設計した IC のデジタル回路部分は、トランジスタ数 5827 個、コア部分の大きさ 2.012mm×2.014mm で構成することができ、またシステムは基板寸法 45mm×45mm に納めることができた。

なお、本チップ試作は東京大学大規模集積システム設計教育研究センターを通し オンセミコンダクタ(株)、日本モトローラ(株)、HOYA(株)、および京セラ(株)の協力で行われた。

## 参考文献

- [1] 星宮望,“生体工学”, 昭晃堂(1990)
- [2] 高橋幸郎, 星宮望, 松木英敏, 半田康延,“体外電力供給方式による埋め込み型機能的電気刺激装置”.医用電子と生体工学,37-1, pp. 43-51(1999)
- [4] 比嘉広樹, 二見 亮弘, 星宮望, 半田康延, “体内埋め込み型機能的電気刺激(FES)システムにおける伝送誤り訂正回路の有効性”, 医用電子と生体工学,34-4, pp. 323-330(1996)
- [5] 高橋誠,高橋幸郎,星宮望,松木英敏,半田延延,“完全埋め込み型 FES 用集積回路の試作”,信学技法 MBE2001-162,pp.13-18 (2002)